

L'objectif de notre travail est de montrer et d'évaluer les performances obtenues de l'implémentation parallèle d'algorithme de traitement d'images numériques. D'où l'organisation suivante de la thèse :

Le premier chapitre constituera un rappel sur la machine séquentielle dite à architecture de Von Newman. On décrira ensuite les différents mécanismes d'accélération d'une telle architecture ainsi que les limitations de celle-ci.

Le second chapitre présentera une classification des différentes architectures parallèles. On détaillera cette classification en montrant les avantages et les inconvénients de l'une par rapport à l'autre.

Le troisième chapitre sera consacré au processeur du parallélisme à savoir le Transputer dans sa version T800. Une étude détaillée de son architecture interne et de ses dispositifs de communication sera présentée. Enfin on donnera une présentation de la carte mère IMS B008 destinée à recevoir le réseau de Transputers.

Dans le quatrième chapitre on exposera les techniques et les outils de programmation concurrente pour la parallélisation d'algorithme sur machine parallèle. Ensuite nous donnerons des remarques sur l'implantation d'algorithmes de traitement d'images numériques sur réseau de Transputers.

Les chapitres cinq et six seront consacrés respectivement à l'implémentation parallèle de l'algorithme de transformation multirésolution d'ondelette et l'algorithme de base de la norme de compression JPEG.

Enfin une conclusion générale sera donnée.