

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE

MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE SCIENTIFIQUE

UNIVERSITE DES SCIENCES ET DE LA TECHNOLOGIE HOUARI BOUMEDIENE

FACULTE D'ELECTRONIQUE ET D'INFORMATIQUE



THESE

Présentée pour l'obtention du diplôme de

DOCTORAT EN ELECTRONIQUE

SPECIALITE MICRO-ELECTRONIQUE

Par : **Said GAOUA**

Thème

**MODELISATION DE TRANSISTORS MICRO-ONDES
APPLICATION A LA CONCEPTION DE CIRCUITS
POUR ANTENNES INTELLIGENTES**

Soutenue le : 16 /12/2008, devant le jury composé de :

M ^r B. HARAUBIA	Professeur	USTHB	Président
M ^r M.C.E. YAGOUR	Professeur	U. OTTAWA	Directeur de thèse
M ^r B. HADDAD	Professeur	USTHB	Co-directeur de thèse
M ^r H. BAUDRAND	Professeur	ENSEEIH, Toulouse	Examineur
M ^{me} R. TOUHAMI	Professeur	USTHB	Examinatrice
M ^r M. TRABELSI	Maître de Conférences	ENP - Alger	Examineur
M ^r M. LAGHROUCHE	Maître de Conférences	UMM – Tizi-Ouzou	Examineur

AVANT PROPOS

Le travail que nous présentons dans cette thèse a été effectué au laboratoire de microélectronique de la faculté d'électronique et d'informatique de l'Université des Sciences et de la Technologie Houari Boumediene, sous la direction de Monsieur Mustapha C.E. Yagoub, professeur à l'université d'Ottawa. Je le remercie pour la confiance qu'il a eu en moi, le soutien constant qu'il m'a offert, l'aide précieuse et les conseils éclairés qu'il m'a fournis tout au long de ce travail. Je tiens également à lui exprimer toute ma reconnaissance et ma gratitude pour avoir accepté de me diriger ; sa disponibilité, son soutien et ses encouragements m'ont été d'un apport inestimable.

Je tiens également à remercier mon co-directeur de thèse Monsieur Boualem Haddad, professeur à la faculté d'électronique et d'informatique pour sa précieuse contribution.

J'exprime ma profonde gratitude à Monsieur le professeur Brahim Haraoubia pour l'honneur qu'il m'a fait d'accepter de présider ce jury.

Mes remerciements vont également à Madame le professeur Rachida Touhami pour toute son aide, ses encouragements et sa disponibilité.

Je tiens à associer à ces remerciements Messieurs : Henry Baudrand, professeur à l'ENSEEIH de Toulouse, Mohamed Trabelsi, maître de conférences à l'Ecole Nationale Polytechnique d'Alger et Mourad Laghrouche, maître de conférences à l'université Mouloud Mammeri de Tizi Ouzou, pour avoir accepté de faire partie de ce jury.

J'adresse ma profonde reconnaissance à Monsieur le professeur Georges Alquié, directeur du laboratoire des instruments et systèmes de l'université Pierre et Marie Curie (Paris VI), Madame Catherine Algani, professeur au conservatoire national des arts et métiers (Paris) et Monsieur Tan-Phu Vuong, professeur à l'ESISAR de Valence, pour

toutes leurs aides et les moyens techniques et informatiques qu'ils ont mis à ma disposition à chacun de mes séjours dans leurs laboratoires.

Je tiens aussi à remercier Limin Ji, Ze Cheng, Farah A. Mohammadi, Mohamed Abdeen et Vijay K. Devabhaktuni avec lesquels la collaboration à l'université d'Ottawa a été très fructueuse.

Enfin, je tiens à remercier particulièrement ma femme pour tous les sacrifices qu'elle a faits et le soutien constant qu'elle m'a fourni afin que je mène à bien ce travail.

CONTRIBUTION DE L'AUTEUR

Le travail ci-dessus a eu comme résultat les publications suivantes :

Publications dans des revues avec comité de lecture

1. S. Gaoua, L. Ji, Z. Cheng, F.A. Mohammadi, M.C.E. Yagoub, "Fuzzy neural-based approaches for efficient RF/microwave transistor modeling," accepted for publication in the *Wiley & Sons Int. J. RF and Microwave CAE*.
2. M.C.E. Yagoub, S. Gaoua, M. Abdeen, B. Haddad, F.A. Mohammadi, V.K. Devabhaktuni, "Efficient neural-based modeling of single- and dual-gate field effect transistors for high frequency applications," accepted for publication in the *Serial Publications Int. J. on Information and Communication Technologies*.
3. S. Gaoua, F.A. Mohammadi, M.C.E. Yagoub, "Efficient electronic device modeling and design using advanced CAD tools," accepted for publication in the *IADIS Int. J. on Computer Science and Information Systems*.
4. S. Gaoua, L. Ji, Z. Cheng, F.A. Mohammadi, M.C.E. Yagoub, "Fuzzy-neural CAD tools for efficient modeling and design of RF/microwave communication systems," *WSEAS Trans. on Communications*, Vol. 4, N° 10, pp. 1028-1039, Oct. 2005.

Publications dans des conférences avec actes : Papier invité

1. S. Gaoua, L. Ji, F.A. Mohammadi, M.C.E. Yagoub, "From component to circuit: advanced CAD tools for efficient RF/microwave integrated communication system design," *9th Int. Conf. on Circuits, Systems and Communications (CSCC2005)*, Athens, Greece, July 14-16, 2005, pp. 898_1-898_6.

Publications dans des conférences avec actes : Autres papiers

2. S. Gaoua, F.A. Mohammadi, M.C.E. Yagoub, "Fuzzy-neural CAD tools for advanced communication system design," *2nd IEEE Information and Communication Technologies Int. Symp. (ICTIS'07)*, Fez, Morocco, April 3-5, 2007, pp. 297-300.
3. S. Gaoua, L. Ji, F.A. Mohammadi, M.C.E. Yagoub, "Modèle optimal de transistors pour systèmes de communications," *1^{ères} Journées Méditerranéennes de la Physique (JMP1)*, Tétouan, Morocco, Nov. 24-26, 2005.
4. S. Gaoua, L. Ji, F.A. Mohammadi, M.C.E. Yagoub, "Extraction d'un modèle optimal de transistor par des techniques de réseaux neuro-flous," *18th Meeting Optics Hertzian and Dielectrics (OHD'05)*, Hammamet, Tunisie, Sept. 6-8, 2005, pp. 233-236.
5. S. Gaoua, L. Ji, F.A. Mohammadi, M.C.E. Yagoub, "Reliable fuzzy neural-based RF/microwave transistor modeling," *5th IEEE Mediterranean Microwave Symposium (MMS'2005)*, Athens, Greece, Sept. 6-8, 2005.
6. Z. Cheng, L. Ji, S. Gaoua, F.A. Mohammadi, M.C.E. Yagoub, "Robust framework for efficient RF/microwave system modeling using neural- and fuzzy-based CAD tools," *4th Int. Conf. on Electronics, Signal Processing and Control (ESPOCO 2005)*, Rio de Janeiro, Brazil, April 25-27, 2005.
7. S. Gaoua, M.C.E. Yagoub, H Baudrand, "Caractérisation rigoureuse des paramètres de transistors pour circuits micro-ondes non linéaires," *17th Meeting Optics Hertzian and Dielectrics (OHD'03)*, Calais, France, Sept. 3-5, 2003, pp. P17_1-P17_4.
8. M.C.E. Yagoub, P. Sharma, M. Abdeen, S. Gaoua, "Modèles non linéaires performants de transistors pour systèmes de communications," *Conf. Int. Sciences Electroniques, Technologies de l'Information et des Télécommunications (SETIT03)*, Sousse, Tunisia, March 17-21, 2003, pp. 73_1-73_4.
9. M.C.E. Yagoub, P. Sharma, M. Abdeen, S. Gaoua, "Génération de modèles efficaces pour une détermination optimale des performances de circuits et systèmes micro-ondes non linéaires," *2nd Conf. Int. sur le génie Électrique (CGE'02)*, Algiers, Algeria, Dec. 17-18, 2002, pp. 601-606.

Table des Matières

Introduction	1
---------------------------	----------

Chapitre I : Transistors micro-onde

I.1. Transistor MESFET	4
I.1.1. Structure et technologie du MESFET	4
I.1.2. Principe de fonctionnement du MESFET	4
I.1.3. Schéma équivalent intrinsèque et extrinsèque	6
I.1.4. Paramètres extrinsèques et intrinsèques	9
I.2. Transistor HEMT	15
I.2.1. Source de courant de drain	16
I.2.2. Capacités	17
I.3. Transistor Bipolaire à Hétérojonction HBT	17
I.3.1. Structure du HBT	19
I.3.2. Modèle petit signal du HBT	20
I.4. Caractérisation d'un transistor	22
I.4.1. Matrice de dispersion : définition	22
I.4.2. Matrice de dispersion : mesures	24
I.5. Conclusion	27
Références du chapitre 1	28

Chapitre II : Réseau neuro-flou

II.1. Réseaux de Neurones	32
2.1.1. Un peu d'histoire	32
2.1.2. Définitions et fonctionnement d'un MLP	33

2.1.3. Développement d'un MLP	35
2.1.4. Champs d'applications des réseaux de neurones	35
2.1.5. Exemple d'application des réseaux de neurones.....	36
2.1.6. Avantages des réseaux de neurones	39
2.1.7. Limites des réseaux de neurones.....	41
II.2. Réseaux Neuro-Flous.....	41
II.2.1. Un peu d'histoire.....	41
II.2.2. Champs d'applications de la logique floue	41
II.2.3. Exemple d'application de la logique floue	41
II.2.4. Structure d'un réseau neuro-flou.....	45
II.3. Application à la Stratégie de Modélisation de Transistors	46
II.3.1. Position du problème	47
II.3.2. Bibliothèque de circuits équivalents de transistors	49
II.3.3. Discussion autour du choix des topologies	53
II.4. Mise en Forme de la Méthode.....	54
II.4.1. Mise en forme des données : Premier cycle d'extraction	54
II.4.2. Second cycle d'extraction	55
II.4.3. Développement des relations impliquant les paramètres S.....	58
II.5. Approche par Réseaux de Neurones	59
II.5.1. Mise en forme du réseau	59
II.5.2. Extraction finale.....	59
II.5.3. Limites de cette approche	60
II.5. Approche par Réseaux Neuro-flous.....	61
II.6. Discussions sur la Méthode Proposé.....	67
II.7. Conclusion	68
Références du chapitre 2	69

Chapitre III : Caractérisation de transistors résultats

III.1. Le Transistor FET	79
III.1.1. Exemple 1	79
III.1.2. Exemple 2	83
III.2. Le Transistor HBT	83

III.3. Conclusion	89
Références du chapitre 3	90

Chapitre IV : Circuits pour antennes intelligentes

IV.1. Aperçu sur les Antennes Intelligentes.....	91
IV.1.1. Introduction	91
IV.1.2. Principe de fonctionnement	92
IV.1.3. Applications des antennes intelligentes	93
IV.1.4. Technologie des antennes intelligentes.....	93
IV.2. Conception du Récepteur	94
IV.2.1. Spécifications du récepteur millimétrique	94
IV.2.2. Choix du transistor	94
IV.2.3. Validation du modèle du transistor	96
IV.2.4. Caractérisation du transistor.....	97
IV.2.5. Implantation du transistor dans le logiciel de simulation.....	97
IV.2.6. Conception du récepteur	102
IV.3. Simulation du Récepteur	105
IV.4. Conclusion	108
Références du chapitre 4	109

Conclusion générale	111
----------------------------------	-----

Annexe	114
---------------------	-----

LISTE DES FIGURES

Chapitre I

Fig. I-1 :	Structure du MESFET.....	5
Fig. I-2 :	Régimes de fonctionnement statiques d'un MESFET.	6
Fig. I-3 :	Localisation des éléments du schéma équivalent du MESFET.	7
Fig. I-4 :	Représentation quadripolaire des éléments du schéma équivalent du MESFET.	8
Fig. I-5 :	Topologie standard du MESFET.	9
Fig. I-6 :	Topologie standard du HBT.....	21
Fig. I-7 :	Schéma d'un quadripôle mettant en relief les ondes incidentes et réfléchies	23
Fig. I-8 :	Procédé de mesure des paramètres de réflexions.	25
Fig. I-9 :	Procédure de mesure des paramètres de transmission.	25
Fig. I-10 :	Ensemble transistor + support de test.	26

Chapitre II

Fig. II-1 :	Réseau de neurones multicouches de type MLP.....	34
Fig. II-2 :	Réseau de neurones MLP pour l'exemple du transistor.	37
Fig. II-3 :	Comparaison entre valeurs mesurées (*) et modèle neuronal (—).....	39
Fig. II-4 :	Temperature : exemple de degré d'appartenance à la zone chaude.	43
Fig. II-5 :	Temperature : degré d'appartenance selon les zones.	43
Fig. II-6 :	Structure d'un réseau neuro-flou.	45
Fig. II-7 :	Topologie standard du circuit équivalent du FET (# 1)	47
Fig. II-8 :	Topologie standard du circuit équivalent du HBT (#1)	47

Fig. II-9 : FET : topologie #2	50
Fig. II-10 : FET : topologie # 3	50
Fig. II-11 : FET : topologie # 4	51
Fig. II-12 : FET : topologie # 5	51
Fig. II-13 : HBT : topologie # 2	52
Fig. II-14 : HBT : topologie # 3	53
Fig. II-15 : HBT : topologie # 4.....	53
Fig. II-16 : HBT: topologie # 5	54
Fig. II-17 : Transformations utilisées pour décrire les topologies standards.....	56
Fig. II-18 : Formes générales des fonctions d'appartenance pour la variable fréquence.	66
Fig. II-19 : Formes générales des fonctions d'appartenance pour les paramètres S.	67

Chapitre III

Fig. III-1 : MESFET : paramètres S de la référence [1] (♦) comparés à ceux obtenus avec : --- : topologie #1, -- : topologie #2, o : topologie #3, — : topologie #4, * : topologie #5.	82
Fig. III-2 : pHEMT : paramètres S mesurés (♦) comparés à ceux obtenus avec : ---- : topologie standard, — : topologie #3.	85
Fig. III-3 : HBT : paramètres S de la référence [7] (♦) comparés à ceux obtenus avec : ---- : topologie standard, — - - — : topologie #2, ♦ : topologie #3, — : topologie #4, --- : topologie #5.	87

Chapitre IV

Fig. IV-1 : HJFET : Topologie donnée par le constructeur [15].	96
Fig. IV-2 : HJFET : Mise en boîtier du transistor [15].	95
Fig. IV-3 : HJFET : paramètres S obtenus par notre méthode pour la topologie FET # 5 (—) comparés à ceux fournis par le constructeur (♦).	97
Fig. IV-4 : HJFET : implantation dans le logiciel ADS.	100
Fig. IV-5 : Récepteur : schéma bloc.	101
Fig. IV-6 : Récepteur : Amplificateur faible bruit.	101

Fig. IV-7 : Récepteur : Mélangeur down converter.	102
Fig. IV-8 : Récepteur : Oscillateur local.	102
Fig. IV-9 : Récepteur : Amplificateur de puissance.	103
Fig.IV-10 : Récepteur : Formes d'ondes des signaux d'entrée (P_{in}) et de sortie (P_{out}).	104
Fig.IV-11 : Récepteur : Formes d'ondes des signaux de sortie (P_{out}) et d'oscillateur local (P_{lo}).	104

LISTE DES TABLEAUX

Chapitre III

Tableau III-1 : MESFET : comparaison entre paramètres de la référence [1] et nos résultats.	80
Tableau III-2 : HBT : comparaison entre paramètres de la référence [7] et nos résultats	88

Chapitre IV

Tableau IV-1. Paramètres S du transistor EPA 018A ($V_{ds} = 6 \text{ V}$, $I_{ds} = 0,5 I_{dss} = 28 \text{ mA}$)	95
Tableau IV-2 : HJFET : comparaison entre valeurs des composants fournies par le constructeur [15] et nos résultats.	100
Tableau IV-3 : HJFET : Valeurs des paramètres fournies par le constructeur [13]. ...	101
Tableau IV-4 : Récepteur : résultats de simulation avec le modèle à tabulation	107
Tableau IV-5 : Récepteur : résultats de simulation avec la topologie standard	107
Tableau IV-6 : Récepteur : résultats de simulation avec la topologie FET # 5	108
Tableau IV-7 : Récepteur : sommaire des résultats de simulation	108

INTRODUCTION

Ce siècle de l'information est caractérisé par un besoin sans cesse croissant en nouvelles technologies de l'information, particulièrement aux bandes radiofréquences (RF) et micro-ondes vu leurs aptitudes spécifiques en propagation et transmission de l'information. Une telle tendance exige des circuits à haute intégration associée à une miniaturisation de plus en plus avancée, conduisant à des contraintes de plus en plus sévères lors de leur conception. Pour y faire face, les chercheurs ont dû favoriser l'émergence d'outils de conception assistée par ordinateur (CAO).

Si de tels outils ont largement contribué à l'essor fulgurant des hautes technologies, ils imposent un développement continu de modèles de plus en plus complexes pour simuler le comportement toujours plus sophistiqué des différents éléments d'un circuit micro-ondes. En effet, la fiabilité des outils de conception de circuits repose essentiellement sur celle des modèles des composants. Parmi tous ces éléments, les composants actifs sont particulièrement visés car leur comportement influe largement sur celui du circuit dans lesquels ils sont implantés. Cependant, cette tendance à la complexité exige la mise au point de modèles de composants actifs certes performants et fiables, mais très délicats à caractériser. Or, sans une connaissance parfaite du comportement de ces composants, un concepteur serait incapable de le modéliser afin de l'insérer dans un circuit et donc d'en optimiser éventuellement ses performances.

Ainsi, afin de prédire avec précision le comportement d'un circuit et d'en améliorer éventuellement les performances, il est nécessaire de connaître les caractéristiques des différents composants qui le constituent. Dans cette optique, des composants actifs tels que les transistors à effet de champ (ou *Field Effect Transistor* : FET) de type MESFET (*Metal Semiconductor Field Effect Transistor*) et HEMT (*High*

Electron Mobility Transistor) ou les transistors bipolaires à hétérojonction HBT (*Heterojunction Bipolar Transistor*) y ont une place prépondérante du fait de leur excellente tenue en fréquence. Une connaissance précise de leur fonctionnement est donc une étape préliminaire essentielle à tout processus de conception de circuits. C'est ce que nous présenterons au premier chapitre. Le but principal est de discuter du fonctionnement de ces deux groupes de transistors.

Sans une connaissance approfondie du comportement de ces composants, un concepteur serait incapable de les modéliser afin de les insérer dans un simulateur de circuits. En effet, le premier pas d'un processus de conception assistée par ordinateur (CAO) reste le choix délicat de modèles capables de traduire tous les effets physiques présents dans tout dispositif tant à l'échelle laboratoire qu'au niveau industriel.

Cet état de fait a engendré une prolifération de modèles de transistors amenant souvent les concepteurs à composer avec un vaste choix de paramètres exigeant une expertise certaine lors du choix final. Cet aspect est d'autant plus délicat à résoudre pour un concepteur lorsque ce dernier est mis en présence de composants issus de nouvelles technologies dont la théorie est quelque fois non maîtrisée, voir inexistante comme c'est souvent le cas pour les transistors micro-ondes. C'est là où les réseaux de neurones artificiels (RNA) et la logique floue ont démontré leurs immenses possibilités en termes de modélisation et caractérisation de composants. Ce sont des estimateurs universels ; ils peuvent approcher n'importe quelle fonction non-linéaire à condition que les neurones cachés soient suffisants et que les règles régissant la logique floue soient disponibles. Des résultats récents montrent que le procédé de fusion de ces deux technologies différentes semble être très efficace pour l'identification non-linéaire de systèmes. Les paramètres petit-signal de circuit équivalent sont efficacement évalués par un réseau neuro-flou, basé sur le choix de la topologie du circuit la plus appropriée au dispositif actif à caractériser. Cela fera l'objet du deuxième chapitre.

Au troisième chapitre, nous allons valider notre méthode en utilisant des données disponibles dans la littérature technique ainsi que celles issues de mesures par la caractérisation de deux types de transistors un FET et un HBT.

Le quatrième chapitre sera consacré à la conception de circuits pour antennes intelligentes à partir de ces transistors. Enfin, une conclusion est présentée, suivi par des suggestions pour les travaux futurs.

Chapitre I

TRANSISTORS MICRO-ONDES

Le but de ce chapitre est non seulement de donner un regard « physique » sur le fonctionnement des principales familles de transistors micro-ondes mais aussi de porter attention sur la manière dont il est possible de les modéliser « électriquement » pour simuler ensuite leur fonctionnement dans le cadre d'applications spécifiques.

Nous devons donc, dans une première étape, passer en revue la structure de ces transistors afin de définir un schéma électrique équivalent capable de modéliser correctement leurs performances aux fréquences micro-ondes.

Aux fréquences micro-ondes, deux grandes familles de transistors se distinguent : les transistors à effet de champ et les transistors bipolaires à hétérojonction.

Les transistors à effet de champ micro-ondes sont des composants semi-conducteurs unipolaires ; leur fonctionnement est basé sur le contrôle du passage d'un courant par une jonction polarisée en inverse. En se basant sur ce principe, nous pouvons distinguer trois structures principales de transistors à effet de champ, qui sont : à grille isolée (MOSFET), à jonction PN (JFET) et à barrière Schottky (MESFET/HEMT). Les deux premiers ne présentent pas un grand intérêt dans le domaine des micro-ondes ; cela est dû au fait que le premier présente une capacité élevée qui isole la grille et dégrade la rapidité de fonctionnement, alors que le second est limité à quelques GHz à cause de sa résistivité peu élevée. De plus, la présence d'ions minoritaires ralentit considérablement le temps de passage d'un régime conducteur à un régime bloquant, et inversement.

Le composant qui a émergé du lot est celui à barrière Schottky réalisé en Arséniure de Gallium (AsGa). En effet, l'utilisation de l'Arséniure de Gallium a été entérinée car celui-ci présente une résistivité cinq fois plus élevée que celle du Silicium,

ce qui règle le problème du substrat semi isolant. De plus, il fournit une plus grande mobilité, ce qui le privilégie pour des applications en très hautes fréquences [1].

Contrairement aux transistors bipolaires à jonction (BJTs) qui sont limités à quelques GHz du fait de leur faible temps de commutation, les transistors bipolaires hétérojonction (HBTs) sont des candidats très attractifs pour des applications numériques, analogiques et de puissance en hautes fréquences grâce à leur excellente vitesse de commutation.

I.1 Transistor MESFET

Le transistor à effet de champ à grille Schottky ou transistor MESFET a acquis ces dernières années une suprématie certaine sur les autres composants lorsqu'il est utilisé dans des circuits fonctionnant à des fréquences comprises entre la bande UHF et la bande millimétrique pour toutes les applications d'amplification et de génération de signaux à faible et moyenne puissance.

Les performances du MESFET sont une conséquence de l'utilisation de l'AsGa pour lequel la mobilité des électrons est supérieure à celle du silicium, ainsi que par la technologie Métal-Semi-conducteur de l'électrode de grille du transistor [1].

I.1.1 Structure et technologie du MESFET

En théorie, un MESFET est constitué par un barreau de Semi-conducteur de type « n » sur lequel sont réalisés à ses deux extrémités les contacts ohmiques de source et de drain. A mi-distance entre la source et le drain, un contact Schottky matérialise l'électrode de grille. En pratique, une structure plus sophistiquée permet d'améliorer dans de fortes proportions les performances du transistor (Figure I-1).

I.1.2 Principe de fonctionnement du MESFET

Le MESFET destiné aux applications micro-ondes est réalisé sur de l'AsGa de type « n » afin de tirer parti d'une meilleure mobilité des électrons bien supérieure à celle des trous. En fonctionnement normal, la grille est polarisée négativement par rapport à la source ($V_{gs} < 0$) et le drain positivement par rapport à la source ($V_{ds} > 0$).

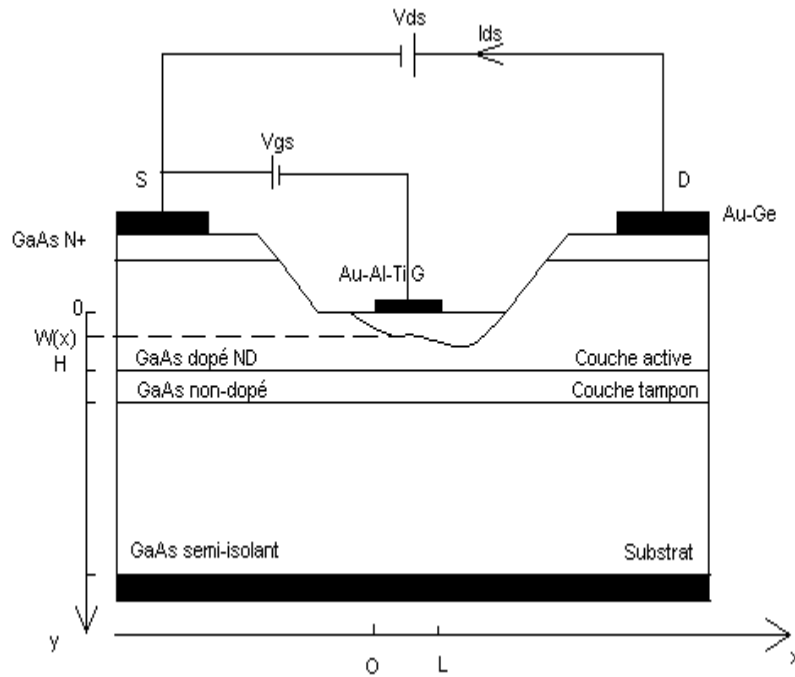


Fig. I-1. Structure du MESFET.

En fonctionnement dit « petit signal » (ou fonctionnement en régime linéaire), la jonction de grille est toujours polarisée en inverse et le courant résiduel à travers la grille (courant de saturation inverse de la jonction Schottky) peut être négligé par rapport au courant de drain qui circule dans le canal. La polarisation négative de la grille entraîne la formation d'une zone de charge d'espace dépeuplée de porteurs libres sous la grille. La modulation de l'épaisseur de cette zone en fonction de la tension V_{gs} modifie le courant d'électrons qui s'établit entre la source et le drain lorsqu'une tension V_{ds} est appliquée.

Il existe généralement trois régimes de fonctionnement statique du MESFET qui délimitent trois régions du réseau de caractéristiques $I_{ds} = f(V_{ds})$ à V_{gs} constante (Figure I-2). La première de ces trois régions est appelée région ohmique. Elle correspond à un type de fonctionnement pour lequel la tension V_{ds} est suffisamment faible pour que l'on puisse considérer la vitesse des électrons dans le canal proportionnelle à la composante du champ électrique ξ_x suivant la direction x . L'épaisseur du canal conducteur sous la grille varie peu avec l'abscisse x et le courant I_{ds} est proportionnel au champ électrique et par conséquent à la tension V_{ds} .

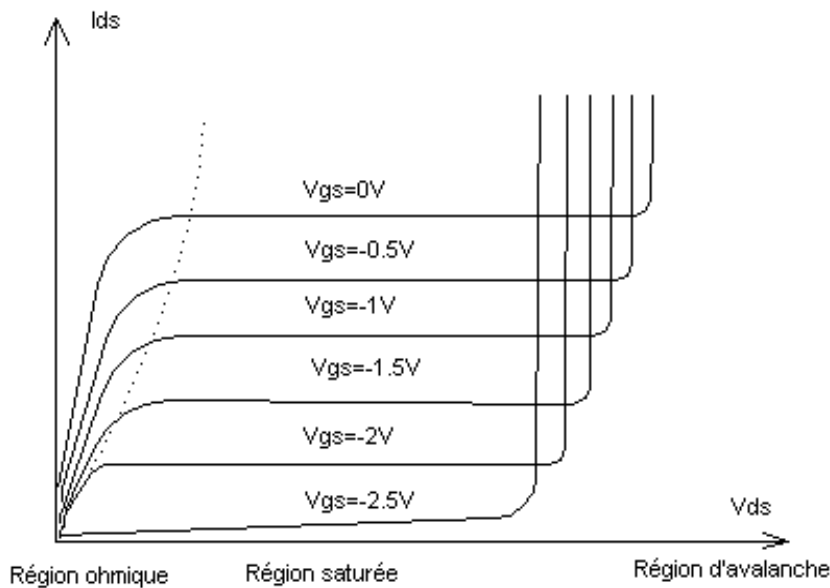


Fig. I-2. Régimes de fonctionnement statiques d'un MESFET.

La seconde région correspond à des tensions V_{ds} plus importantes. Le champ électrique dans le canal est tel que les électrons atteignent leur vitesse de saturation V_s . Le courant I_{ds} varie peu avec la tension V_{ds} , caractérisant ainsi le régime de fonctionnement saturé.

La troisième région correspond au phénomène d'avalanche caractéristique de la jonction grille-drain fortement polarisée en inverse. Cette région est à l'origine d'une limitation de la tension V_{ds} maximum pouvant être appliquée au composant.

I.1.3 Schéma équivalent intrinsèque et extrinsèque

Pour les outils de conception assistée par ordinateur (CAO), une description nodale des circuits est souvent nécessaire. Il est donc intéressant de disposer d'une représentation schématique du transistor sous forme d'une association de dipôles dont la signification physique peut être facilement interprétée. Une démarche plus rigoureuse est d'essayer de créer un schéma équivalent dont chaque élément localisé puisse être relié à un phénomène physique bien défini.

Ceci permettra alors de faire des allers-retours efficaces entre conception, réalisation et performances attendues. De plus, il faut toujours s'attacher à différencier

la partie intrinsèque (« partie active du composant ») de la partie extrinsèque (« termes d'accès et de connectique »).

Quel que soit le modèle utilisé, il est toujours possible de définir un schéma électrique en régime petit signal. Ce schéma équivalent peut se représenter sous deux formes :

- Le schéma équivalent intrinsèque qui matérialise la partie active du composant.
- Le schéma équivalent extrinsèque qui représente le composant à partir de ses accès disponibles à l'utilisateur. La localisation physique des éléments du schéma équivalent est représentée sur la figure I-3.

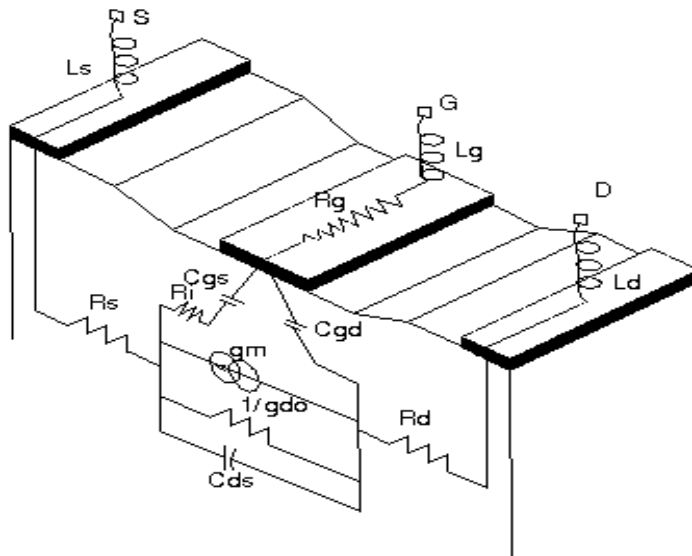


Fig. I-3. Localisation des éléments du schéma équivalent du MESFET.

La figure I-4 montre la représentation quadripolaire des éléments du schéma équivalent linéaire petit signal. Le schéma équivalent petit signal s'inscrit à l'intérieur du cadre en pointillés.

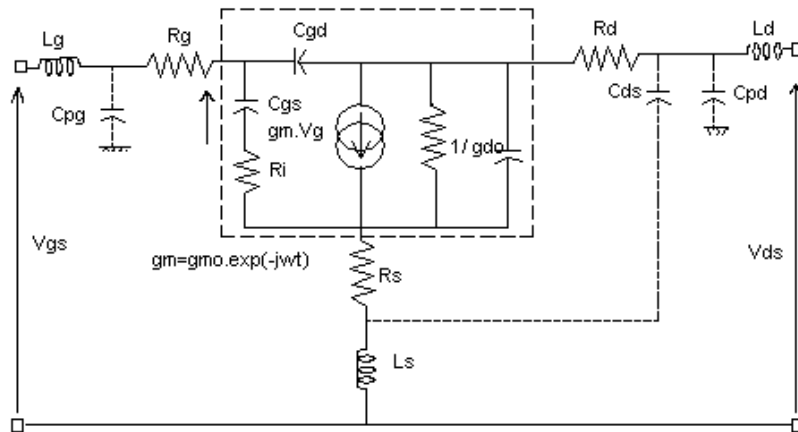


Fig. I-4 : Représentation quadripolaire des éléments du schéma équivalent du MESFET.

Sur cette figure, les éléments L_g , L_s et L_d matérialisent les inductances parasites de grille, de source et de drain liées aux fils de thermo-compression utilisés pour relier le transistor aux bornes d'un boîtier ou pour le connecter à un circuit. Le schéma électrique équivalent d'un transistor MESFET a fait l'objet de nombreuses recherches [2]-[6]. Néanmoins, c'est le modèle représenté à la figure I-5 qui est le plus utilisé en bande centimétrique. Pour plus d'uniformité et de flexibilité, plusieurs chercheurs ont adopté le principe d'un circuit électrique équivalent petit-signal « universel », appelé ici le modèle FET standard petit-signal, ou topologie FET #1, et représenté sur le schéma de la figure I-5 [7], [8], [9]. Cette topologie de circuit est dérivée du comportement physique général du vrai dispositif et connue comme représentation de premier ordre du dispositif, qui est considéré comme suffisamment précis pour la plupart des applications.

En régime de fonctionnement saturé, la capacité C_{ds} varie généralement peu avec les tensions V_{gs} et V_{ds} . La valeur sensiblement constante de cette capacité avec la polarisation conduit à penser que sa nature physique est pour partie, liée au couplage inter-électrodes du composant. Pour cette raison, il est d'usage de connecter la capacité drain source comme indiqué en pointillés sur la figure I-4.

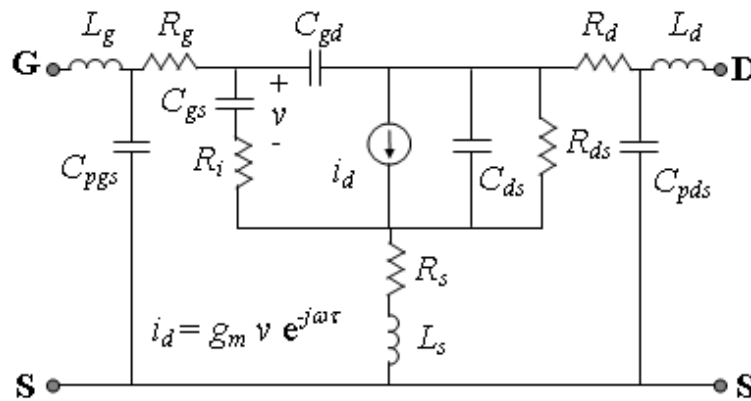


Fig. I-5 : Topologie standard du MESFET.

Ce schéma peut se scinder en deux parties [2]-[6]:

- La partie intrinsèque du composant correspondant à la région du transistor délimitée par la métallisation (transistor idéal).
- La partie extrinsèque du transistor faisant intervenir les éléments parasites du composant (transistor réel).

I.1.4 Paramètres extrinsèques et intrinsèques

Les éléments parasites extrinsèques sont généralement considérés comme indépendants de la polarisation du transistor. Ce sont :

- L_g, L_s, L_d : inductances parasites liées aux connexions.
- R_g, R_s, R_d : résistances parasites d'accès
- C_{pg}, C_{pd} : capacités parasites de grille et de drain

Quant aux composants intrinsèques, nous avons :

- Le temps de transit : La source de courant liée au déplacement des électrons de la source vers le drain à travers le canal conducteur est fonction des tensions V_{gs} et V_{ds} appliquées au transistor.

Ce courant peut s'écrire :

$$I_{ds} = f[V_{gs}(t - \tau), V_{ds}(t)] \quad (I-1)$$

avec :

$$V_{gs} = V_{gs0} + V_{gs}(t) \quad \text{et} \quad V_{ds} = V_{ds0} + V_{ds}(t)$$

τ étant le temps de transit des électrons sous la grille, l'indice « 0 » signifiant la partie continue :

$$\tau = \int_0^L \frac{dx}{v(\xi_x)} \quad (I-2)$$

Le temps de transit traduit le retard qui existe entre l'excitation $v_{gs}(t)$ et la réponse $i_{ds}(t)$. Il est généralement inférieur à 10 ps et en régime saturé, il dépend peu de la polarisation. En outre, si nous effectuons un développement en série de Taylor de la relation (I-1) et si on ne conserve que les termes du premier ordre (linéarisation), nous obtenons une relation entre les termes variationnels de la forme :

$$i_{ds}(t) = \left. \frac{\partial I_{ds}}{\partial V_{gs}} \right|_{v_{ds0}} \cdot v_{gs}(t - \tau) + \left. \frac{\partial I_{ds}}{\partial v_{ds}} \right|_{v_{gs0}} \cdot v_{ds}(t) \quad (I-3)$$

Le régime harmonique s'obtient en prenant la transformée de Fourier de la relation précédente :

$$i_{ds}(\omega) = \left. \frac{\partial I_{ds}}{\partial V_{gs}} \right|_{v_{ds0}} \exp(-j\omega\tau) \cdot v_{gs}(\omega) + \left. \frac{\partial I_{ds}}{\partial v_{ds}} \right|_{v_{gs0}} \cdot v_{ds}(\omega) \quad (I-4)$$

- La transconductance et la conductance de sortie : nous pouvons alors définir la transconductance g_{m0} et la conductance de sortie g_{d0} :

$$g_{m0} = \left. \frac{\partial I_{ds}}{\partial V_{gs}} \right|_{v_{ds0}} \quad (I-5)$$

$$g_{d0} = \left. \frac{\partial I_{ds}}{\partial V_{ds}} \right|_{v_{gs0}} \quad (I-6)$$

- Source de courant de drain : dans l'étude des transistors micro-ondes, la source de courant de drain est l'élément le plus complexe à modéliser. Il existe plusieurs modèles permettant d'établir la relation entre le courant de drain et les tensions V_{gs} et V_{ds} . Les plus importants sont :

Modèle cubique de Curtice

C'est le modèle le plus utilisé dans l'analyse des transistors. Il s'écrit comme suit [10], [11] :

$$I_d = (A_0 + A_1 V_I + A_2 V_I^2 + A_3 V_I^3) \tanh(\lambda V_{ds}) \quad (I-7)$$

avec :

$$V_I = V_{gs} (1 + \beta (V_{ds0} - V_{ds}))$$

où V_{ds0} est la tension V_{ds} à laquelle ont été effectuées les mesures et où $A_0, A_1, A_2, A_3, \lambda$ et β sont des paramètres empiriques propres au modèle.

Modèle de Tajima

La loi de variation du courant drain – source proposée par Tajima [12] est la suivante :

$$I_{ds} = I_{d1} \cdot I_{d2} \quad (I-8)$$

avec :

$$I_{d1} = \frac{1}{k} \cdot \left[1 + \frac{V_{g1}}{V_{P1}} - \frac{1}{m} + \frac{\exp\left(-m\left(1 + \frac{V_{g1}}{V_{P1}}\right)\right)}{m} \right]$$

$$I_{d2} = I_{DSP1} \cdot \left[1 - \exp\left(-\frac{V_d}{V_{dss}} - \frac{aV_d^2}{V_{dss}^2} - \frac{bV_d^3}{V_{dss}^3}\right) \right],$$

et

$$K = 1 - \frac{\exp(-m)}{m}$$

$$V_{P1} = V_B + pV_d - V_T$$

$$V_{g1} = V_g - V_B$$

$$V_g = V_g(t - \tau)$$

$$V_d = V_d(t)$$

I_{dsp} est le courant de saturation du drain et m , a , b et p sont des paramètres d'ajustement.

Modèle de Statz

Ce modèle est basé sur une amélioration du modèle de Curtice. Il consiste à optimiser la caractéristique $I_{ds} = f(V_{DS})$ à l'aide des relations suivantes **[13]** :

♦ Pour $0 < V_d < \frac{3}{\alpha}$

$$I_{ds} = \frac{\beta(V_g - V_T)^2}{1 + b(V_g - V_T)} \left[1 - \left(1 - \frac{\alpha V_d}{3}\right)^3 \right] (1 + \lambda V_d) \quad (\text{I-9-a})$$

♦ Pour $V_d \geq \frac{3}{\alpha}$

$$I_{ds} = \frac{\beta(V_g - V_T)^2}{1 + b(V_g - V_T)} (1 + \lambda V_d) \quad (\text{I-9-b})$$

où V_{to} est la tension seuil de la grille.

Modèle de Materka

La loi de variation du courant drain – source proposé par Materka et Kacprzak [14] est la suivante :

$$I_{ds} = I_{dss} \left(1 + \frac{V_g}{V_{P1}}\right)^2 \tanh\left(\frac{\alpha V_d}{V_g - V_{P1}}\right) \quad (\text{I-10})$$

avec

$$V_{P1} = \gamma V_d - V_T$$

$$V_g = V_g(t - \tau)$$

$$V_d = V_d(t)$$

α et γ sont des paramètres d'ajustement.

Modèle d'Angelov

Ce modèle plus récent est plus précis dans des applications non linéaires, mais il est cependant plus complexe [15] :

$$I_d = 0.5(I_{dsp} - I_{dsn}) \quad (\text{I-11})$$

avec

$$I_{dsp} = I_{pk0} \left[1 + \left[\tanh(\psi_p) \right] * \left[1 + \tanh(\alpha_p V_{ds}) \right] * \left[1 + \lambda_p V_{ds} + L_{SB0} \exp(V_{dg} - V_{tr}) \right] \right]$$

$$I_{dsn} = I_{pk0} \left[1 + \left[\tanh(\psi_n) \right] * \left[1 - \tanh(\alpha_n V_{ds}) \right] * \left[1 + \lambda_n V_{ds} \right] \right]$$

et

$$\psi_p = \sum_{i=1}^3 P_{im} (V_{gs} - V_{pk})^i$$

$$\psi_n = \sum_{i=1}^3 P_{im} (V_{gd} - V_{pk})^i$$

Néanmoins les modèles de Curtice et Statz sont les plus utilisés dans les simulateurs de circuits commerciaux.

- Capacités C_{gs} et C_{gd} : la variation en fonction du temps de la charge emmagasinée dans la zone de charge d'espace sous la grille peut s'écrire comme

$$Q = (h(V_{gs}(t), V_{gd}(t))) \quad (\text{I-12})$$

avec

$$Q = Q_0 + q(t) \quad \text{et} \quad V_{gd} = V_{gd0} + v_{gd}(t)$$

En régime linéaire, la variation de la charge $q(t)$ liée aux variations des tensions $v_{gs}(t)$ et $v_{gd}(t)$ s'obtient en développant la relation (I-12) en série de Taylor et en ne conservant que les termes du premier ordre.

Nous obtenons alors la relation suivante :

$$q(t) = \frac{\partial Q}{\partial V_{gs}} \Big|_{v_{gd}0} \cdot v_{gs}(t) + \frac{\partial Q}{\partial V_{gd}} \Big|_{v_{gs}0} \cdot v_{gd}(t) \quad (I-13)$$

qui nous permet de définir des grandeurs propres au circuit telles que la capacité grille – source C_{gs} et grille – drain C_{gd} :

$$C_{gs} = \frac{\partial Q}{\partial V_{gs}} \Big|_{v_{gd}0} \quad (I-14)$$

$$C_{gd} = \frac{\partial Q}{\partial V_{gd}} \Big|_{v_{gs}0} \quad (I-15)$$

- courant drain – grille I_{dg} : lorsque le transistor fonctionne en régime saturé et près du pincement ($V_{gs} \approx V_T$) la jonction grille drain est fortement polarisée en inverse. Le générateur de courant drain grille reste de faible valeur et égal au courant de saturation inverse de la jonction tant que la tension V_{gd} reste inférieure à la tension de seuil d'avalanche V_A . Lorsque la tension V_{gd} devient inférieure au seuil d'avalanche, le courant I_{dg} croît exponentiellement. Il peut être décrit par la loi :

$$I_{dg} = I_{dg0} \left[\exp\left(\frac{q(V_{gd} + V_A)}{KT}\right) - 1 \right] \quad (I-16)$$

où les tensions V_{gd} et V_A sont négatives.

1.2 Transistor HEMT

Actuellement, le transistor à effet de champ à hétérojonction ou HEMT prend de plus en plus de place dans les circuits micro-ondes puisqu'il présente un plus faible bruit et une plus grande fréquence de coupure que le MESFET (le plus répandu étant le HEMT pseudo morphique). De plus, il possède une meilleure mobilité impliquant une plus grande transconductance et un effet moindre des capacités parasites.

Dans la plupart des ouvrages spécialisés, le MESFET et le HEMT présentent un schéma électrique quasi-identique. En effet, si les équations régissant les relations tensions-courants ne sont pas les mêmes, la topologie des deux transistors est pratiquement similaire.

La grande différence réside dans la modélisation de la transductance qui présente quelques différences par rapport à celle du MESFET et qui peut être modélisée relativement à celle du MESFET. C'est le cas du modèle de Curtice :

$$g_{m\text{HEMT}} = g_{m\text{MESFET}} - f(V_{ds}) \varepsilon (V_{gs} - V_{pf})^\psi \quad (\text{I-17})$$

avec :

$g_{m\text{MESFET}}$: la transductance du MESFET .

$f(V_{ds})$: fonction non linéaire de V_{ds} .

ε, ψ : paramètres empiriques.

V_{pf} : tension V_{gs} au début de la dégradation de la transductance.

I.2.1 Source de courant de drain

Comme pour le MESFET, des équations ont été présentées pour la source de courant I_d sont données par plusieurs modèles.

Modèle de Mahon [16]

$$I_d = \begin{cases} 0 & V_{ds} < 0 \\ \left(1 - \left(1 - \frac{V_{ds}}{V_{dss}} \right)^2 \right) I_{dss} & 0 \leq V_{ds} \leq V_{dss} \\ I_{dss} & V_{dss} < V_{ds} \end{cases} \quad (\text{I-18})$$

Modèle de Chen [17]

$$I_d = I_{dss} \tanh \left[\left(10^{\sum_{k=0}^4 a_k V_{gs}^k} - 1 \right) V_{ds} - \left(10^{\sum_{k=0}^4 b_k V_{gs}^k} - 1 \right) V_{ds}^2 \left(10^{\sum_{k=0}^4 c_k V_{gs}^k} - 1 \right) V_{ds}^3 \right] \quad (I-19)$$

Modèle de Shirakawa [18]

$$I_d = V_o e^{V_g} \left(\delta (1 + \alpha \tan^{-1} \beta (V_{gs} - V_{go}) - V_{g1}) V_{ds} + \tanh(\lambda V_{ds}) \right) \quad (I-20)$$

Modèle de Tanimoto [19]

$$I_d = \left(\frac{a_o e^{a_1 V_{gs}}}{1 + a_o a_2 e^{a_1 V_{gs}}} \right) + (\beta [1 + \lambda V_{ds}] \tanh[\alpha V_{ds}]) \quad (I-21)$$

avec

$$\beta = \frac{\beta_1 V_{gs}^2}{1 + \beta_2 V_{gs} + \beta_3 V_{gs}^2 + \beta_4 V_{gs}^3 + \beta_5 V_{gs}^4}$$

$$\alpha = \alpha_o + \alpha_1 \exp \left(- \left(\frac{V_{gs} - \alpha_2}{\alpha_3} \right)^2 \right)$$

I.2.2 Capacités

Pour les capacités, le modèle de Tanimoto [19] reste l'un des modèles les plus utilisés pour modéliser les capacités du HEMT.

I.3 Transistor Bipolaire à Hétérojonction HBT

Contrairement aux transistors bipolaires à jonction (BJTs) qui sont limités à quelques GHz du fait de leur faible temps de commutation, les transistors bipolaires à hétérojonction (HBTs) sont des candidats très attractifs pour des applications numériques, analogiques et de puissance en hautes fréquences.

Au cours de ces dernières années, la technologie mise en œuvre pour leur fabrication a beaucoup évolué et a permis d'améliorer sans cesse leur performance, mais c'est avant tout la compréhension précise des phénomènes physiques et électriques, qui a permis ces avancées. Les schémas équivalents électriques de ces composants se sont montrés d'une très grande utilité pour l'étude de ces phénomènes, l'optimisation des structures et la conception de circuits [20].

Un modèle petit signal précis du HBT est très important pour concevoir un circuit pratique avec une bonne précision, évaluer la technologie de la transformation, et optimiser la conception du dispositif.

Avec l'utilisation croissante du HBT dans la conception RF et micro-onde, un modèle petit-signal précis devient un facteur principal dans la réalisation de circuits et la conception de système. Les méthodes numériques d'optimisation sont des techniques d'extraction des paramètres petit-signal les plus utilisées mais de telles techniques pourraient avoir comme conséquence des valeurs multiples et/ou non physiques pour un élément donné. En outre, le processus d'optimisation dépend en grande partie des valeurs initiales des variables optimisées. Par conséquent, un autre genre de méthode d'extraction qui assure des valeurs uniques et précises de tous les éléments de circuit est d'importance considérable.

Plusieurs approches pour une méthode plus précise et plus physique d'extraction de paramètre sont suggérées dans la littérature technique. Costa [21] a proposé plusieurs essais de structures pour séparer systématiquement le HBT intrinsèque de ses éléments extrinsèques et parasites. Cependant, cette méthode exige trois structures d'essai pour chaque taille de dispositif sur la plaquette, ignore l'irrégularité à travers la plaquette, et peut impliquer un masque de traitement additionnel dans certaines technologies.

Pehlke et Pavlidis [22] ont développé une approche analytique pour extraire les éléments du circuit équivalent en T du HBT. Cependant, attrayante dans beaucoup d'aspects, cette méthode a eu deux inconvénients principaux. En premier, la méthode s'appuyait toujours sur une optimisation pour trouver les paramètres de la branche d'émetteur et les éléments du temps de retard. En second lieu, la nature distribuée de la résistance de base et la capacité base-collecteur n'ont pas été prises en considération, ce qui peut avoir comme conséquence une résistance série de collecteur négative et/ou un comportement non physique de la fréquence du bloc d'émetteur [23].

I.3.1 Structure du HBT

Il est possible de classer les HBTs selon deux types : NPN et PNP. Ainsi le transistor NPN bipolaire à hétérojonction a deux régions N, appelées respectivement émetteur et collecteur, et entre les deux une région P dite base. Dans les conditions normales de fonctionnement, la diode base-émetteur est polarisée en direct ($V_{be} > 0$), et la diode base-collecteur en inverse ($V_{bc} < 0$). Ainsi, le courant dans le collecteur est un courant inverse d'une diode PN et correspond à l'extraction de porteurs minoritaires de la base, et il est habituellement faible. L'idée du transistor bipolaire est d'injecter massivement des porteurs minoritaires dans la base via la jonction base-émetteur. Ceci permet un contrôle du courant de collecteur grâce à la polarisation de la jonction base-émetteur. Il est donc possible de décrire le fonctionnement de ce type de transistor par trois phases :

- l'injection d'électrons de l'émetteur dans la base via la jonction base-émetteur polarisée en direct ;
- le transit des électrons dans la base ;
- le passage de ces électrons dans le collecteur via la jonction base-collecteur polarisée en inverse.

Cela montre pourquoi la base doit être étroite afin d'éviter autant que possible une recombinaison des électrons (minoritaires) dans la base avec les trous (majoritaires) lors de leur transit. Cependant, cette recombinaison n'est malgré tout pas complètement évitable et elle contribue à l'existence d'un courant de base I_b . Ainsi, nous avons un gain en courant (qui constitue un facteur de mérite de ce type de composants) noté β .

Ainsi, en proposant un gain en courant élevé et des fréquences de transition élevées, les HBTs sont des candidats idéaux pour les applications hyperfréquences. De plus, le matériau utilisé dans notre cas étant l'AsGa dans lequel les porteurs ont une grande mobilité, les courants sont plus importants que dans les transistors bipolaires classiques à base de silicium. Ce dernier point en fait de bons candidats pour les applications de puissance.

Le fonctionnement du dispositif peut être classé selon les trois modes suivants :

- Le mode de coupure, dans lequel les deux jonctions sont polarisées en inverse. Aucun courant ne passe et le transistor peut être considéré comme un interrupteur ouvert.
- Le mode actif direct (polarisation directe), le courant de collecteur est β fois plus important que celui de la base et le transistor se comporte comme un amplificateur de courant. Ici β est un paramètre définissant le gain entre le courant de base et celui du collecteur. Mais en mode actif inverse, ce gain en courant est pratiquement inexistant ($\beta \approx 1$) contrairement au mode actif direct.
- En mode de saturation, il y a une chute significative dans le gain en courant. Une valeur basse de la tension d'émetteur-collecteur est un signe typique de ce mode.

I.3.2 Modèle petit-signal du HBT

Développer un circuit électrique équivalent petit-signal est l'une des manières principales d'obtenir un outil efficace pour la conception de circuit RF et micro-ondes. Pour plus d'uniformité et de flexibilité, plusieurs chercheurs ont adopté le principe d'un circuit électrique équivalent petit-signal « universel », appelé ici modèle HBT standard petit-signal, ou topologie HBT #1, et représenté sur le schéma de la Figure I.6 [7], [8], [9]. Cette topologie de circuit est dérivée du comportement physique général du vrai dispositif et connue comme représentation de premier ordre du dispositif, qui est considéré comme suffisamment précis pour la plupart des applications.

Le circuit équivalent peut être divisé en deux parties, la partie extrinsèque et la partie intrinsèque. La partie extrinsèque inclut C_{bep} , C_{cep} , C_{bcp} , L_b , L_e , L_c , R_b , R_e et R_c . D'autres paramètres forment le circuit intrinsèque.

Dans la partie extrinsèque, R_e est la résistance extrinsèque d'émetteur, qui comprend la résistance de contact et la résistance de la région d'émetteur. La résistance extrinsèque de collecteur a été divisée en trois parties : R_{c1} , R_{c2} et R_{c3} . Ces trois résistances sont regroupées ensemble. De même, la résistance extrinsèque de base se compose d'une résistance de contact R_{b1} et d'une résistance d'accès R_{b2} . Les éléments C_{bep} , C_{bcp} et C_{cep} modélisent le couplage entre l'émetteur et la base, entre la base et le

collecteur, et la couche d'interconnexion collecteur-émetteur. L_e , L_b et L_c représentent les fils de contact de l'émetteur, de la base, et du collecteur, respectivement.

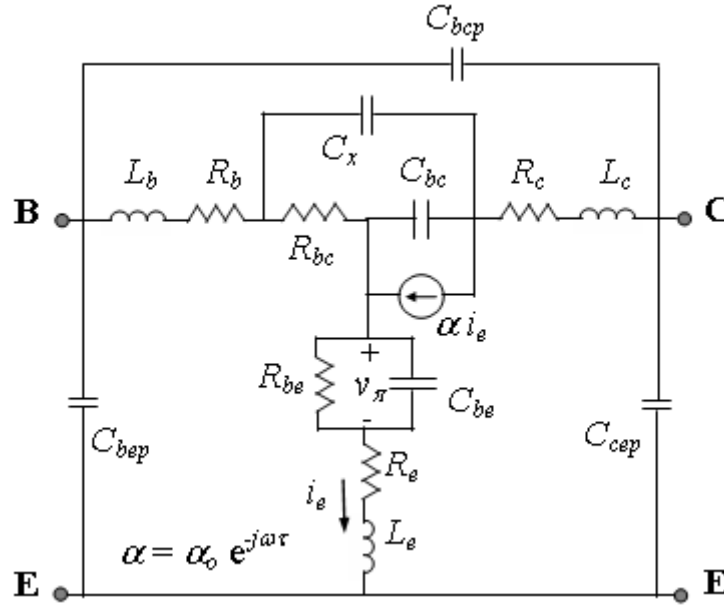


Fig. I.6 : Topologie standard du HBT

Dans la partie intrinsèque, R_{bc} est la résistance intrinsèque de base. L'effet de distribution de la jonction base-collecteur est modélisé par les éléments R_{bi} , R_{bx} et C_{bc} . α_0 , τ , ϖ sont trois paramètres modélisant le gain en courant. Ce dernier peut être modélisé par les relations suivantes :

Ebers-Moll [24]

Le courant d'émetteur I_e est couplé au courant de collecteur I_c par

$$I_e = I_{es} \left(\exp \left(\frac{V_{eb}}{V_t} \right) - 1 \right) - \alpha_r I_{cs} \left(\exp \left(\frac{V_{cb}}{V_t} \right) - 1 \right) \quad (\text{I-22-a})$$

$$I_c = -\alpha_f I_{es} \left(\exp \left(\frac{V_{eb}}{V_t} \right) - 1 \right) + I_{cs} \left(\exp \left(\frac{V_{cb}}{V_t} \right) - 1 \right) \quad (\text{I-22-b})$$

Gummel-Poon [25], [26]

Le courant d'émetteur I_e est fonction du courant base-émetteur I_{ee} et du courant base-collecteur I_{cc}

$$I_e = \beta_f I_{ee} - \beta_r I_{cc} \quad (\text{I-23})$$

où β_f et β_r sont les gains en courant, respectivement en polarisation directe et inverse.

I.4 Caractérisation d'un transistor

Pour obtenir les paramètres d'un quadripôle, il faut court-circuiter les entrées et/ou sorties ou les mettre en circuit ouvert, selon le paramètre à calculer. Nous pouvons ainsi avoir les valeurs de n'importe quelle matrice : impédance **[Z]**, admittance **[Y]** ou hybride **[H]**...

En micro-ondes, les notions de court-circuit et circuit ouvert n'ont plus le même sens vu qu'un simple fil électrique peut être considéré comme une ligne de transmission ou une antenne. Il faut donc remplacer les grandeurs tensions-courants par d'autres notions plus générales telles que les puissances. C'est ainsi que la matrice de dispersion ou matrice **[S]** est celle qui est utilisée pour mesurer les paramètres d'un transistor en micro-ondes.

I.4.1 Matrice de dispersion : définition

La matrice de dispersion **[S]** exploite les notions d'ondes incidentes et réfléchies le long des accès d'un multipôle. La figure I-7 nous montre un quadripôle à deux plans de références (P_1) et (P_2). Une onde incidente injectée dans l'une des portes donne naissance à deux ondes : l'une transmise et l'autre réfléchie, et cela dans chacun des deux plans. Les ondes entrantes ou incidentes sont notées « a_i » et les ondes sortantes ou réfléchies « b_i » pour $i = 1, 2$. Les relations entre ces ondes donnent les paramètres S :

$$b_1 = a_1 S_{11} + a_2 S_{12} \quad (\text{I-24-a})$$

$$b_2 = a_1 S_{21} + a_2 S_{22} \quad (\text{I-24-b})$$

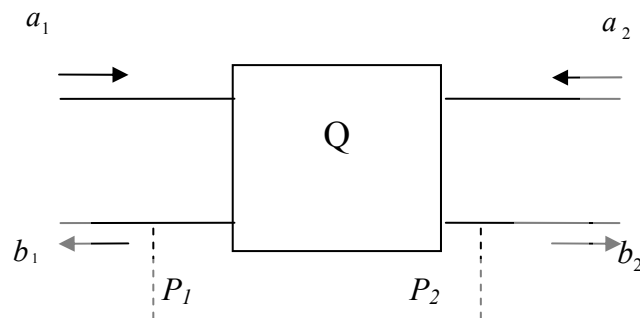


Fig. I-7 : Schéma d'un quadripôle mettant en relief les ondes incidentes et réfléchies

Chaque paramètre S sera alors défini comme suit :

S_{11} : Coefficient de réflexion à l'entrée, caractérisant l'entrée 1 quand la sortie 2 est adaptée.

$$\text{Si } a_2 = 0$$

$$\rightarrow S_{11} = b_1 / a_1$$

S_{12} : Coefficient de transmission en inverse, caractérisant la transmission de 2 vers 1, quand la sortie 1 est adaptée.

$$\text{Si } a_1 = 0$$

$$\rightarrow S_{12} = b_1 / a_2$$

S_{21} : Coefficient de transmission en direct, caractérisant la transmission de 1 vers 2, quand la sortie 2 est adaptée.

$$\text{Si } a_2 = 0$$

$$\rightarrow S_{21} = b_2 / a_1$$

S_{22} : Coefficient de réflexion à la sortie, caractérisant la réflexion à l'entre 2 quand la sortie 1 est adaptée.

Si $a_1 = 0$

$$\rightarrow S_{22} = b_2 / a_2$$

I.4.2 Matrice de dispersion : mesures

Pour évaluer la matrice de dispersion $[S]$, il faut utiliser un analyseur de réseaux vectoriel qui a pour principe d'évaluer les coefficients de réflexion et de transmission en fonction de la fréquence en calculant le rapport des amplitudes des ondes entrantes et sortantes, et la différence de leurs phases. La procédure de mesure se déroule en deux phases: une première pour mesurer les paramètres S de l'ensemble (transistor + support de test), et la seconde consiste à séparer les paramètres du transistor à c'eux du support.

Calcul des paramètres S de l'ensemble [27]

Pour faire ces calculs, considérons le schéma de la figure I-8. Il est constitué d'un générateur, suivi d'un coupleur bidirectionnel, du quadripôle à tester et d'une charge adaptée. La mesure, en résumé, consiste à comparer l'onde incidente, à l'onde réfléchie pour le calcul des paramètres S_{11} et S_{22} , ou à l'onde transmise pour les paramètres S_{12} et S_{21} . Cette fonction sera réalisée par le coupleur bidirectionnel.

En effet, les ondes envoyées par le générateur se propageront sur la ligne qui connecte le quadripôle au coupleur, et ce dernier séparera les ondes incidentes de c'elles réfléchies, et enverra un signal proportionnel à a_1 ($k.a_1$) sur la voie de référence, et un autre proportionnel à b_1 ($k.b_1$) sur la voie de test. Ces voies sont c'elles d'un analyseur de réseaux, qui va comparer leurs amplitudes et leurs phases. Cette opération servira à calculer S_{11} . Pour S_{22} , on suivra les mêmes étapes, il suffira juste de monter le quadripôle en inverse.

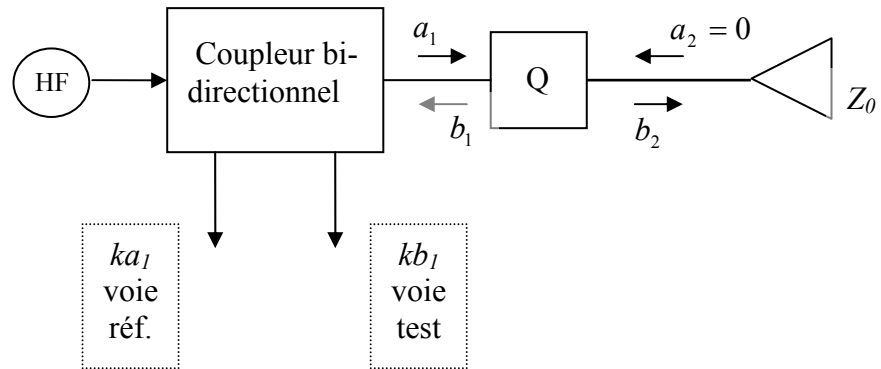


Figure I-8 : Procédé de mesure des paramètres de réflexions.

Nous procédons de la même manière afin de mesurer S_{12} et S_{21} (Figure I-9) Nous divisons le signal incident entre la voie de référence et la voie test de l'analyseur de réseaux, sauf que pour ce dernier le signal passera d'abord par le quadripôle à tester. L'analyseur comparera ces ondes à celles transmises, et si la longueur des lignes des deux voies sont égales, nous pouvons en déduire le paramètre S_{21} , puisque :

$$\frac{b'_2}{a'_1} = \frac{b_2}{a_1} = S_{21} .$$

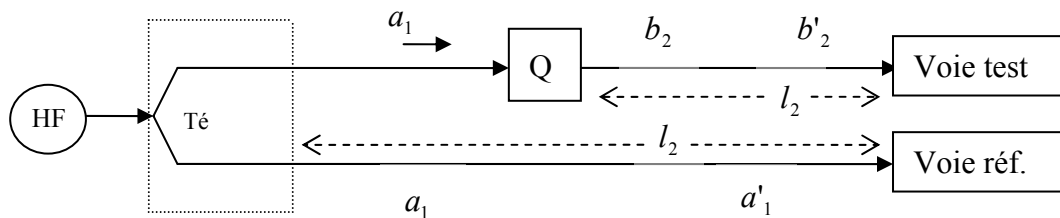


Fig. I-9 : Procédure de mesure des paramètres de transmission.

En fait, la mesure est bien plus complexe que cela. Nous devons utiliser des supports de test en entrée et en sortie sous formes de transition coaxial-microruban et des sections de lignes microruban ; ceci introduit donc des erreurs à cause de la non régularité des dimensions du support ainsi que la continuité du plan de masse aux interfaces car cela causera la propagation de modes parasites. Donc les paramètres obtenus au final ne seront pas ceux du transistor, mais plutôt ceux de l'ensemble : (transistor + support). Il faudra donc les séparer, soit en calculant les erreurs (de réflexion multiples, de pertes et de dispersion des lignes), Ceci est généralement réalisé en remplaçant le transistor lorsqu'il est encapsulé par des maquettes de référence de même nature que celle utilisées pour la calibration, ce qui permet d'évaluer les erreurs commises.

Cette technique est illustrée par la figure I-10. Les circuits d'entrée et de sortie du support de test sont constitués d'une part par les transitions coaxial micro ruban dont les paramètres S du quadripôle équivalent sont S_{c1} (entrée) et S_{c0} (sortie) et d'autre part de deux sections de ligne micro ruban d'impédance caractéristique 50Ω dont les paramètres S sont S_{m1} (entrée) et S_{m0} (sortie) . Une méthode d'épluchage est suggérée en utilisant les paramètres de mise en cascade « R_{ij} » qui facilitera l'extraction des paramètres R_{ij} du transistor et par simple transformation obtenir sa matrice **[S]** de répartition. Gentili [28] propose aussi une méthode de calcul, ainsi que d'autres ouvrages faisant référence à la méthode d'épluchage (**Annexe I**).

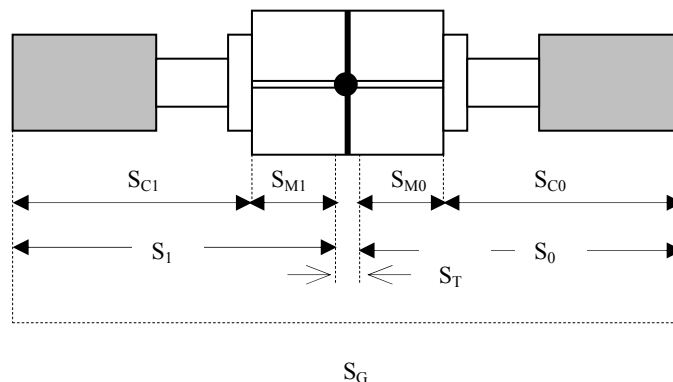


Figure I-10 : ensemble transistor+support de test.

I.5 Conclusion

Dans ce premier chapitre nous avons discuté des différents types de transistors utilisés dans les fréquences micro-ondes. Dans le chapitre suivant, nous allons discuter des méthodes de modélisation de ces transistors afin de les inclure dans des simulateurs de circuits pour une conception efficace de systèmes de communications pour antennes intelligentes.

REFERENCES CHAPITRE 1

- [1] H.Fukui, "Determination of the basic device parameter of GaAs MESFET", *The Bell Syst. Tech. J.*, Vol.58, pp. 771-797, 1979.
- [2] G.D. Vendelin, A.M. Pavio, U. L. Rohde, *Microwave circuit design using linear and non linear techniques*, New York: Wiley & Sons, 1990.
- [3] J.M. Golio, *Microwave MESFETs and HEMTs*, Norwood MA: Artech House, 1991.
- [4] G. Dambrine A. Cappy, F. Heliodore, E. Playez, "A new method for determining the FET small-signal equivalent circuit," *IEEE Trans. Microwave Theory Tech.*, Vol. 36, pp. 1151-1159, 1988.
- [5] M. Berroth, R. Bosch, "Broad-band determination of the FET small-signal equivalent circuit," *IEEE Trans. Microwave Theory Tech.*, Vol. 38, pp. 8915-895, 1990.
- [6] E. Arnold, J.M. Golio, M. Miller, B. Beckwith, "Direct extraction of GaAs MESFET intrinsic elements and parasitic inductance values," *IEEE MTT-S Int. Microwave Symp. Dig.*, Dallas, pp. 359-362, 1990.
- [7] R. Menozzi, M. Borgarino, J. Tasselli, A. Marty, "HBT small-signal model extraction using a genetic algorithm," *Gallium Arsenide Integrated Circuit Symp.*, Nov. 1-4, 1998, pp. 157-160.
- [8] P.J. Tasker, M. Fernandez-Barciela, "HBT small signal T and π model extraction using a simple, robust and fully analytical procedure," *IEEE-MTT Symp.*, June 2-7, 2002, pp. 2129-2132.
- [9] B.L. Ooi, T.S Zhou, P.S. Kooi, "AlGaAs/GaAs HBT model estimation through the generalized pencil-of-function method," *IEEE Trans. Microwave Theory Tech.*, Vol. 49, pp. 1289-1294, 2001.
- [10] W.R. Curtice, M. Ettemberg, "A non linear GaAs FET model for use in the design of output circuits for power amplifiers", *IEEE Trans. Microwave Theory Tech.*, Vol. 33, pp. 1383-1394, 1985.
- [11] W.R. Curtice, "GaAs MESFET modeling and nonlinear CAD," *IEEE Trans. Microwave Theory Tech.*, Vol. 36, pp. 220-230, 1988.

-
- [12] Y. Tajima, B. Wrona, K. Mishima, "GaAs FET large signal model and its application to circuit design," *IEEE Trans Elec. Dev.*, Vol. 28, pp. 171-175, 1981.
 - [13] H. Statz, P. Newman, I. Smith, R. Pucel, H. Hass, "GaAs FET device and circuit simulation in spice," *IEEE Trans on Elec. Dev.*, Vol. 34, pp. 160-169, 1987.
 - [14] A. Materka, T. Kacprzak, "Computer Calculation of large signal GaAs FET amplifier characteristics", *IEEE Trans. Microwave Theory Tech.*, Vol. 33, pp. 129-135, 1985.
 - [15] I. Angelov, H. Zirath, N. Rosman, "New empirical nonlinear model for HEMT and MESFET devices," *IEEE Trans. Microwave Theory Tech.*, Vol. 40, pp. 2258-2266, 1992.
 - [16] S.J. Mahon, D.J. Skellern, F. Green, "A technique for modelling S-parameters for HEMT structures as a function of gate bias," *IEEE Trans. Microwave Theory Tech.*, Vol 40, pp. 1430-1440, 1992.
 - [17] T.H. Chen, K.W. Chang, S.B.T. Bui, L.C.T. Liu, G.S. Dow, S. Pak, "Broadband single-and double-balanced resistive HEMT monolithic mixers," *IEEE Trans. Microwave Theory Tech.*, Vol 43, pp. 477-484, 1995.
 - [18] K. Shirakawa, H. Oikawa, T. Shimura, Y. Kawasaki, Y. Ohashi, T. Saito, Y. Daido, "An approach to determining an equivalent circuit of HEMT's," *IEEE Trans. Microwave Theory Tech.*, Vol. 43, pp. 499-503, 1995.
 - [19] T. Tanimoto, "Analytical nonlinear HEMT model for large-signal circuit simulation," *IEEE Trans. Microwave Theory Tech.*, Vol. 44, pp. 1584-1586, 1996.
 - [20] S. Miyamoto, "An overview and new methods in fuzzy clustering," *Int. Conf. on Knowledge-Based Intelligent Electronic Systems*, 1998, pp. 33-40.
 - [21] D. Costa, W. U. Liu, J. S. Harris Jr., "Direct extraction of the AlGaAs/GaAs heterojunction bipolar transistor small-signal equivalent circuit," *IEEE Trans. Electron Devices*, vol. 38, pp. 2018–2024, 1991.
 - [22] D. R. Pehlke, D. Pavlidis, "Evaluation of the factors determining HBT high-frequency performance by direct analysis of S-parameter data," *IEEE Trans. Microwave Theory Tech.*, vol. 40, pp. 2367–2373, 1992.

-
- [23] A. Samelis, D. Pavlidis, "DC to high-frequency HBT-model parameter evaluation using impedance block conditioned optimization," *IEEE Trans. Microwave Theory Tech.*, vol. 45, pp. 886–897, 1997.
 - [24] J.J. Ebers, J.L. Moll, "Large-signal behavior of junction transistors," *Proc. IRE*, Vol 42, 1954.
 - [25] H.C. Poon, H.K. Gummel, "Modeling of emitter capacitance," *Proc. IEEE*, Vol 57, pp. 2181-2182, 1969.
 - [26] H.K. Gummel, H.C. Poon, "An integral charge control model of bipolar transistors," *Bell Syst. Tech. J.*, Vol 49, pp. 827, 1970.
 - [27] « *Techniques de l'ingénieur* ».
 - [28] C. Gentili, *Amplificateurs et oscillateurs micro-ondes*, Masson, Paris, 1994.

Chapitre II

RESEAUX NEURO-FLOUS

Dans le chapitre précédent, nous avons introduit les transistors les plus utilisés dans les systèmes de communication micro-ondes. Devant répondre à des cahiers de charges aux spécifications de plus en plus complexes et variées, les fabricants de transistors doivent sans cesse développer de nouvelles technologies, rendant ainsi très ardue la caractérisation de tels composants. Une telle tendance exige en effet un développement continu de modèles de plus en plus élaborés pour simuler le comportement toujours plus sophistiqué des transistors, particulièrement dans la gamme des hautes fréquences.

Or, sans une connaissance approfondie du comportement de ces composants, un concepteur serait incapable de les modéliser afin de les insérer dans un simulateur de circuits. En effet, le premier pas d'un processus de conception assistée par ordinateur (CAO) reste le choix délicat de modèles capables de traduire tous les effets physiques présents dans tout dispositif tant à l'échelle laboratoire qu'au niveau industriel.

Cet état de fait a engendré une prolifération de modèles de transistors amenant souvent les concepteurs à composer avec un vaste choix de paramètres exigeant une expertise certaine lors du choix final. Cet aspect est d'autant plus délicat à résoudre pour un concepteur lorsque ce dernier est mis en présence de composants issus de nouvelles technologies dont la théorie est quelque fois non maîtrisée, voir inexistante comme c'est souvent le cas pour les transistors micro-ondes de type MESFET, HEMT et HBT.

C'est là où les réseaux de neurones artificiels (RNA) et la logique floue ont démontré leurs immenses possibilités en termes de modélisation et caractérisation de composants.

II.1 Réseaux de Neurones

Créer des modèles compétitifs en s'aidant des ressources inégalées du cerveau humain est un vieux rêve de l'humanité. C'est ainsi que plusieurs chercheurs ont tenté depuis longtemps de lier aspect biologique de l'être humain et aspects technologiques.

II.1.1 Un peu d'histoire

Tout commence en 1943, lorsque deux biophysiciens de l'université de Chicago *McCulloch* et *Pitts*, s'inspirant des récentes découvertes en neurobiologie, conçoivent le premier modèle du neurone biologique, baptisé neurone formel ou automate à seuil [1]-[4]. Un peu plus tard, un neurophysiologiste renommé, *Donald Hebb*, propose une formulation du mécanisme d'apprentissage sous la forme d'une règle de modification des connections synaptiques qui porte encore son nom [5]. Finalement, c'est en 1958 que *Rosenblatt*, combinant les idées de ses prédécesseurs, conçoit le Perceptron, un réseau de neurones artificiels inspiré du système visuel, possédant une couche de neurones "perceptive" et une couche de neurones "décisionnelle" [6]. Ce réseau, qui parvient à apprendre à identifier des formes simples et à calculer certaines fonctions logiques, constitue le premier système artificiel exhibant la capacité d'apprendre par l'expérience; le premier réseau de neurones artificiel proprement dit était né.

Les travaux de *Rosenblatt* suscitent au début des années 60 un vif enthousiasme chez les scientifiques alors fortement impliqués dans la recherche sur l'intelligence artificielle. Il faut cependant attendre le début des années 80 pour voir un réel essor des réseaux de neurones artificiels. Celui-ci s'explique tout d'abord par les résultats des travaux de *Hopfield* qui démontre, en 1982, l'utilité des réseaux complètement connectés (les réseaux récurrents, avec "feed-back", qui constituent la deuxième grande classe de réseaux avec les réseaux de type Perceptron, aussi qualifiés de "feed-forward") dans la compréhension et la modélisation des processus de la mémoire et rend manifeste la relation existant, sur le plan formel, entre ce type de réseaux et des systèmes physiques [3], [7], [8]. Parallèlement aux travaux de *Hopfield*, *Werbos* conçoit un mécanisme d'apprentissage pour les réseaux multicouches de type perceptron: c'est l'algorithme d'apprentissage par rétro-propagation de l'erreur (Back-propagation) qui fournit un moyen de faire l'apprentissage des neurones des couches cachées [9].

Cet algorithme sera réellement popularisé en 1986 par *Rumelhart et al* dans un article de *Nature* [10] et un livre [11] qui ont longtemps constitué la référence des chercheurs dans ce domaine. Cet algorithme a eu un impact considérable: disposant d'un moyen simple de faire l'apprentissage des neurones cachés, les réseaux de type Perceptron munis d'une ou plusieurs couches cachées, (appelés MLP pour *Multi-Layer Perceptron*) ont pu être employés avec un succès grandissant pour résoudre toute une panoplie de problèmes complexes rencontrés dans de nombreux domaines scientifiques [1], [12].

II.1.2 Définitions et fonctionnement d'un MLP

Le principe de fonctionnement des réseaux de neurones de type MLP repose sur le schéma de la Figure 2.1 [13]. Dans cette figure, les N_x éléments du vecteur d'entrée $\mathbf{x}$ $\{x_i, i = 1, \dots, N_x\}$ sont injectés via une couche de neurones (couche L_1 , dite couche d'entrée) à des neurones placés dans une (ou plusieurs) couche(s) cachée(s) pour être traités et obtenir une fonction dite fonction neuronale, qui donnera la relation entre entrées et sorties. Ces dernières sont récupérées à travers une couche L_L dite de sortie contenant le vecteur $\mathbf{y}$ regroupant les N_y réponses du système $\{y_k, k = 1, \dots, N_y\}$. Une rétro-propagation permet d'affiner la fonction selon des poids w propres à chaque neurone.

Des fonctions d'activation $\sigma(.)$ sont élaborées pour le fonctionnement des neurones lors du traitement des données. Ces fonctions sont généralement des fonctions mathématiques dont celle, très utilisée, de type sigmoïde qui est définie comme

$$\sigma(\gamma) = \frac{1}{(1 + e^{-\gamma})} \quad (\text{II-1})$$

Cette fonction présente l'avantage d'être monotone, infiniment dérivable et bornée

$$\sigma(\gamma) \rightarrow \begin{cases} 1 & \text{lorsque } \gamma \rightarrow +\infty \\ 0 & \text{lorsque } \gamma \rightarrow -\infty \end{cases}$$

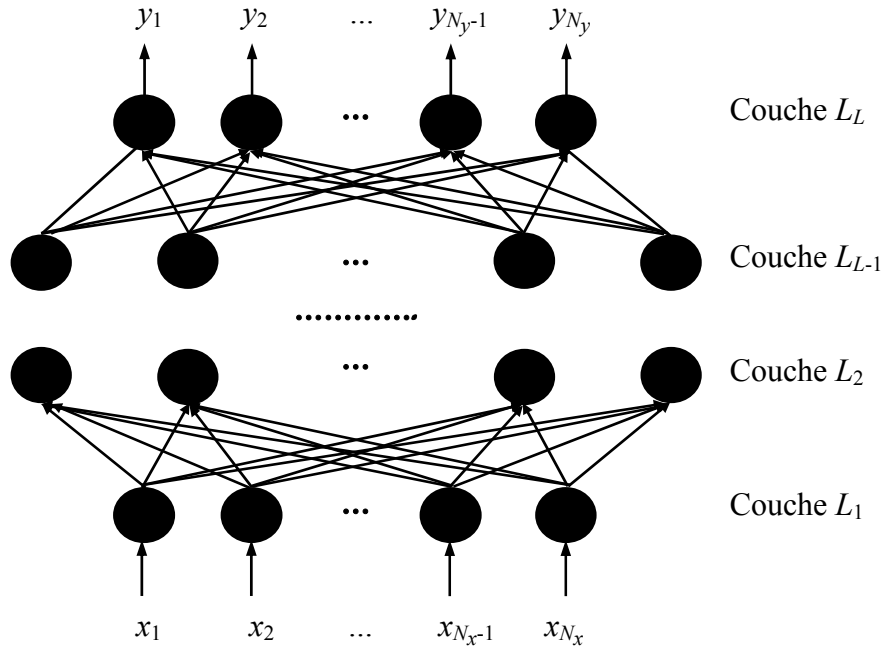


Fig. II-1. Réseau de neurones multicouches de type MLP.

Delà, les sorties du réseau de neurones peuvent être obtenues en partant de la couche d'entrée et utilisant les équations de la référence [13]

$$z_i^1 = x_i, \quad i = 1, \dots, N_1 = N_x \quad (\text{II-2})$$

z_i^1 étant la réponse du neurone i de la couche d'entrée. En procédant couche par couche, la réponse d'une couche L_l est donnée par

$$z_j^l = \sigma \left(\sum_{k=1}^{N_{l-1}} w_{jk}^l z_k^{l-1} + \theta_j^l \right) \quad j = 1, \dots, N_l \quad \text{et} \quad l = 1, \dots, L, \quad (\text{II-3})$$

jusqu'à atteindre les sorties du réseau

$$y_k = z_k^L, \quad k = 1, \dots, N_L = N_y \quad (\text{II-4})$$

Dans ces relations, N_l est le nombre de neurones dans la couche l et w_{jk}^l le poids de la connexion entre le neurone k de la couche $l-1$ et le neurone j de la couche l . θ_j^l représente le biais du neurone j de la couche l . Ce paramètre est une grandeur initiale qui permet de régler le seuil de déclenchement du neurone.

II.1.3 Développement d'un MLP

Pour faire l'apprentissage d'un RNA (c'est-à-dire pour générer la fonction neuronale), un ensemble d'échantillons P sont fournies au réseau sous la forme de paires $(\mathbf{x}_k, \mathbf{d}_k)$, $k = 1, \dots, P$, où $\mathbf{d}_k$ est le vecteur de sortie contenant les réponses désirées correspondantes au vecteur d'entrée $\mathbf{x}_k$. La performance du réseau est évaluée par l'erreur d'apprentissage E_{Tr} quantifiée par

$$E_{Tr} = \frac{1}{2} \sum_{k \in T_r} \sum_{j=1}^m (y_j(\mathbf{x}_k, \mathbf{w}) - d_{jk})^2 \quad (\text{II-5})$$

où d_{jk} est le $j^{\text{ième}}$ élément de $\mathbf{d}_k$, $y_j(\mathbf{x}_k, \mathbf{w})$ est la $j^{\text{ième}}$ sortie neuronale pour le vecteur d'entrée $\mathbf{x}_k$ et T_r un ensemble indexé de données d'apprentissage [13]. Les valeurs des éléments w_{ji}^l du vecteur poids $\mathbf{w}$ sont optimisées durant le processus d'apprentissage afin de minimiser l'erreur d'apprentissage. Pour tester le modèle avec des données jamais utilisées durant l'apprentissage, une erreur E_{Te} , dite de test, peut être similairement définie.

II.1.4 Champs d'applications des réseaux de neurones

En se basant sur le théorème d'approximation universel démontré par Cybenko [14] et Hornik [15], il existe toujours un réseau MLP à trois couches (MLP3) qui pourrait théoriquement approximer n'importe quelle fonction multidimensionnelle arbitraire, non linéaire et continue et ce, jusqu'à la précision désirée. Delà, les réseaux de neurones ont été appliqué dans des domaines très variés tant en finance, en ingénierie, en médecine, etc. Nous pouvons citer entre autres la modélisation, le diagnostic et le contrôle d'un processus, l'étude de marché et la définition de cibles, la reconnaissance des formes, le contrôle de qualité, la compression d'images, etc.

En micro-ondes, les réseaux de neurones ont été utilisés pour modéliser un large panel de dispositifs allant des composants passifs [16]-[25] aux composants actifs [26]-[34], en passant par les circuits [28], [35]-[43] ou les antennes [44]-[49]. Ils ont été aussi utilisés pour modéliser des phénomènes de propagation [50], d'adaptation d'impédances [51], [52], de conception et synthèse de systèmes [53]-[56], etc.

II.1.5 Exemple d'application des réseaux de neurones

Pour mieux comprendre le processus de génération d'un modèle neuronal, prenons l'exemple d'un transistor nouvellement fabriqué dont la technologie n'est pas maîtrisée. Il n'existe donc pas de théorie fiable ni d'équations analytiques pour décrire son comportement électrique. Pour le fabricant, développer une telle théorie demanderait du temps alors que le transistor pourrait rapidement devenir non concurrentiel. Il faudrait donc qu'il puisse le mettre sur le marché le plus vite possible, mais pour cela, il devra fournir non seulement une fiche technique décrivant ses caractéristiques, mais également mettre à la disposition d'utilisateurs potentiels un kit de développement pour les inciter à l'utiliser.

Néanmoins, les seules données dont peut disposer le fabricant sont des données issues de mesures. Il peut par exemple faire varier expérimentalement les tensions de polarisation continues (V_{GS} , V_{DS}) pour obtenir le courant de drain I_{DS} .

Or, si une fiche technique peut s'élaborer sur la base de mesures, le fabricant ne peut se servir de telles données discrètes pour développer le kit de simulation. Il lui faudrait en effet un modèle continu variable et dérivable pouvant être facilement intégrable dans des boucles d'analyse et d'optimisation. Pour y pallier, il pourrait développer un modèle neuronal selon le processus suivant :

- *Identifier le problème.* Il s'agit d'identifier les entrées et sorties. Ici, nous avons deux grandeurs d'entrée (V_{GS} , V_{DS}) et une grandeur de sortie (I_{DS}) ce qui donne le réseau de la Figure II-2.
- *Définir les intervalles de validité du modèle.* Selon l'application désirée, chaque grandeur d'entrée x_k devra couvrir un intervalle de variation prédéfini $[x_{k \min}, x_{k \max}]$. Par exemple, $0V \leq V_{DS} \leq 4V$ ce qui donne le domaine de définition $[0, 4]$ pour la variable V_{DS} .

- *Générer le fichier de données.* Pour générer les données, il faut faire varier chaque grandeur d'entrée. Cette variation peut être à pas fixe (les valeurs sont distribuées uniformément dans l'intervalle), variable ou aléatoire. Chaque ligne du fichier contiendra donc 3 éléments (2 entrées + 1 sortie). Généralement 70 à 80% des données du fichier sont utilisées pour l'apprentissage alors que les données restantes seront utilisées pour le test du modèle obtenu (fichier test).
- *Normaliser les données.* Les ordres de grandeur des variables peuvent être très différents. Ainsi, une fréquence peut être de l'ordre du GHz (10^9) alors qu'un courant peut être de l'ordre du mA (10^{-3}). Il y aura donc un déséquilibre dans le traitement des données d'autant plus que des fonctions d'activation de type sigmoïde se saturent rapidement pour des valeurs élevées ; il est donc nécessaire de normaliser les données.

D'abord, les valeurs seront normalisées avant de démarrer le processus. Puis, une fois le modèle généré, les valeurs seront de-normalisées pour refléter les ordres de grandeurs réels. La normalisation la plus simple est la normalisation dite linéaire.

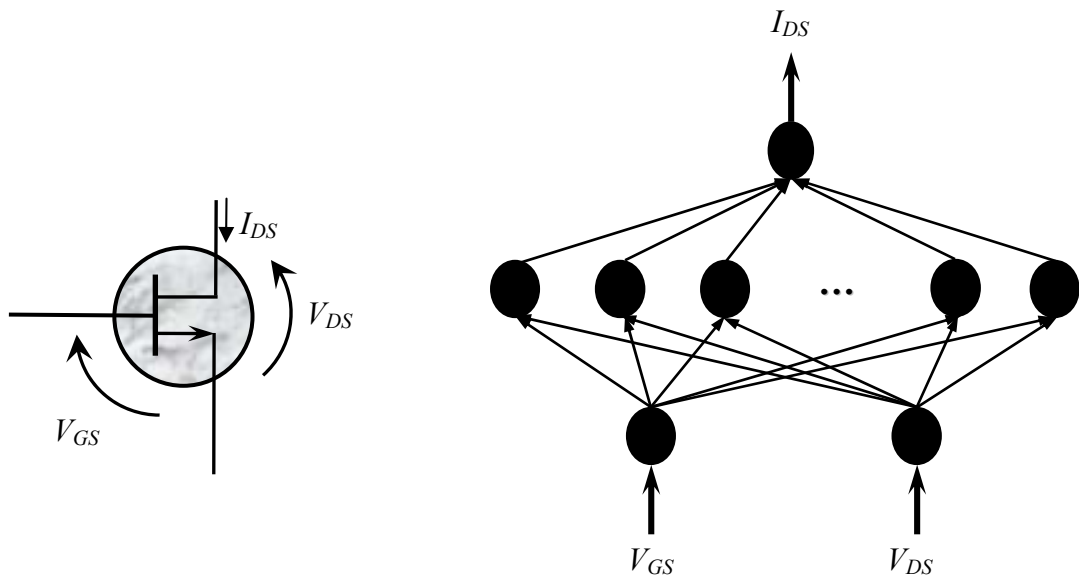


Fig. II-2. Réseau de neurones MLP pour l'exemple du transistor.

Ainsi, soit $x \in [x_{\min}, x_{\max}]$ un élément générique du vecteur d'entrée $\mathbf{x}$ et soit $v \in [v_{\min}, v_{\max}]$ sa valeur après normalisation donnée par

$$v = v_{\min} + \frac{x - x_{\min}}{x_{\max} - x_{\min}} (v_{\max} - v_{\min}) \quad (\text{II-6})$$

Pour une fonction d'activation de type sigmoïde, le domaine $[v_{\min}, v_{\max}]$ sera égal respectivement à l'intervalle $[0, 1]$, $[-1, 0]$ ou $[-1, 1]$ selon que les données à normaliser soient toutes positives, toutes négatives ou une combinaison des deux. La valeur après de-normalisation sera obtenue par

$$x = x_{\min} + \frac{v - v_{\min}}{v_{\max} - v_{\min}} (x_{\max} - x_{\min}) \quad (\text{II-7})$$

- *Initialiser les poids.* Généralement, les poids sont initialisés aléatoirement avec de faibles valeurs (e.g., $[-0,5, 0,5]$). Ceci permet une convergence plus rapide lors de l'étape suivante dite d'apprentissage.
- *Générer la fonction neuronale.* Dans cette étape, les poids sont variés afin d'obtenir la convergence, c'est-à-dire une erreur d'apprentissage E_{Tr} inférieure à celle désirée.
- *Tester la fonction neuronale.* Une fois le modèle obtenu sous forme d'une fonction $\mathbf{y} = f_N(\mathbf{x})$ reliant grandeurs d'entrée et de sortie (Figure II-3), il faut le tester avec les valeurs du fichier test. Pour assurer un test fiable, ces valeurs ne doivent pas avoir été utilisées lors de l'apprentissage. L'erreur du pire-cas (*Worst-case error*) permet d'évaluer la qualité du modèle.

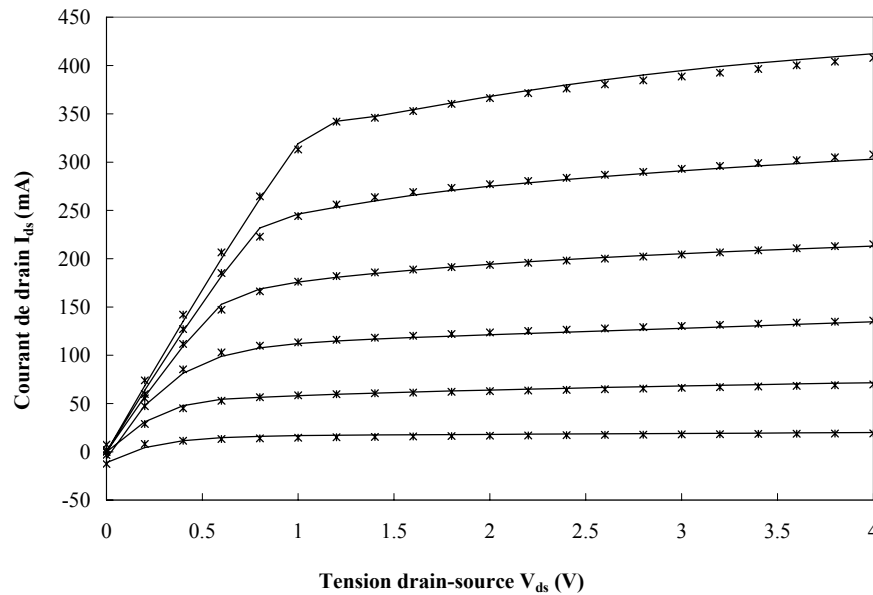


Fig. II-3. Comparaison entre valeurs mesurées (*) et modèle neuronal (—).

II.1.6 Avantages des réseaux de neurones

Pourquoi un tel engouement pour les réseaux de neurones ? La raison est simple. L'un des buts de la recherche est le développement de modèles qui doivent répondre à un certain nombre de critères :

- Etre rapides,
- A large spectre,
- Pouvant tenir compte des phénomènes présents dans le dispositif à modéliser,
- Facilement incorporables dans des simulateurs commerciaux,
- Efficaces dans des analyses statistiques incluant des boucles d'optimisation. En effet, un modèle trop lent ou exigeant trop de place mémoire sera difficilement efficace en phase d'optimisation.

Or, comme nous l'avons décrit, les modèles neuronaux dépendent essentiellement des données qui servent à leur apprentissage. Ils peuvent donc être :

- *Rapides*. Puisqu'ils utilisent une fonction neuronale évaluable numériquement, ces modèles ont un temps de réponse quasi-instantané.

- *À large spectre de validité.* Pour satisfaire à cette condition, il suffit de présenter à ces modèles des données d'entrée qui s'étalent sur une large plage de valeurs.
- *Fiables.* Ils peuvent inclure tous les phénomènes présents dans le dispositif puisque des données issues de mesures les incluent naturellement. A défaut, des données de simulateurs très performants peuvent être utilisées pour atteindre le même objectif.
- *Facilement incorporables dans des simulateurs commerciaux.* Le modèle étant sous forme d'une fonction $f_N(\mathbf{x})$ relativement simple, il est donc aisé de l'incorporer dans des simulateurs.

Ces réseaux trouvent donc leur pleine efficacité lorsque le dispositif à modéliser est issu d'une nouvelle technologie ou lorsque la théorie est inexistante, rendant ainsi très ardu le choix judicieux d'un modèle existant sans une expertise préalable.

Il suffit de sélectionner adéquatement les grandeurs entrées-sorties du dispositif pour générer un modèle aussi rapide que les modèles empiriques et aussi précis que les modèles physiques, sans la perte de temps inhérente à toute caractérisation de nouveaux systèmes. Il faut cependant noter qu'une mise en forme adéquate des données et/ou de la structure du réseau de neurones est nécessaire pour un apprentissage adéquat du modèle neuronal.

II.1.7 Limites des réseaux de neurones

Un réseau de neurones présente néanmoins plusieurs limitations liées directement à sa structure. Ainsi, à chaque valeur d'entrée correspond une valeur de sortie différente. Or pour caractériser des transistors, les seules données pratiques restent ses paramètres de dispersion ou paramètres S.

Comme un transistor fabriqué selon une nouvelle technologie est considéré comme une boîte noire, les seuls paramètres S disponibles restent les paramètres S mesurables obtenus en variant les tensions de polarisation. Or en micro-ondes, qui dit mesures dit erreurs. Ainsi, les données d'entrée/sortie sont souvent sujettes à des écarts que ne peut intégrer un réseau de neurones dans sa phase d'apprentissage.

En effet, pour un même ensemble de valeurs d'entrée, la fonction neuronale donnera une réponse numérique précise qui ne pourrait être comparée à une valeur

mesurée entachée d'erreurs qu'en introduisant des intervalles de confiance plus ou moins subjectifs. Il en est de même en cas de minimisation entre valeurs calculées par le réseau de neurones et valeurs mesurées : il sera impossible de les faire coïncider sur toute la plage de variation et/ou de fréquence. Des variations/ajustements autour de la valeur nominale devront être tolérées pour assurer la convergence.

Associer la logique floue aux réseaux de neurones permet d'atteindre cet objectif : ce sont les réseaux neuro-flous.

II.2 Réseaux Neuro-Flous

Un réseau neuro-flou est réalisé grâce à la combinaison de réseaux de neurones artificiels et de principes de logique floue.

II.2.1 Un peu d'histoire

C'est en 1965, que le professeur L.A. Zadeh de l'université Berkeley [57], [58], proposa sa théorie mathématique des ensembles flous. Cette mathématique de l'incertain est d'abord restée très marginale, avant de déclencher une véritable "fuzzymania" [59]. C'est une théorie adaptée pour traiter tout ce qui est subjectif et/ou incertain. Elle pourrait être assimilée à une extension de la logique booléenne dans laquelle les niveaux de vérités, au lieu d'être vrais ("1") ou faux ("0") peuvent prendre des valeurs entre "0" et "1".

II.2.2 Champs d'applications de la logique floue

Les domaines d'applications de cette théorie concernent donc les problèmes où les données ne peuvent être formulées de manière explicite, ainsi que des techniques de contrôle et de réglages, lorsque les moyens classiques atteignent leurs limites (surveillance visuelle, systèmes de régulation/contrôle dynamiques et fortement non linéaires, etc.). Il s'agit d'approcher le raisonnement humain.

II.2.3 Exemple d'application de la logique floue

Pour comprendre cette théorie, prenons l'exemple du réglage de la température dans un local : comment quantifier des notions telles que « il fait chaud » ou « il fait froid ».

En fixant une valeur de $21,50^{\circ}\text{C}$ par exemple, un modèle binaire donnerait :

$T = 21,51^{\circ}\text{C}$ « il fait froid » $\rightarrow$ Chauffer le local.

$T = 21,49^{\circ}\text{C}$ « il fait chaud » $\rightarrow$ Refroidir le local.

Ceci se traduirait par des interprétations erronées en cas d'erreurs de mesures.

Pour résoudre ce problème par logique floue, il faut donc [59]-[63] :

- *Définir les données d'entrée.* Dans ce cas, ce serait la température et sa vitesse de variation dans le temps.
- *Définir les zones d'appartenance : fuzzification.* Chaque variable d'entrée et de sortie doit être classée par zone et à chaque zone doit correspondre un "degré d'appartenance" compris entre 0 et 1 (Figure II-4). Ce degré est défini par une fonction dite d'appartenance qui est généralement triangulaire, trapézoïdale ou gaussienne. C'est la fuzzification. En pratique, il est préférable de définir plusieurs zones qui se recoupent afin de rendre le changement de la variable plus graduel et nuancé (Figure II-5). Ce qui donnerait pour la température T_o de $21,50^{\circ}\text{C}$, une série de fonctions d'appartenance correspondantes égales à

Température basse :	pondération 0	$g_b(T_o = 21,50) = 0$
Température moyenne :	pondération 0,2	$g_m(T_o = 21,50) = 0,2$
Température chaude :	pondération 0,8	$g_c(T_o = 21,50) = 0,8$

- *Définir les actions.* En fonction des zones, définir comment le modèle doit réagir ? Quelle action entreprendre ? Dans notre cas, ce serait par exemple l'action "d'ouvrir le robinet d'eau chaude du radiateur".
- *Définir les règles de fuzzification.* Une fois les zones définies, il faut combiner règles linguistiques et données numériques. Pour cela, il faut les exprimer sous forme de conditions logiques ("SI", "ET", "OU", "ALORS", ...) définissant des stratégies :

Si < zone 1, variable 1 > ET/OU < zone 3, variable 2 >

ALORS

<zone 2, action 2 >

Dans notre cas, une des règles serait par exemple :

Si < température basse > ET < variation supérieure à la moyenne >

ALORS

< ouverture moyenne >

Il faut bien sûr plusieurs règles pour cerner efficacement une même zone. C'est pour cela que les zones se recoupent.

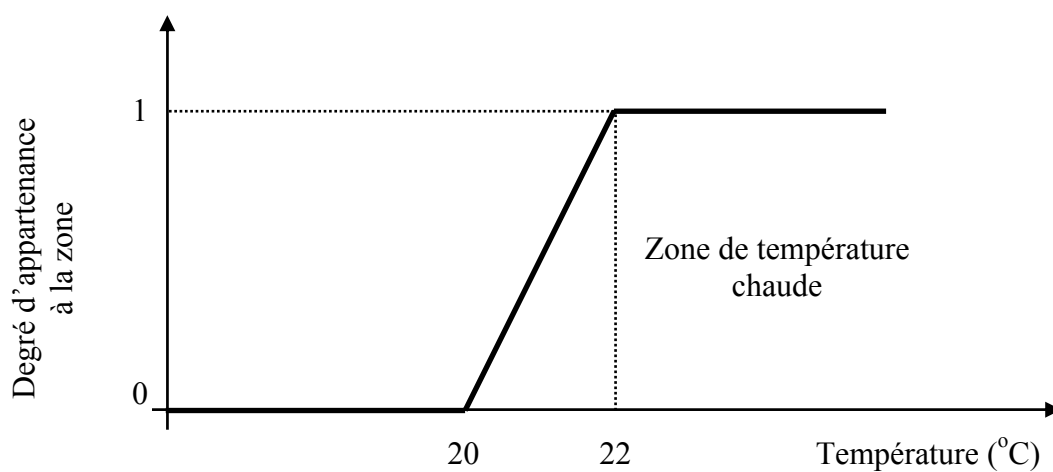


Fig. II-4. Temperature : exemple de degré d'appartenance à la zone chaude.

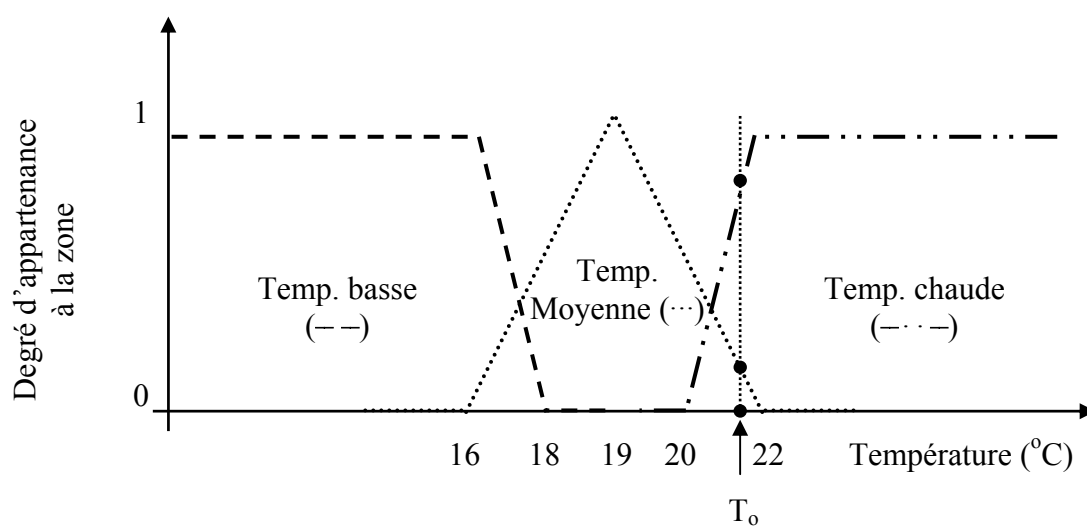


Fig. II-5. Temperature : degré d'appartenance selon les zones.

- *Defuzzification.* A cette étape, nous avons une série de fonctions d'appartenance pour une variable de sortie donnée. C'est une information floue. Or l'organe de commande exige un signal de commande précis à l'entrée. Il faut donc prévoir une transformation de l'information floue (pondérée) en information déterminée. C'est la concrétisation des informations en commande ou defuzzification.
- *Minimiser la fonction floue.* Il s'agit dans cette dernière étape de minimiser la fonction erreur pour approcher le résultat désiré. Parmi toutes les méthodes utilisées en logique floue, la méthode FCM ou *Fuzzy c-means* [63] est une technique de segmentation qui assigne un nombre c spécifique à des partitions du vecteur d'entrée $\mathbf{X} = \{x_i, i = 1, \dots, N_x\}$ de N_x données. Le problème revient à déterminer la matrice optimale $U = [u_{ij} \in [0, 1], i = 1, \dots, c; j = 1, \dots, N_x]$ qui minimise la fonction

$$J_h(U, v) = \sum_{k=1}^{N_x} \sum_{i=1}^c (u_{ik})^h \|x_k - v_i\|^2 \quad (\text{II-8})$$

où h est un exposant qui contrôle le degré de flou, u_{ik} décrit l'appartenance de x_i à la zone k ,

$$u_{ik} = \left(\sum_{j=1}^c \left[\frac{\|x_k - v_i\|}{\|x_k - v_j\|} \right]^{\frac{2}{h-1}} \right)^{-1} \quad (\text{II-9})$$

et où v_i est le centroïde (centre de gravité) de la $i^{\text{ème}}$ zone,

$$v_i = \frac{\sum_{k=1}^{N_x} (u_{ik})^h x_k}{\sum_{k=1}^{N_x} (u_{ik})^h} \quad (\text{II-10})$$

Ici, x_k dénote le centre de la région considérée, c'est-à-dire le point ayant la valeur absolue la plus faible parmi tous les points pour lesquels la fonction d'appartenance a un degré d'appartenance égal à 1. Le critère de convergence sera de la forme

$$\| u_{ik} - u_{ik-des} \| < \varepsilon,$$

où u_{ik-des} est la valeur désirée et ε un critère d'arrêt prédéfini.

II.2.4 Structure d'un réseau neuro-flou

La Figure II-6 montre un exemple de réseau neuro-flou. Il est composé d'une couche d'entrée renfermant les N_x entrées, d'une couche de sortie contenant les N_y sorties et de deux couches cachées.

La première couche cachée, appelée couche d'appartenance, contient les informations sur les degrés d'appartenance de chaque neurone d'entrée par rapport au système. Ces informations sont combinées dans la couche de sortie via la deuxième couche cachée qui renferme les règles de fuzzification.

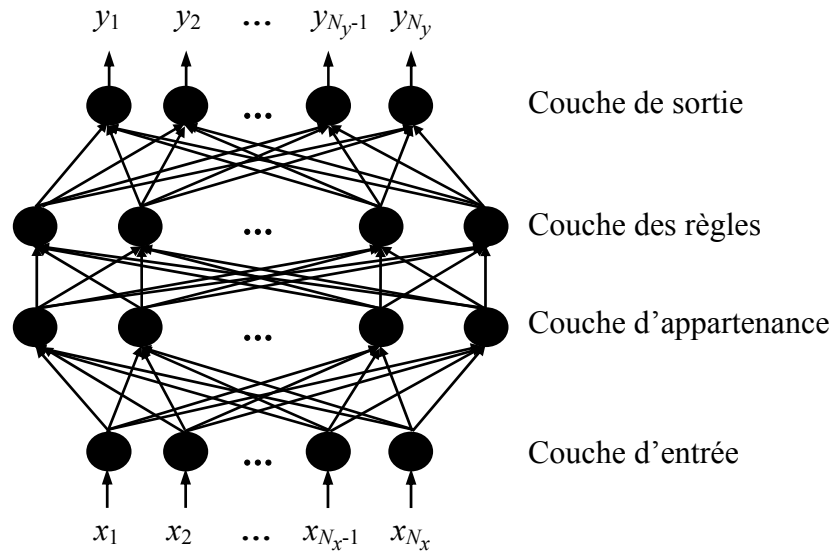


Fig. II-6. Structure d'un réseau neuro-flou.

II.3 Application à la Stratégie de Modélisation de Transistors

Les récents développements dans les bandes de fréquences radio et micro-ondes [64]-[67] ont permis l'émergence de plusieurs outils de modélisation des FETs et HBTs [68]-[71]. C'est ainsi que de nombreux modèles ont été proposés. Ceux basés sur le comportement physique sont certes précis mais restent très lents à cause de la résolution d'équations intégral-différentielles. Les modèles utilisant des tableaux de données discrètes (*look-up tables*) sont basés sur des valeurs mesurées ou simulées regroupées en tableaux (ou matrices) [72]. Ils peuvent donc être rapides mais peu précis (interpolation linéaire entre valeurs discrètes) et se limitent à un faible nombre de paramètres variables.

Même s'il reste délicat à développer, l'approche la plus efficace pour modéliser le comportement électrique d'un transistor reste la mise au point d'un circuit électrique équivalent. Cette étape comporte la détermination de la topologie optimale du circuit en fonction de la technologie utilisée et la détermination des valeurs de chacun de ses composants ; c'est le processus *d'extraction de paramètres*. Ce processus est généralement obtenu par extraction directe [68] ou par méthodes optimales [69].

Les techniques d'extraction directe sont certes rapides et faciles à implanter, mais elles ne donnent de valeurs précises que pour les éléments dominants du circuit [73]-[75]. D'un autre côté, les méthodes d'optimisation sont plus précises mais nécessitent des moyens de calcul conséquents tout en restant très sensibles au choix des valeurs initiales [76]. En effet, malgré l'apparition récente de techniques d'extraction optimales insensibles aux valeurs de départ, il reste difficile de déterminer tous les éléments avec un haut degré de précision et sans obtenir de valeurs non physiques (par exemple des résistances à valeur négative ou des éléments parasites réactifs de valeur plus élevées que les éléments réactifs intrinsèques).

De plus, afin de les rendre accessibles à un large panel d'utilisateurs, ces techniques se rapportent souvent une topologie dite standard. C'est ainsi que le circuit de la Figure II-7 est le plus utilisé pour le FET [70] tandis que celui de la Figure II-8 l'est pour le HBT [71]. Nous les désignerons respectivement par "FET topologie #1" et "HBT topologie #1".

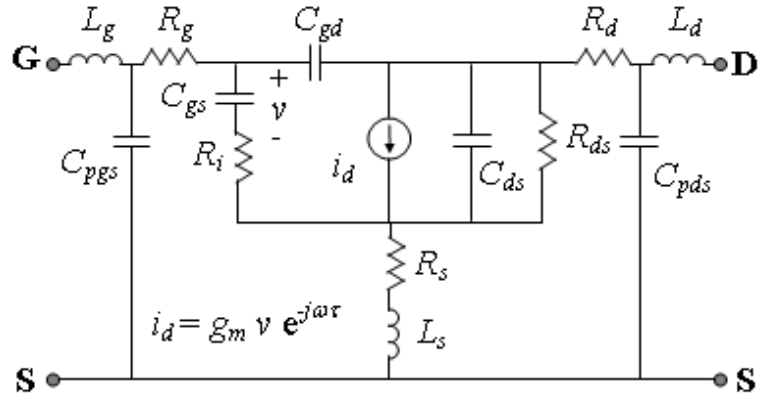


Fig. II-7. Topologie standard du circuit équivalent du FET (# 1) [70].

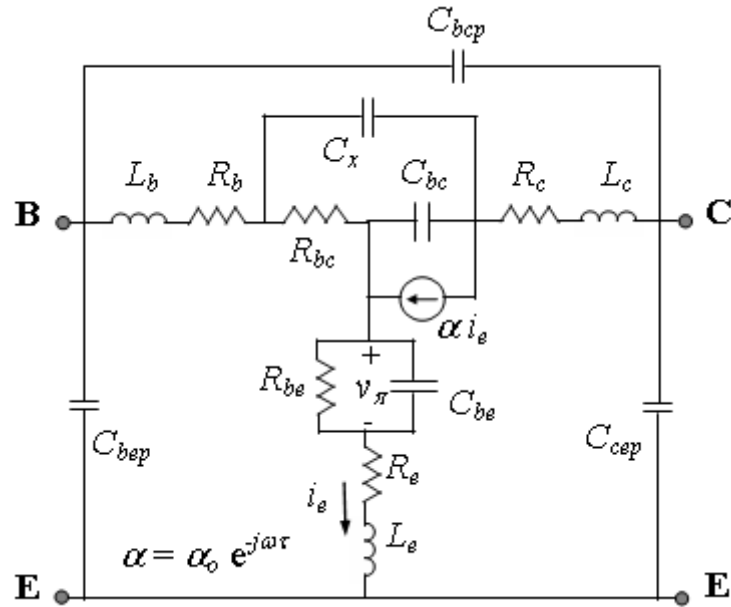


Fig. II-8. Topologie standard du circuit équivalent du HBT (#1) [71].

II.3.1 Position du problème

Ces configurations standards ont longtemps été utilisées comme circuits équivalents. En parlant de circuit équivalent, nous devons apporter une précision. Comme nous nous baserons sur les paramètres S qui sont par définition des paramètres en régime petits-sinaux, le circuit équivalent que nous voulons obtenir sera un circuit équivalent en petits-sinaux.

Pourquoi ne pas déterminer un circuit équivalent non linéaire (régime forts signaux) ?

La réponse à cette question si simple est assez complexe. Il est clair qu'un modèle non linéaire serait plus complet. Néanmoins, la mise au point de modèles linéaires reste largement d'actualité. De plus, pour de très larges applications, le modèle petits-s signaux reste une étape incontournable et très souvent largement suffisante pour des fonctions telles que l'amplification, l'oscillation, la modulation, ... Enfin, pour déterminer le modèle non linéaire, il faudrait effectuer des mesures nettement plus complexes que celle des paramètres S (mesures en *load-pull*, mesures des variations des capacités internes en fonction des tensions v_{gs} et v_{ds} , ...) et donc pouvoir disposer de tout l'équipement correspondant. Nous modéliserons donc que le circuit équivalent petits-s signaux des FETs et HBTs.

Au vu des recherches entreprises dans ce domaine et des très nombreuses publications existantes traitant de ce problème, il serait juste de penser que le sujet a été largement débattu et donc globalement résolu.

En effet, durant de nombreuses années, les concepteurs se sont presque exclusivement servis des topologies standards comme circuits équivalents, ne se préoccupant que de la partie extraction (détermination des valeurs des éléments du circuit). Or, vu le grand nombre de composants disponibles actuellement sur le marché et qui diffèrent selon les technologies et les domaines d'application, ces topologies ne peuvent plus être retenues comme circuits équivalents universels. De fait, il existe actuellement de très nombreuses topologies de circuits équivalents tant pour les FETs que pour les HBTs. Elles diffèrent tant par leur configuration que par le nombre de leurs éléments. Or, lors de la caractérisation, le concepteur ne dispose que des paramètres S mesurés à différentes fréquences et points de polarisation. Il se pose donc les questions suivantes :

De tous les circuits équivalents disponibles, lequel est le plus approprié pour ce transistor que je dois caractériser ?

Comment me servir efficacement des mesures comme point de départ pour ma caractérisation sachant qu'elles sont entachées d'erreurs ?

Les réseaux de neurones et les réseaux neuro-flous peuvent répondre à ces questions. En effet, ces outils de CAO ont été appliqués avec succès dans les bandes de fréquence microonde [77]-[85] où les problèmes d'erreurs et d'incertitudes ne peuvent être négligés [86], [87]. Le but de ce travail est de montrer comment aider un concepteur à sélectionner le meilleur circuit possible en fonction des données dont il dispose.

II.3.2 Bibliothèque de circuits équivalents de transistors

Comme il est impossible de recenser toutes les topologies de circuits équivalents disponibles dans la littérature technique, la première étape de notre travail a consisté à sélectionner celles qui sont les plus utilisées dans l'industrie. Pour ce faire, nous avons construit une bibliothèque de topologies. Ces topologies ont été numérotées comme suit

Pour le FET

- Topologie # 1 (Figure II-7) : topologie standard [70],
- Topologie # 2 (Figure II-9) : cette topologie est applicable aux transistors GaAs pseudomorphiques travaillant jusqu'à la bande millimétrique [72]. Comparé au circuit standard, quatre nouveaux éléments ont été ajoutés, à savoir, R_{gd} , C_{gsp} , C_{gdp} et C_{dsp} (tandis que C_{pgs} et C_{pds} ont été enlevés), aussi bien que deux résistances en parallèle (R_{fd} , R_{gs}) pour représenter des conductances de diodes [72],
- Topologie # 3 (Figure II-10) : cette topologie, applicable aux transistors pseudomorphiques GaAs ou InP à implantation ionique, est valable en bandes centimétrique et millimétrique [88]. Comparé au circuit standard, quatre éléments ont été ajoutés (R_{gs} , R_{gd} , R_{fd} , C_{gdp}) [88],
- Topologie # 4 (Figure II-11) : cette topologie est applicable aux transistors GaAs en bande centimétrique [89]. Comparé au circuit standard, des composants supplémentaires ont été ajoutés (tout en enlevant C_{pgs} et C_{pds}) pour inclure des effets de métallisation (R_{gd}) et de capacité (C_{gsp} , C_{gdp}) entre les plots de connexion [89],

- Topologie # 5 (Figure II-12) : cette topologie fait partie de la bibliothèque interne d'un simulateur de circuits commercial, à savoir ADS [90]. Elle a été incorporée dans la bibliothèque de composants pour évaluer les aptitudes de notre méthode à manipuler des topologies complexes contenant un grand nombre de composants. Ceci peut ouvrir la porte à de futures recherches visant à modéliser des transistors issus de technologies émergentes (par exemple le GaN) et/ou pour des bandes de fréquence spécifiques telles que la bande de 60 GHz [91]-[94],

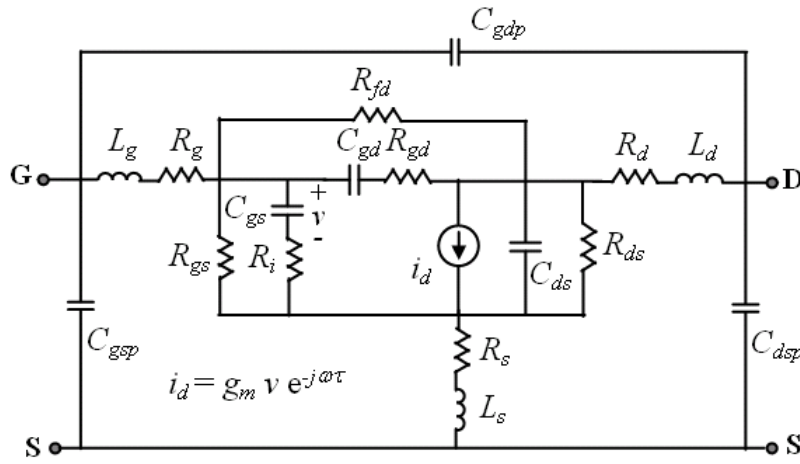


Fig. II-9. FET : topologie #2 [72].

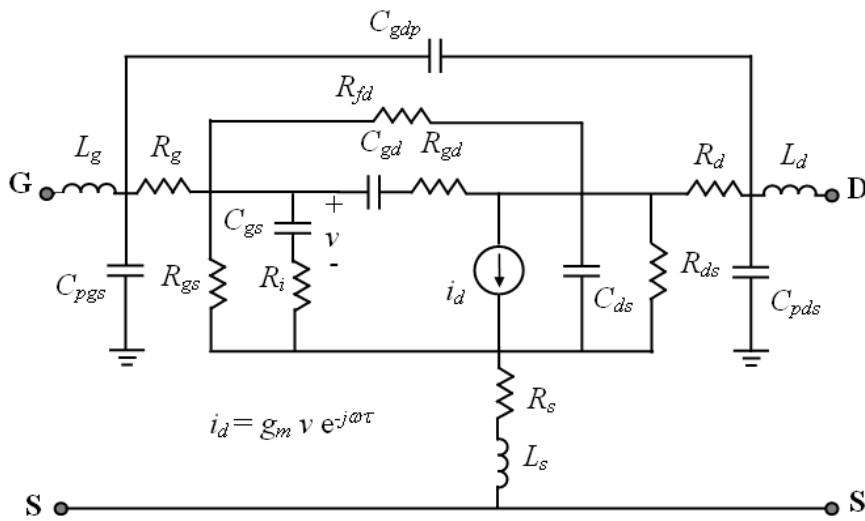


Fig. II-10. FET : topologie # 3 [88].

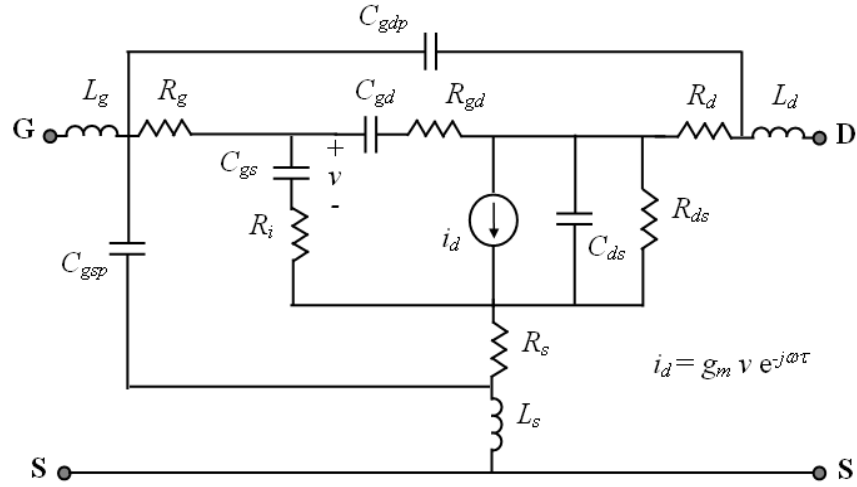


Fig. II-11. FET : topologie # 4 [89].

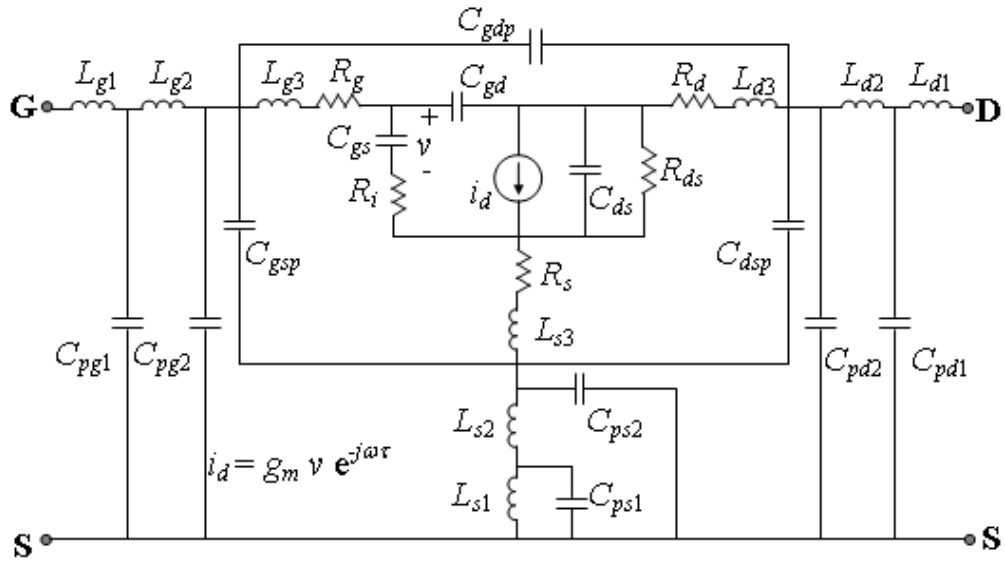


Fig. II-12. FET : topologie # 5 [90].

Pour le HBT

- Topologie # 1 (Figure II-8) : topologie standard [71],
- Topologie # 2 (Figure II-13) : cette topologie, applicable aux transistors InGaP/GaAs et InP, est valable jusqu'à la gamme millimétrique [71]. Comparé au circuit standard, cette topologie montre un circuit de contre-

réaction différent (ajoutant une résistance supplémentaire R_{b1} tout en enlevant C_x) qui permet une méthodologie d'extraction plus simple [71],

- Topologie # 3 (Figure II-14) : cette topologie, applicable aux transistors InP/InGaAs, fonctionne jusqu'à la gamme millimétrique [95]. Comparé à la topologie standard, un circuit en T a été ajouté (C_{b1} , R_{b2} , R_{c1}) pour mettre en relief la nature distribuée de la base [95],
- Topologie # 4 (Figure II-15) : cette topologie, applicable aux transistors InP/GaInAs, fonctionne jusqu'à la gamme millimétrique [96]. Dans cette topologie, C_{bc1} , R_{b2} , et C_{ce1} ont été ajoutés, tout en enlevant C_{bcp} , pour simplifier le processus d'extraction [96],
- Topologie # 5 (Figure II-16) : cette topologie est applicable aux transistors Si/SiGe [97]. Comparé au circuit standard, cette topologie inclut des effets de substrat (modélisés par R_{cp} , C_{cp}) et des éléments intrinsèques supplémentaires (R_{b2} , R_{b3}) [97].

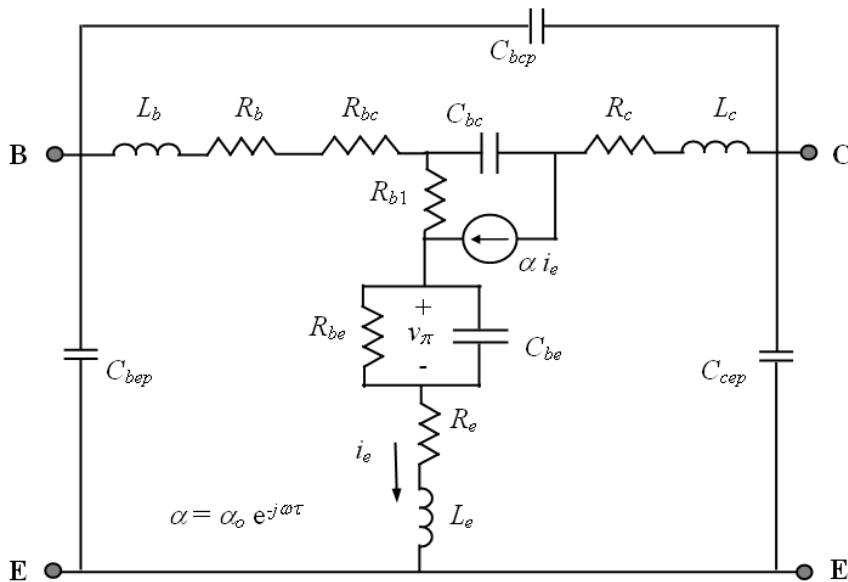


Fig. II-13. HBT : topologie # 2 [71].

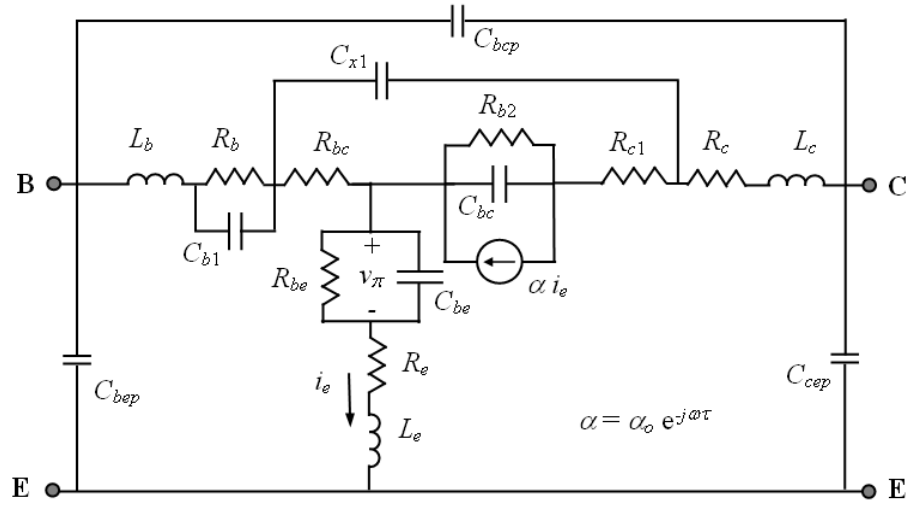


Fig. II-14. HBT : topologie # 3 [95].

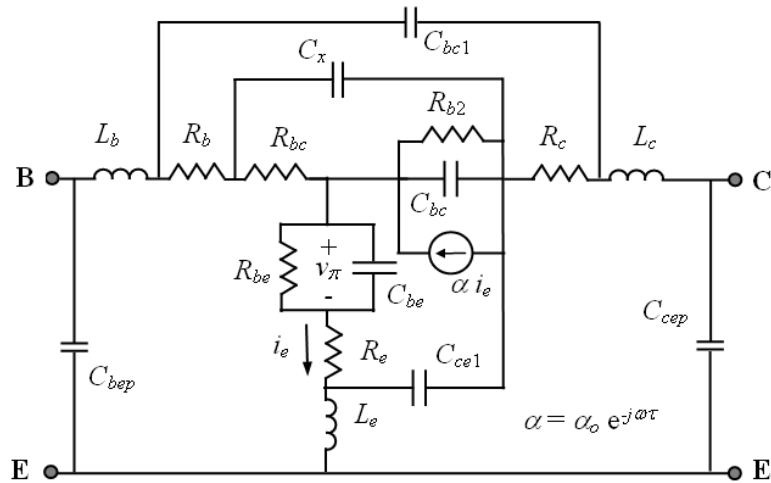


Fig. II-15. HBT : topologie # 4 [96].

II.3.3 Discussion autour du choix des topologies

Il est évident qu'en spécifiant une certaine gamme de fréquence et une technologie donnée, certaines topologies sont plus susceptibles d'être sélectionnées que d'autres, particulièrement lorsque le choix est limité comme c'est le cas dans cette thèse. Pour être rigoureux, il aurait fallu non seulement disposer de plus de topologies mais surtout inclure plus de topologies présentant de faibles différences entre elles afin de pouvoir évaluer la précision et l'efficacité de notre méthode.

[illegible]

Dans cette section, nous allons détailler la démarche que nous avons suivie pour extraire le circuit équivalent le plus approprié pour un transistor donné.

Considérons un ensemble de données sous forme de Paramètres S mesurés. Pour plus d'uniformisation, si ces données ont été générées à N_f points de fréquence, nous les noterons sous la forme $[Re S_{ij}(f_l)]$ et $[Im S_{ij}(f_l)]$, avec $i, j = 1, 2$, et $l = 1, \dots, N_f$. Ici 'Re' et 'Im' représentent respectivement la partie réelle et la partie imaginaire.

Considérons un ensemble de données sous forme de Paramètres S mesurés. Pour plus d'uniformisation, si ces données ont été générées à N_f points de fréquence, nous les noterons sous la forme $[Re S_{ij}(f_l)]$ et $[Im S_{ij}(f_l)]$, avec $i, j = 1, 2$, et $l = 1, \dots, N_f$. Ici 'Re' et 'Im' représentent respectivement la partie réelle et la partie imaginaire.

Ainsi, les paires de données dans le domaine fréquence seront sous la forme de N_f vecteurs de neuf éléments chacun, à savoir la fréquence f_i et les parties réelles et imaginaires des quatre paramètres S, c'est-à-dire,

$$\begin{bmatrix} f_1 & \text{Re}(S_{11}^{(1)}) & \text{Re}(S_{12}^{(1)}) & \text{Re}(S_{21}^{(1)}) & \text{Re}(S_{22}^{(1)}) & \text{Im}(S_{11}^{(1)}) & \text{Im}(S_{12}^{(1)}) & \text{Im}(S_{21}^{(1)}) & \text{Im}(S_{22}^{(1)}) \\ \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots & \vdots \\ f_{N_f} & \text{Re}(S_{11}^{(N_f)}) & \text{Re}(S_{12}^{(N_f)}) & \text{Re}(S_{21}^{(N_f)}) & \text{Re}(S_{22}^{(N_f)}) & \text{Im}(S_{11}^{(N_f)}) & \text{Im}(S_{12}^{(N_f)}) & \text{Im}(S_{21}^{(N_f)}) & \text{Im}(S_{22}^{(N_f)}) \end{bmatrix} \quad (\text{II-11})$$

Une extraction des topologies standards est d'abord effectuée [98] en utilisant des algorithmes bien connus d'extraction de paramètres de circuits électriques équivalents pour des FETs [70] et des HBTs [71]. Notons que de telles méthodes font appel à des manipulations matricielles impliquant les matrices impédance, admittance et de dispersion (i.e., respectivement les paramètres Z, Y et S) comme décrit à la Figure II-17. Cependant, puisque les données mesurées sont sous forme de Paramètres S, nous emploierons uniquement la notation de Paramètres S pour une facilité de formulation, sachant que les paramètres Y ou Z peuvent être facilement convertis en Paramètres S à n'importe quelle étape du processus.

II.4.2 Second cycle d'extraction

Si la différence entre les paramètres S obtenus pour la topologie standard ($S_{ij}^s, i, j = 1, 2$) et les paramètres S mesurés (notés $S_{ij}^m, i, j = 1, 2$), pris comme référence, est supérieure à un certain critère d'arrêt prédéfini, alors le circuit de la topologie standard n'est pas le plus apte à modéliser le comportement du transistor sous test. Delà, un nouveau cycle d'extraction de paramètres devra être effectué en utilisant les autres topologies disponibles dans la bibliothèque.

À ce stade du calcul, les valeurs de paramètres extraites du modèle standard sont maintenues fixes : seuls les éléments d'une topologie # k ($k = 2, \dots, 5$) qui ne sont pas dans la topologie standard seront variés.

En d'autres termes, soit $\{\Omega^s\}$ l'ensemble des P_s éléments Ω_p^s ($p = 1, \dots, P_s$) de la topologie standard dont les valeurs seront maintenues fixes et soit $\{\Omega^k\}$ l'ensemble de P_k éléments de la topologie # k ($k = 2, \dots, 5$, $\{\Omega^1\} = \{\Omega^s\}$) qui ne sont pas déjà dans la topologie standard.

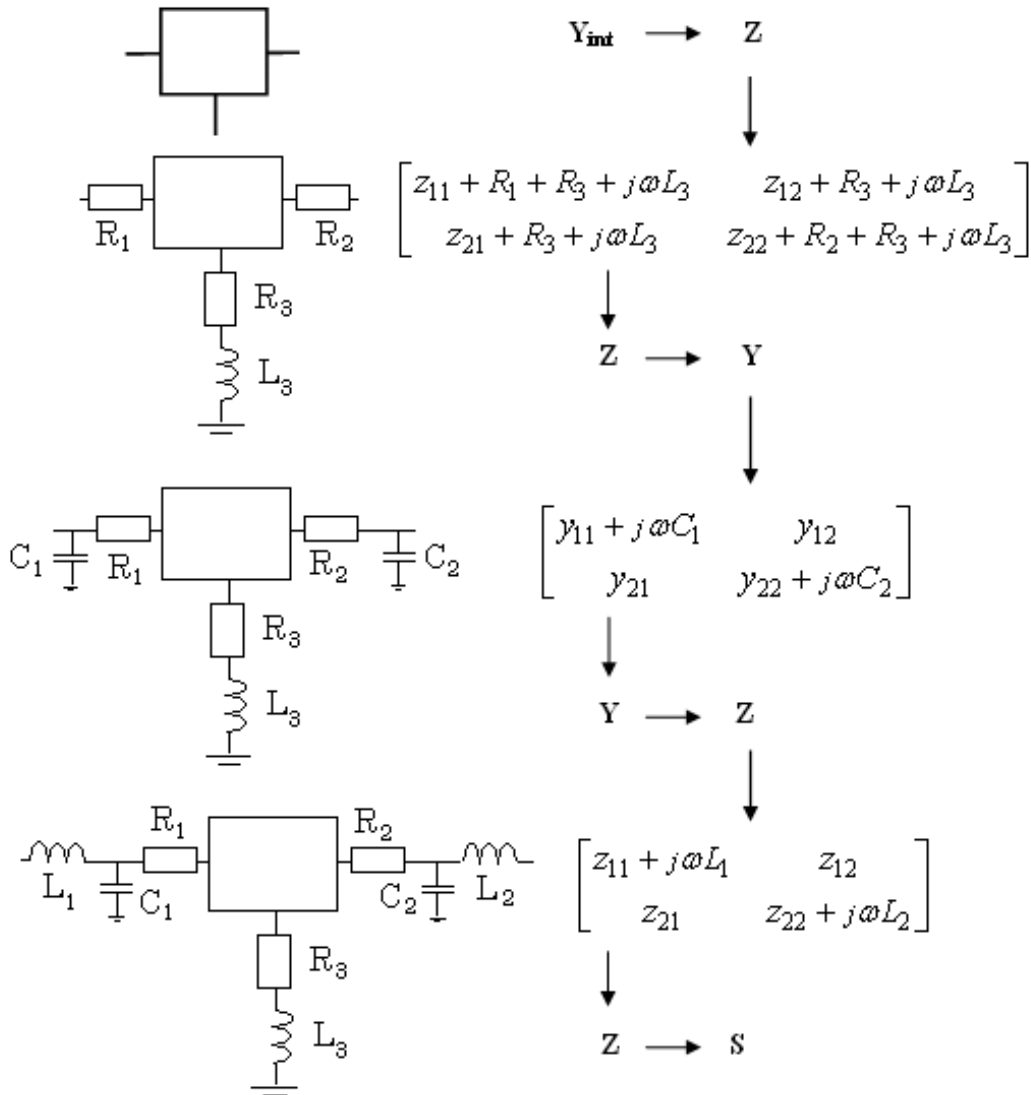


Fig. II-17. Transformations utilisées pour décrire les topologies standards [70]. Le bloc initial symbolise la partie intrinsèque du transistor FET ou HBT.

L'ensemble des éléments à changer dans ce second cycle d'extraction sera alors

$$\begin{aligned}\{\Omega^2\}_{FET} &= \{R_{gs}, R_{gd}, R_{fd}, C_{gsp}, C_{gdp}, C_{dsp}\} \Big|_{C_{pgs}=C_{pds}=0} \\ \{\Omega^3\}_{FET} &= \{R_{gs}, R_{gd}, R_{fd}, C_{gdp}\} \\ \{\Omega^4\}_{FET} &= \{R_{gd}, C_{gdp}, C_{gsp}\} \Big|_{C_{pgs}=C_{pds}=0} \\ \{\Omega^5\}_{FET} &= \left\{ \begin{array}{l} C_{gdp}, C_{gsp}, C_{dsp}, C_{pg1}, C_{pg2}, C_{ps1}, C_{ps2}, C_{pd1}, C_{pd2}, \\ L_{g1}, L_{g2}, L_{s1}, L_{s2}, L_{d1}, L_{d2} \end{array} \right\} \Big|_{C_{pgs}=C_{pds}=0}\end{aligned}$$

pour le FET. De même pour le HBT,

$$\begin{aligned}\{\Omega^2\}_{HBT} &= \{R_{b1}\} \Big|_{C_x=0} \\ \{\Omega^3\}_{HBT} &= \{C_{b1}, R_{b2}, R_{c1}\} \\ \{\Omega^4\}_{HBT} &= \{C_{bc1}, C_{ce1}, R_{b2}\} \Big|_{C_{bcp}=0} \\ \{\Omega^5\}_{HBT} &= \{R_{b2}, R_{b3}, R_{cp}, C_{cp}\}\end{aligned}$$

À chaque itération/variation des éléments Ω_p^k ($p = 2, \dots, P_k$) de l'ensemble $\{\Omega^k\}$, les erreurs suivantes seront calculées et ce, pour tous les points de fréquence N_f

$$E_{ij}^{\mathbf{k}, \mathbf{Re}} = \text{Re}(S_{ij}^{\mathbf{k}} - S_{ij}^{\mathbf{m}}) \quad i, j = 1, 2, \quad \text{et} \quad k = 2, \dots, 5 \quad (\text{II-12-a})$$

$$E_{ij}^{\mathbf{k}, \mathbf{Im}} = \text{Im}(S_{ij}^{\mathbf{k}} - S_{ij}^{\mathbf{m}}) \quad i, j = 1, 2, \quad \text{et} \quad k = 2, \dots, 5 \quad (\text{II-12-b})$$

Ainsi, des critères de convergence seront définis sous la forme

$$E^{\mathbf{k}, \mathbf{m}} = \min_{k=2, \dots, 5} \left[\sum_{i=1}^2 \sum_{j=1}^2 \left\{ [\text{Re}(S_{ij}^{\mathbf{k}} - S_{ij}^{\mathbf{m}})]^2 + [\text{Im}(S_{ij}^{\mathbf{k}} - S_{ij}^{\mathbf{m}})]^2 \right\} \right] \quad i, j = 1, 2 \quad (\text{II-13})$$

et la topologie # k_o donnant la plus faible erreur sera choisie comme étant la topologie la plus appropriée pour décrire le comportement du transistor étudié.

II.4.3 Développement des relations impliquant les paramètres S

Notons que l'objectif final est de trouver les valeurs des composants du circuit équivalent d'un transistor donné. Par conséquent, nous devons dériver les relations entre chaque élément du circuit et les paramètres S décrivant ce circuit. Pour la topologie # 1 (topologie standard), de telles relations peuvent être facilement obtenues [70], [71]. Cependant, pour des circuits plus complexes ou pour des topologies spécifiques à une application précise, ces relations peuvent être très difficiles à développer car fortement interdépendantes et non linéaires.

Un code symbolique a alors été développé en utilisant un logiciel de calcul symbolique [99] pour dériver analytiquement les relations décrivant chaque topologie

$$\Omega_p^k = f_p^k(S_{ij}^k) \quad i, j = 1, 2, \quad p = 1, \dots, P_k \text{ et } k = 2, \dots, 5 \quad (\text{II-14})$$

Ce qui nous donnera de nouveaux critères de convergence

$$E^{k,s} = \min_{k=2,\dots,5} \left[\sum_{i=1}^2 \sum_{j=1}^2 \left\{ \left[\text{Re}(S_{ij}^k - S_{ij}^s) \right]^2 + \left[\text{Im}(S_{ij}^k - S_{ij}^s) \right]^2 \right\} \right] \quad i, j = 1, 2 \quad (\text{II-15})$$

Ces critères permettent de réduire le nombre de variables aux seuls éléments P_k alors que dans la relation (II-13), tous les éléments d'une topologie # k sont pris comme variables puisque nous partons des paramètres S mesurés et non des paramètres S de la topologie standard (dont les éléments ne sont pas variés dans ce cycle).

Afin de développer le reste de notre approche, nous nous sommes d'abord intéressés aux réseaux de neurones pour déterminer le circuit équivalent qui modéliserait le mieux un transistor donné. Puis nous avons amélioré notre approche en utilisant les réseaux neuro-flous.

II.5 Approche par Réseaux de Neurones

II.5.1 Mise en forme du réseau

Pour construire le réseau de neurones, nous devons spécifier les entrées et sorties. Ainsi, suivant la relation (II-11), la couche d'entrée aura 9 neurones (la fréquence, ainsi que les parties réelles et imaginaires des paramètres S) tandis que celle de sortie contiendra P_k neurones. Nous aurons donc un fichier de données sous la forme

$$Tr^k = \left[\underbrace{f, \text{Re}(S_{ij}^k - S_{ij}^s), \text{Im}(S_{ij}^k - S_{ij}^s)}_{\substack{9 \text{ entrees} \\ (i, j=1,2)}}, \underbrace{\Omega_1^k, \dots, \Omega_{P_k}^k}_{P_k \text{ sorties}} \right] \quad (\text{II-16})$$

Ces données, réparties en deux fichiers (apprentissage et test), ont été traitées par une structure de type MLP3 (une couche cachée) en utilisant le logiciel *Neuromodeler* [100]. La couche cachée se compose de 22 à 45 neurones selon la topologie considérée, sauf pour la topologie # 5 du FET qui a exigé un compromis entre l'erreur d'apprentissage et la taille du fichier de données (l'erreur d'apprentissage a été fixée à 5% au lieu de 2% pour les autres topologies). Pour surmonter de tels problèmes, des outils de CAO plus avancés devraient être utilisés comme ceux discutés dans les références [86], [87]. Un autre objectif pour de futures recherches serait d'intégrer les outils mentionnés ci-dessus au travail actuel.

II.5.2 Extraction finale

Une fois obtenues, les valeurs des composants du circuit # k_o de la topologie choisie seront sauvegardées dans le vecteur

$$\Omega_o = \left[\Omega_1^{k_o}, \dots, \Omega_{P_{k_o}}^{k_o}, \Omega_1^s, \dots, \Omega_{P_s}^s \right] \quad (\text{II-17})$$

Ce vecteur sera utilisé comme vecteur initial pour un dernier cycle d'optimisation. En effet, comme le nombre d'entrées/sorties dans la relation (II-16) peut facilement mener à des fichiers de données de très grandes tailles, chaque pas de variation des

variables d'entrée a été optimisé pendant la génération des données pour assurer une erreur d'apprentissage acceptable avec un minimum de données. Ce processus permet d'optimiser le nombre de données tout en assurant une erreur minimale lors de l'apprentissage et le test du modèle neuronal mais ne peut garantir une solution optimale [86], [87]. Pour information, l'erreur d'apprentissage fixée à 2% aurait pu aisément être réduite si le nombre de données dans le fichier d'apprentissage avait été plus grand (en d'autres termes en réduisant le pas de variation des variables d'entrée pour couvrir un plus large spectre de valeurs).

Delà, les résultats obtenus devront être ajustés après traitement par le réseau de neurones pour approcher au mieux les valeurs désirées. Cet ajustement sera fait par le biais d'un dernier cycle d'optimisation où le vecteur Ω_0 sera le vecteur initial dont les valeurs des éléments seront changées aléatoirement dans une proportion de $\pm 20\%$ autour de leur valeur nominale.

II.5.3 Limites de cette approche

Lorsque la topologie n'est pas très complexe, cette approche a clairement démontré son efficacité [101]. Cependant, comme déjà mentionné, les réseaux de neurones peuvent être non appropriés dans la caractérisation de circuits équivalents de transistors, en particulier en présence d'incertitudes ou de bruit dans des données mesurées ou en raison de la non-unicité de la solution finale.

Une autre limite concerne la partie calcul symbolique. En effet, il était impossible d'obtenir les relations symboliques (II-14) pour la topologie # 5 du FET sans inclure des approximations et simplifications au niveau de la structure du réseau (calcul des matrices impédances et admittances en divisant la topologie en blocs série ou parallèle). Une autre manière aurait été de les obtenir numériquement mais cela impliquerait un très grand fichier de données.

Puisque les algorithmes neuro-flous sont particulièrement efficaces pour modéliser des composants sous de telles contraintes [61], [62], nous allons les appliquer à notre cas.

II.6 Approche par Réseaux Neuro-flous

Afin de construire le réseau neuro-flou, nous sommes basés sur l'algorithme suivant :

- Mesurer la matrice $\mathbf{S}^m$. Réorganiser les données d'entrée selon la relation (II-11). Les éléments de cette matrice seront considérés comme paramètres de référence (solution désirée).
- Déduire les valeurs maximales/minimales des données, soit $\text{Re}(S_{ij\min}^m)$, $\text{Re}(S_{ij\max}^m)$ pour la partie réelle et $\text{Im}(S_{ij\min}^m)$, $\text{Im}(S_{ij\max}^m)$ pour la partie imaginaire, $i, j = 1, 2$. Les regrouper dans les matrices $\mathbf{S}_{\min}^m$ et $\mathbf{S}_{\max}^m$.
- Normaliser les paramètres S puisque leurs ordres de grandeur peuvent être très différents pour une même topologie. Dans la première approche, cette étape a été automatiquement exécutée en utilisant le logiciel *Neuromodeler*. Ici, nous allons procéder comme suit : soient S_{ij}^m , $S_{ij\min}^m$ et $S_{ij\max}^m$ des éléments des matrices respectives $\mathbf{S}^m$, $\mathbf{S}_{\min}^m$ et $\mathbf{S}_{\max}^m$ des données mesurées. Soient également s , $s_{\min}$ et $s_{\max}$ des éléments des matrices normalisées respectives $\mathbf{s}$, $\mathbf{s}_{\min}$ et $\mathbf{s}_{\max}$ (dont les éléments normalisés varieront dans le domaine $[0, 1]$). Delà, les éléments normalisés seront obtenus par la relation suivante :

$$s^m = s_{\min}^m + \frac{S^m - S_{\min}^m}{S_{\max}^m - S_{\min}^m} (s_{\max}^m - s_{\min}^m) \quad (\text{II-18})$$

- Comme pour le réseau de neurones, les entrées du réseau neuro-flou seront la fréquence et les paramètres S^k (soit $N_x = 9$) tandis que les sorties seront les éléments Ω_p^k , $p = 1, \dots, P_k$ ($N_y = P_k$).
- Pour chaque topologie $\# k$, changer les valeurs des P_k composants pour former N_d paires d'entrée-sortie et ce, pour chaque point de fréquence f_i . Ici les données numériques ont été générées à l'aide du simulateur de circuit ADS en assumant une variation de $\pm 50\%$ autour de la valeur désirée (i.e., les

paramètres S mesurés). Ceci a permis de définir un domaine de variation pour chaque paramètre S d'entrée. Notons que puisque nous n'avons aucune information préalable sur les paramètres S mesurés devant être utilisés comme données de départ, nous avons généré et sauvegardé dans un fichier de données beaucoup plus de données que nécessaire (entre 50.000 et 90.000 par point de fréquence selon la topologie).

Par exemple, pour la topologie # 4 du HBT, 72.400 données ont été générées par point de fréquence et selon les intervalles suivants :

$$0 \leq |S_{11}^4| \leq 1,$$

$$0 \leq |S_{12}^4| \leq 0.5,$$

$$0 \leq |S_{21}^4| \leq 10,$$

$$0 \leq |S_{22}^4| \leq 1.$$

La génération de données pourrait certainement être optimisée pour éviter des fichiers de trop grande taille. Cependant, puisque la génération de données a été faite automatiquement [77], [87], nous n'avons pas approfondi ce problème.

Ainsi, les données à utiliser seront choisies parmi cette "bibliothèque de données". Notons qu'un pas de variation uniforme (constant) a été utilisé pour varier les valeurs d'entrée, sauf pour la topologie # 5 du FET où la taille du fichier de données était trop grande pour appliquer cette règle (plus de 200.000 données par point de fréquence).

Pour éviter des erreurs de convergence aux bornes des domaines de variation, les variables d'entrée ont été variées au-delà de leur domaine de définition ($\pm 5\%$). De plus, puisque les éléments intrinsèques d'un transistor jouent un rôle nettement plus influent sur l'erreur finale que les éléments extrinsèques (ou éléments parasites), notre algorithme a généré un plus grand nombre de données en utilisant les éléments intrinsèques que les éléments parasites, améliorant ainsi l'efficacité de notre approche.

- Normaliser les paramètres S calculés pour chaque topologie et obtenir les paires N_d pour chaque fréquence considérée (pour être consistant avec les données de mesures, le nombre de points de fréquence sera égal à celui fourni par le fichier de mesures).

Les paires N_d seront donc sous la forme

	Paire de donnees #1		Paire de donnees # N_d	
	$\overbrace{\hspace{1.5cm}}$		$\overbrace{\hspace{1.5cm}}$	
Entrees	{	f_l	$\dots$	f_l
		$\text{Re}(s_{11,1}^{\mathbf{k}(l)})$	$\dots$	$\text{Re}(s_{11,N_d}^{\mathbf{k}(l)})$
		$\text{Re}(s_{12,1}^{\mathbf{k}(l)})$	$\dots$	$\text{Re}(s_{12,N_d}^{\mathbf{k}(l)})$
		$\text{Re}(s_{21,1}^{\mathbf{k}(l)})$	$\dots$	$\text{Re}(s_{21,N_d}^{\mathbf{k}(l)})$
		$\text{Re}(s_{22,1}^{\mathbf{k}(l)})$	$\dots$	$\text{Re}(s_{22,N_d}^{\mathbf{k}(l)})$
		$\text{Im}(s_{11,1}^{\mathbf{k}(l)})$	$\dots$	$\text{Im}(s_{11,N_d}^{\mathbf{k}(l)})$
		$\text{Im}(s_{12,1}^{\mathbf{k}(l)})$	$\dots$	$\text{Im}(s_{12,N_d}^{\mathbf{k}(l)})$
		$\text{Im}(s_{21,1}^{\mathbf{k}(l)})$	$\dots$	$\text{Im}(s_{21,N_d}^{\mathbf{k}(l)})$
		$\text{Im}(s_{22,1}^{\mathbf{k}(l)})$	$\dots$	$\text{Im}(s_{22,N_d}^{\mathbf{k}(l)})$
		Sorties	{	$\Omega_{1,1}^{\mathbf{k}(l)}$
$\vdots$	$\vdots$			$\vdots$
$\Omega_{p_k,1}^{\mathbf{k}(l)}$	$\dots$			$\Omega_{p_k,N_d}^{\mathbf{k}(l)}$

- Pour un point de fréquence f_l donné, écrire les N_d règles de fuzzification pour les N_d paires de données sous la forme

SI

$$[frequency = f_l]$$

ET

$$[\text{Re}(s_{11,z}^{\mathbf{k}(l)}) = a_{r11,z}]$$

ET

...

ET

$$[\text{Re}(s_{22,z}^{\mathbf{k}(l)}) = a_{r22,z}]$$

ET

$$[\text{Im}(s_{11,z}^{\mathbf{k}(l)}) = a_{i11,z}]$$

ET

...

ET

$$[\text{Im}(s_{22,z}^{\mathbf{k}(l)}) = a_{i22,z}]$$

ALORS

$$\left[\Omega_{1,z}^k = b_{1,z} \right]$$

ET

...

ET

$$\left[\Omega_{P_k,z}^k = b_{P_k,z} \right]$$

où $\{a_{r11,z} \dots a_{r22,z}, a_{i11,z} \dots a_{i22,z}\}$ et $\{b_{1,z} \dots b_{P_k,z}\}$ représentent l'ensemble des variables respectives d'entrée et de sortie du réseau neuro-flou considéré pour $z = 1, \dots, N_d$.

En théorie, N_d paires de données produisent N_d règles. Cependant, une même condition "SI" peut produire différents "ALORS". Pour éviter ce conflit, nous avons choisi la règle du degré d'appartenance maximal pour réduire de manière significative le nombre de règles ($N_r \ll N_d$) [61], [62].

- Générer les fonctions d'appartenance. De telles fonctions d'entrée considèrent la différence entre les paramètres S^m désirés et les paramètres S^k . Elles devraient donc intégrer l'information nécessaire concernant les variables d'entrée :
 - *Fréquence*: Il est usuel qu'un modèle décrivant le comportement d'un transistor soit plus précis au milieu de la bande de fréquence considérée qu'à ses bornes. Par conséquent, notre algorithme a tenu compte de ceci et a concentré un plus grand nombre de fonctions d'appartenance au milieu de la bande de travail. La Figure II-18 montre une forme générale de la répartition des fonctions représentant la fréquence. Le nombre de fonctions d'appartenance ainsi que leur distribution ont été optimisés par notre algorithme.

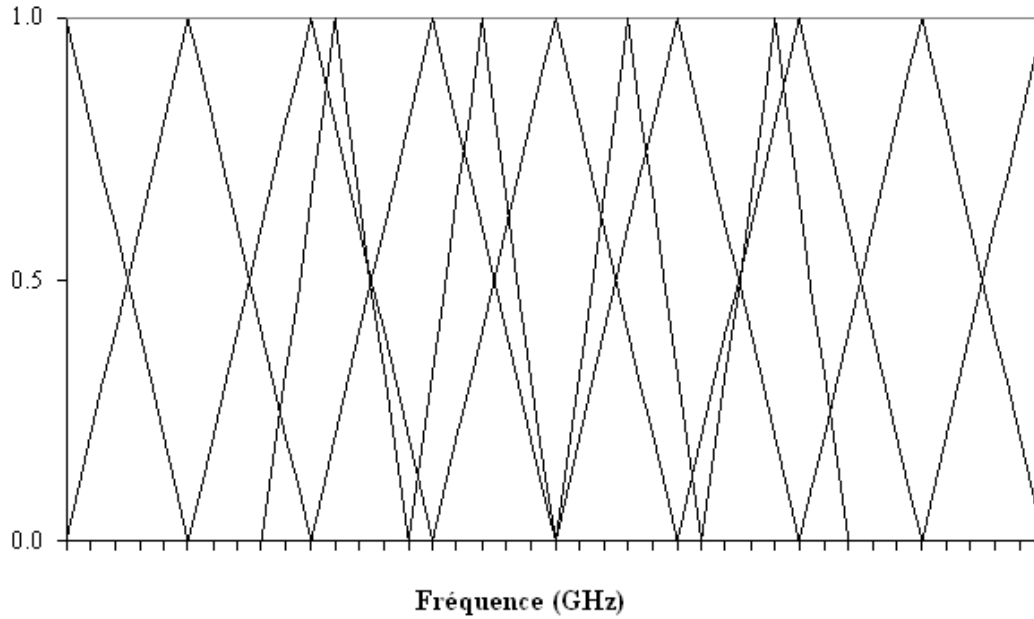


Fig. II-18. Formes générales des fonctions d'appartenance pour la variable fréquence.

- Paramètres S*: La normalisation des paramètres S peut impliquer un même poids dans un processus d'optimisation, alors que leur contribution aux performances globales d'un transistor est nettement différente. Par exemple S_{21} joue un rôle nettement plus prépondérant que S_{12} . Nous avons donc tenu compte de cet aspect en donnant un plus grand nombre de fonctions d'appartenance à S_{21} qu'à S_{12} . Le nombre de fonctions d'appartenance ainsi que leur distribution ont été également optimisés par notre algorithme. La Figure II-19 montre une forme générale de la répartition des fonctions représentant les paramètres normalisés. Dans cette figure, le point central est s_{ij}^k tandis que la plage de définition est prise de $|s_{ij}^k - 0.5s_{ij}^m|$ à $|s_{ij}^k + 0.5s_{ij}^m|$ pour assurer une gamme de variation de $\pm 50\%$. Pour plus de précision, un petit intervalle $2\Delta s_{ij}^k$ a été choisi pour permettre à la variable d'entrée d'appartenir en même temps à toutes les fonctions se situant au centre de la figure [79], [81], [84].

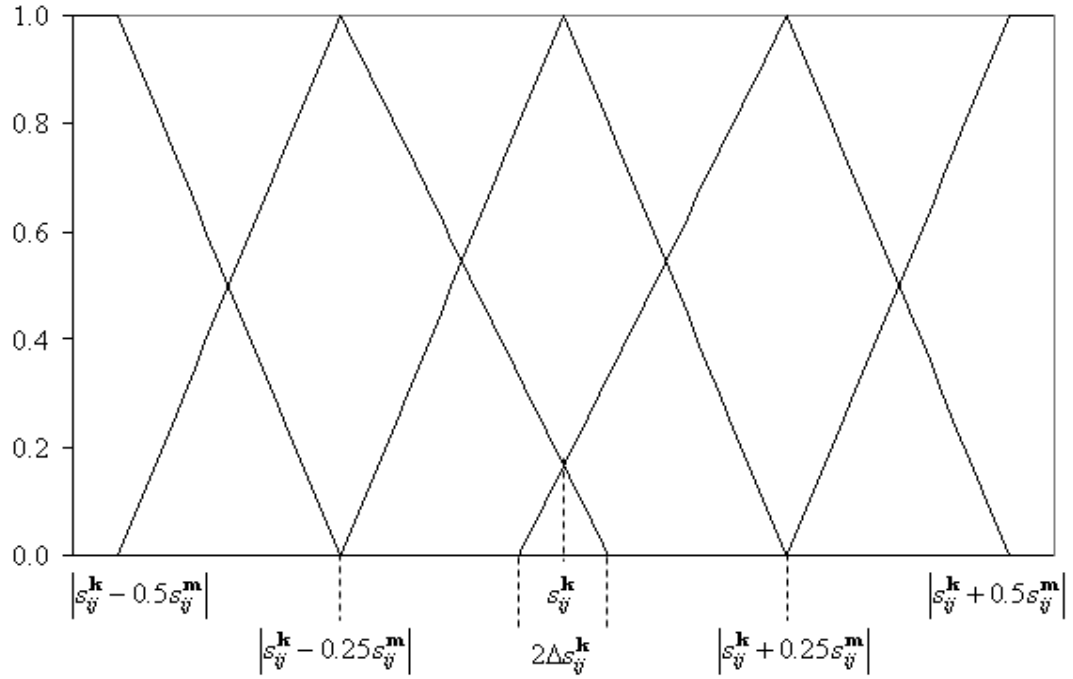


Fig. II-19. Formes générales des fonctions d'appartenance pour les paramètres s .

- Les fonctions d'appartenance des variables de sortie sont des fonctions triangulaires symétriques centrées à la valeur nominale du composant P_k pour laquelle elle a été générée [81], [84].

II.7 Discussions sur la Méthode Proposée

Dans l'approche par réseaux de neurones, le fait de fixer les valeurs des éléments de la topologie standard après la première extraction pourrait conduire à des minima locaux donnant des résultats non optimaux. Ces résultats pourraient même ne pas être corrigés lors du dernier cycle d'optimisation.

Nous avons résolu ce problème en utilisant l'approche par réseaux neuro-flous qui sont plus robustes et plus flexibles. Dans ce cas, en effet, les éléments de la topologie standard sont obtenus non pas après une extraction classique mais comme sorties du réseau neuro-flou, évitant ainsi le cycle d'optimisation final. En outre, même si la topologie optimale n'est pas dans la bibliothèque, notre approche sélectionnera celle qui est la plus apte à la remplacer [102]-[106].

II.8 Conclusion

Dans ce chapitre, nous avons détaillé la méthode développée dans cette thèse. Nous avons d'abord introduit les concepts de modélisation par réseaux de neurones puis par réseaux neuro-flous.

Nous avons ensuite décrit notre méthode de détermination de la topologie optimale pour un ensemble donné de paramètres S . Nous avons également discuté des limites de notre méthode en mettant en relief quelques axes de recherche futurs afin de l'optimiser.

Dans le prochain chapitre, nous validerons cette méthode à travers plusieurs exemples de caractérisation de transistors à effet de champ et bipolaires.

RÉFÉRENCES DU CHAPITRE II

- [1] V.K. Devabhaktuni, M.C.E. Yagoub, Y.H. Fang, J. Xu, Q.J. Zhang, "Neural networks for microwave modeling: model development issues and nonlinear modeling techniques," *Wiley & Sons Int. J. RF and Microwave CAE*, vol. 11, pp. 4-21, 2001 .(INVITED PAPER)
- [2] F. Rossi, *Les Réseaux de Neurones*, Cours à l'ENSTA, France, 1995.
- [3] M.M. Corsini, *Introduction aux Réseaux de Neurones*, Cours à l'Université de Bordeaux II, France, 2006.
- [4] W.S. McCulloch, W. Pitts, "A logical calculus of the ideas immanent in nervous activity," *Bull. of Math. Biophysics*, vol. 5, 1943.
- [5] D.O. Hebb, *The Organization of Behaviour*, Wiley, New York, 1949.
- [6] R. Rosenblatt, *Principles of Neurodynamics*, Spartan Books, New York, 1962.
- [7] M. Minsky, S. Papert, *Perceptrons*, MIT Press, Cambridge, 1969.
- [8] J.J. Hopfield, "Neural networks and physical systems with emergent collective computational abilities," *Proc. of the National Academy of Sciences*, 1982.
- [9] P.J. Werbos, "Beyond regression: new tools for prediction and analysis in the behavioural sciences," *PhD thesis*, Harvard University, Boston, USA, 1974.
- [10] D.E. Rumelhart, G.E. Hinton, R.J. Williams, "Learning representations by back-propagating errors," *Nature*, vol. 323, pp. 533-536, 1986.
- [11] D.E. Rumelhart, *Parallel Distributed Processing*, MIT Press, Cambridge, USA, 1986.
- [12] C. Touzet, *Les Réseaux de Neurones Artificiels*, Cours au LERI, France, 1992.
- [13] Q.J. Zhang, K.C. Gupta, *Neural Networks for RF and Microwave Design*, Artech House, Norwood, USA, 2000.
- [14] C. Cybenko, "Approximation by superposition of a sigmoid function", *Math. Control Signals Syst.*, vol. 2, pp. 303-314, 1989.
- [15] K. Hornik, M. Stinchcombe, H. White, "Multilayer feedforward networks are universal approximators", *IEEE Trans. Neural Networks*, vol. 2, pp. 359-366, 1989.
- [16] T. Horng, C. Wang, N.G. Alexopoulos, "Microstrip circuit design using neural networks," *IEEE MTT-S Symp.*, Atlanta, USA, pp. 413-416, 1993.
- [17] Q.J. Zhang, F. Wang, M.S. Nakhla, "Optimization of high-speed VLSI

- interconnects: A review," *Wiley & Sons Int. J. Microwave Millimeter-Wave CAE*, vol. 7, pp. 83-107, 1997.
- [18] Q.J. Zhang, "A neural network paradigm for microwave modeling, simulation and optimization," *IEEE MTT-S Symp. - Workshop on Appl. of ANN to Microwave Design*, Denver, USA, pp. 87-107, 1997.
- [19] G.L. Creech, B.J. Paul, C.D. Lesniak, T.J. Jenkins, M.C. Calcaterra, "Artificial neural networks for fast and accurate EM-CAD of microwave circuits," *IEEE Trans. Microwave Theory Tech.*, vol. 45, pp. 794-802, 1997.
- [20] M. Nakhla, "Application of neural networks to simulation and optimization of high-speed interconnects," *IEEE MTT-S Int. Microwave Symp. - Workshop on Appl. of ANN to Microwave Design*, Denver, USA, pp. 49-66, 1997.
- [21] P.M. Watson, K.C. Gupta, R.L. Mahajan, "Development of knowledge based artificial neural network models for microwave components," *IEEE MTT-S Symp.*, Baltimore, USA, pp. 9-12, 1998.
- [22] M.C.E. Yagoub, "Optimisation des performances de modules multi-puces - Modélisation par réseaux de neurones," *Annales des Télécommunications*, vol. 59, pp. 1092-1117, 2004.
- [23] X. Ding, J. Xu, M.C.E. Yagoub, Q.J. Zhang, "A combined state space formulation/equivalent circuit and neural network technique for modeling of embedded passives in multilayer printed circuits," *Applied Computational Electromagnetics Society J.*, vol. 18, pp. 89-97, 2003.
- [24] X. Ding, V.K. Devabhaktuni, B. Chattaraj, M.C.E. Yagoub, M. Deo, J. Xu, Q.J. Zhang, "Neural network approaches to electromagnetic-based modeling of passive components and their applications to high-frequency and high-speed nonlinear circuit optimization," *IEEE Trans. Microwave Theory Tech.*, vol. 52, pp. 436-449, 2004.
- [25] N. Arbabi, V. Devabhaktuni, M.C.E. Yagoub, "Application of EM coupling CAD model to nonlinear integrated circuit simulation," *Asia-Pacific Microwave Conf.*, Bangkok, Thailand, pp. 1-4, 2007.
- [26] V.B. Litovski, J.I. Radjenovic, Z.M. Mrcarica, S.L. Milenkovic, "MOS transistor modeling using neural network," *Elect. Lett.*, vol. 28, pp. 1766-1768, 1992.

-
- [27] M. Vai, S. Prasad, "Qualitative modeling heterojunction bipolar transistors for optimization: A neural network approach," *IEEE/Cornell Conf. Adv. Concepts in High Speed Semiconductor Dev. and Circuits*, pp. 219-227, 1993.
 - [28] G. Kothapalli, "Artificial neural networks as aids in circuit design," *Microelectronics J.*, vol. 26, pp. 569-578, 1995.
 - [29] J. Rousset, Y. Harkouss, J.M. Collantes, M. Campovecchio, "An accurate neural network model of FET intermodulation and power analysis," *26th European Microwave Conf.*, Prague, Czech Republic, pp. 16-19, 1996.
 - [30] Y. Harkouss, J. Rousset, H. Chehade, E. Ngoya, D. Barataud, J.P. Teyssier, "Modeling microwave devices and circuits for telecommunications system design," *IEEE Int. Conf. Neural Networks*, Anchorage, USA, pp. 128-133, 1998.
 - [31] K. Shirakawa, M. Shimizu, N. Okubo, Y. Daido, "Structural determination of multilayered large-signal neural-network HEMT model," *IEEE Trans. Microwave Theory Tech.*, vol. 46, pp. 1367-1375, 1998.
 - [32] G.L. Creech, J.M. Zurada, "Neural network modeling of GaAs IC material and MESFET device characteristics," *Wiley & Sons Int. J. RF and Microwave CAE*, vol. 9, pp. 241-253, 1999.
 - [33] J.A. Garcia, A.T. Puente, A.M. Sanchez, I. Santamaria, M. Lazaro, C.J. Pantaleon, J.C. Pedro, "Modeling MESFETs and HEMTs intermodulation distortion behavior using a generalized radial basis function network," *Wiley & Sons Int. J. RF and Microwave CAE*, vol. 9, pp. 261-276, 1999.
 - [34] S. Goasguen, S.M. Hammadi, S.M. El-Ghazaly, "A global modeling approach using artificial neural network," *IEEE MTT-S Symp.*, Anaheim, USA, pp. 153-156, 1999.
 - [35] A.H. Zaabab, Q.J. Zhang, M. Nakhla, "Analysis and optimization of microwave circuits & devices using neural network models," *IEEE MTT-S Symp.*, San Diego, USA, pp. 393-396, 1994.
 - [36] P. Burrascano, M. Dionigi, C. Fancelli, M. Mongiardo, "A neural network model for CAD and optimization of microwave filters," *IEEE MTT-S Symp.*, Baltimore, USA, pp. 13-16, 1998.
 - [37] G. Fedi, A. Gaggelli, S. Manetti, G. Pelosi, "Direct-coupled cavity filters design

- using a hybrid feedforward neural network - finite elements procedure,” *Wiley & Sons Int. J. RF and Microwave CAE*, vol. 9, pp. 287-296, 1999.
- [38] S. Bila, Y. Harkouss, M. Ibrahim, J. Rousset, E. N'Goya, D. Billargeat, S. Verdeyme, M. Auborg, P. Guillon, “An accurate wavelet neural-network-based model for electromagnetic optimization of microwave circuits,” *Wiley & Sons Int. J. RF and Microwave CAE*, vol. 9, pp. 297-306, 1999.
- [39] P. Burrascano, S. Fiori, M. Mongiardo, “A review of artificial neural networks applications in microwave computer-aided design,” *Wiley & Sons Int. J. RF and Microwave CAE*, vol. 9, pp. 158-174, 1999.
- [40] M. Vai, S. Wu, B. Li, S. Prasad, “Creating neural network based microwave circuit models for analysis and synthesis,” *Asia Pacific Microwave Conf.*, Hong Kong, pp. 853-856, 1997.
- [41] Y. Harkouss, J. Rousset, H. Chehade, E. Ngoya, D. Barataud, J.P. Teyssier, “The use of artificial neural networks in nonlinear microwave devices and circuits modeling: An application to telecommunication system design,” *Wiley & Sons Int. J. RF and Microwave CAE*, vol. 9, pp. 198-215, 1999.
- [42] M.H. Bakr, J.W. Bandler, M.A. Ismail, J.E. Rayas-Sanchez, Q.J. Zhang, “Neural space mapping EM optimization of microwave structures” *IEEE MTT-S Symp.*, Boston, USA, pp. 879-882, 2000.
- [43] Y.H. Fang, M.C.E. Yagoub, F. Wang, Q.J. Zhang, “A new macromodeling approach for nonlinear microwave circuits based on recurrent neural networks,” *IEEE Trans. Microwave Theory Tech.*, vol. 48, pp. 2335-2344, 2000.
- [44] P.R. Chang, W.H. Yang, K.K. Chan, “A neural network approach to MVDR beamforming problem,” *IEEE Trans. Antennas Propagat.*, vol. 40, pp. 313-322, 1992.
- [45] H.L. Southall, J.A. Simmers, T.H. O'Donnell, “Direction finding in phased arrays with a neural network beamformer,” *IEEE Trans. Antennas Propagat.*, vol. 43, pp. 1369-1374, 1995.
- [46] R.K. Mishra, A. Patnaik, “Neural network based CAD model for the design of square-patch antennas,” *IEEE Trans. Antennas Propagat.*, vol. 46, pp. 1890-1891, 1998.
- [47] G. Fedi, R. Giomi, M. Giustini, R. Nesti, G. Pelosi, S. Selleri, “An artificial

- neural network for the analysis of profiled corrugated circular horns," *IEEE AP-S Symp.*, Orlando, USA, pp. 2604-2607, 1999.
- [48] C. Christodoulou, A. El Zooghby, M. Georgiopoulos, "Neural network processing for adaptive array antennas," *IEEE AP-S Symp.*, Orlando, USA, pp. 2584-2587, 1999.
- [49] R. Mishra, A. Patnaik, "Neurospectral analysis of coaxial fed rectangular patch antenna," *IEEE AP-S Symp.*, Salt Lake City, USA, pp. 1062-1065, 2000.
- [50] J. Lee, A. Lai, "Function-based and physics-based hybrid modular neural network for radio wave propagation modeling," *IEEE AP-S Symp.*, Salt Lake City, USA, pp. 446-449, 2000.
- [51] M. Vai, S. Prasad, "Automatic impedance matching with a neural network," *IEEE Microwave Guided Wave Lett.*, vol. 3, pp. 353-354, 1993.
- [52] M. Vai, S. Prasad, "Microwave circuit analysis and design by a massively distributed computing network," *IEEE Trans. Microwave Theory Tech.*, vol. 43, pp. 1087-1094, 1995.
- [53] M. Vai, S. Wu, B. Li, S. Prasad, "Reverse modeling of microwave circuits with bidirectional neural network models," *IEEE Trans. Microwave Theory Tech.*, vol. 46, pp. 1492-1494, 1998.
- [54] M. Vai, S. Prasad, "Applications of neural networks optimized by the genetic algorithm to microwave systems," *IEEE AP-S Symp.*, Orlando, USA, pp. 2580-2583, 1999.
- [55] M. Vai, S. Prasad, "Neural networks in microwave circuit design - Beyond black box models," *Wiley & Sons Int. J. RF and Microwave CAE*, vol. 9, pp. 187-197, 1999.
- [56] E. Bermani, S. Caorsi, M. Raffetto, "Time domain inverse scattering by means of neural networks," *IEEE AP-S Symp.*, Salt Lake City, USA, pp. 1760-1763, 2000.
- [57] L.A. Zadeh, "Fuzzy sets," *Inf. Control*, vol. 8, pp. 338-353, 1965.
- [58] R.E. Bellman, L.A. Zadeh, "Decision-making in a fuzzy environment," *Management Science*, vol. 17, pp. 217-233, 1970.
- [59] Cours "Asservissement et réglages par logique floue," *Laboratoire des systèmes asservis, Ecole d'ingénieurs de Genève*, 2008.

-
- [60] H.-J. Zimmermann, *Fuzzy Sets, Decision Making, and Expert System*, Kluwer Academic Publishers, Boston, USA, 1987.
- [61] L.X. Wang, J.M. Mendel, "Generating fuzzy rules by learning from examples," *IEEE Trans. Systems, Man and Cybernetics*, vol. 22, pp. 1414-1427, 1992.
- [62] X. Keming, X. Gang, L. Xiaoyan, "An approach to generate fuzzy rules based on rough set and fuzzy neural network," *IEEE Int. Conf. Neural Networks and Brain*, pp. 349-352, 2005.
- [63] M.C. Hung, D.L. Yang, "An efficient fuzzy c-means clustering algorithm," *IEEE Int. Conf. on Data Mining*, San Jose, USA, pp. 225-232, 2001.
- [64] R.R. Tummala, M. Swaminathan, M.M. Tentzeris, J. Laskar, G.-K. Chang, S. Sitaraman, D. Keezer, D. Guidotti, Z. Huang, K. Lim, L. Wan, S.K. Bhattacharya, V. Sundaram, F. Liu, P. M. Raj, "The SOP for miniaturized, mixed-signal computing, communication, and consumer systems of the next decade," *IEEE Trans. Advanced Packaging*, vol. 27, pp. 250-267, 2004.
- [65] K. Uchida, "Single-electron transistors and circuits for future ubiquitous computing applications," *European Solid-State Device Research Conf.*, Montreux, Switzerland, pp. 17-20, 2006.
- [66] V.G. Mashkantsev, S.V. Kalinin, "The perspective structures for microwave heterotransistors for communication techniques," *Int. Workshop on Electron Devices and Materials*, Novosibirsk, Russia, pp. 24-26, 2006.
- [67] B. Razavi, "Design considerations for future RF circuits," *IEEE CAS Symp.*, New Orleans, USA, pp. 741-744, 2007.
- [68] J.M. Golio, *Microwave MESFETs and HEMTs*, Artech House, Boston, USA, 1991.
- [69] L. Fujiang, G. Kompa, "FET model parameter extraction based on optimization with multiplane data-fitting and bidirectional search - a new concept," *IEEE Trans. Microwave Theory Tech.*, vol. 42, pp. 1114-1121, 1994.
- [70] G. Dambrine, A. Cappy, F. Heliodore, E. Playez, "A new method for determining the FET small-signal equivalent circuit," *IEEE Trans. Microwave Theory Tech.*, vol. 36, pp. 1151-1159, 1988.
- [71] P.J. Tasker, M. Fernandez-Barciela, "HBT small signal T and π model extraction using a simple, robust and fully analytical procedure," *IEEE MTT-S*

- Symp.*, Seattle, USA, pp. 2129–2132, 2002.
- [72] M. Fernandez-Barciela, P.J. Tasker, Y. Campos-Roca, M. Demmler, H. Massler, E. Sanchez, M.C. Curras-Francos, M. Schlechtweg, “A simplified broad-band large-signal non quasi-static table-based FET model,” *IEEE Trans. Microwave Theory Tech.*, vol. 48, pp. 395-405, 2000.
- [73] C. Van Niekerk, P. Meyer, D.M.M.-P. Schreurs, P.B. Winson, “A robust integrated multibias parameter-extraction method for MESFET and HEMT models,” *IEEE Trans. Microwave Theory Tech.*, vol. 48, pp. 777-786, 2000.
- [74] C. Fager, L.J.P. Linner, J.C. Pedro, “Optimal parameter extraction and uncertainty estimation in intrinsic FET small-signal models,” *IEEE Trans. Microwave Theory Tech.*, vol. 50, pp. 2797-2803, 2002.
- [75] B. Karlik, H. Torpi, M. Alci, “A fuzzy-neural approach for the characterisation of the active microwave devices,” *Int. Conf. on Microwave Telecommunication Technology*, Sevastopol, Ukraine, 114-117, 2002.
- [76] C. Van Niekerk, J.A. du Preez, D.M.M.-P. Schreurs, “A new hybrid multibias analytical/decomposition-based FET parameter extraction algorithm with intelligent bias point selection,” *IEEE Trans. Microwave Theory Tech.*, vol. 51, pp. 893-902, 2003.
- [77] Z. Cheng, *A neural-based CAD tool for RF/microwave modeling*, M.A.Sc. Thesis, SITE, University of Ottawa, Ottawa, Canada, 2005.
- [78] J.A. Jargon, K.C. Gupta, D.C. DeGroot, “Applications of artificial neural networks to RF and microwave measurements,” *Wiley & Sons Int. J. RF Microwave CAE*, vol. 12, pp. 3-24, 2002.
- [79] V. Miraftab, R.R. Mansour, “EM-based microwave circuit design using fuzzy logic techniques,” *IEE Proc. Microwaves, Antennas Prop.*, vol. 153, pp. 495-501, 2006.
- [80] P. Phokharatkul, S. Phaiboon, “Mobile propagation path loss models for suburban areas using type-2 fuzzy logic approximation,” *Int. Conf. on Microwave and Millimeter Wave Technology*, Beijing, China, pp. 158-162, 2004.
- [81] V. Miraftab, R.R. Mansour, “A robust fuzzy-logic technique for computer-aided diagnosis of microwave filters,” *IEEE Trans. Microwave Theory Tech.*, vol. 52,

- pp. 450- 456, 2004.
- [82] G. Angiulli, M. Versaci, "Resonant frequency evaluation of microstrip antennas using a neural-fuzzy approach," *IEEE Trans. Magnetics*, vol. 39, pp. 1333-1336, 2003.
- [83] M. Tayel, N.E.H. Ismail, H.D. Ramadan, "Neuro-fuzzy design of phased array applicators for microwave hyperthermia," *National Radio Science Conf.*, Menouf, Egypt, pp. 1-8, 2006.
- [84] E.B. Rahouyi, J. Hinojosa, J. Garrigos, "Neuro-fuzzy modeling techniques for microwave components," *IEEE Microwave Wireless Components Lett.*, vol. 16, pp. 72-74, 2006.
- [85] S. Koziel, J.W. Bandler, "A space-mapping approach to microwave device modeling exploiting fuzzy systems," *IEEE Trans. Microwave Theory Tech.*, vol. 55, pp. 2539-2547, 2007.
- [86] V.K. Devabhaktuni, B. Chattaraj, M.C.E. Yagoub, Q.J. Zhang, "Advanced microwave modeling framework exploiting automatic model generation, knowledge neural networks and space mapping," *IEEE Trans. Microwave Theory Tech.*, vol. 51, pp.1822-1833, 2003.
- [87] V.K. Devabhaktuni, M.C.E. Yagoub, Q.J. Zhang, "A robust algorithm for automatic development of neural network models for microwave applications," *IEEE Trans. Microwave Theory Tech.*, vol. 49, pp. 2282-2291, 2001.
- [88] R. Menozzi, A. Piazzzi, F. Contini, "Small-signal modeling for microwave FET linear circuits based on a genetic algorithm," *IEEE Trans. Circuits Systems*, vol. 43, pp.839-847, 1996.
- [89] M.K. Ahmed, S.M.M. Ibrahim, "Small signal GaAs MESFET model parameters extracted from measured S-parameters," *National Radio Science Conf.*, Cairo, Egypt, pp. 507-515, 1996.
- [90] Advanced Design System, *ADS 2006*, Agilent Technologies, Palo Alto, CA, USA.
- [91] E.L. Piner, S. Singhal, P. Rajagopal, R. Therrien, J.C. Roberts, T. Li, A.W. Hanson, J.W. Johnson, I.C. Kizilyalli, K.J. Linthicum, "Device degradation phenomena in GaN HFET technology: status, mechanisms, and opportunities," *Int. Electron Devices Meeting*, San Francisco, USA, pp. 1-4, 2006.

-
- [92] R. Chau, "Challenges and opportunities of emerging nanotechnology for VLSI nanoelectronics," *Int. Semiconductor Device Research Symp.*, Maryland, USA, 2007.
- [93] Y. Sun, L.F. Eastman, "Trade-offs and challenges of short channel design on millimetre-wave power performance of GaN HFETs," *Electronics Letters*, vol. 41, pp. 854-855, 2005.
- [94] B. Bosco, R. Emrick, S. Franson, J. Holmes, S. Rockwell, "Emerging commercial applications using the 60 GHz unlicensed band: opportunities and challenges," *IEEE Annual Wireless and Microwave Technology Conf.*, Clearwater, USA, 2006.
- [95] J.M.M. Rios, L.M. Lunardi, S. Chandrasekhar, Y. Miyamoto, "A self-consistent method for complete small-signal parameter extraction of InP-based heterojunction bipolar transistors," *IEEE Trans. Microwave Theory Tech.*, vol. 45, pp. 39-45, 1997.
- [96] B. Sheinman, E. Wasige, M. Rudolph, R. Doerner, V. Sidorov, S. Cohen, D. Ritter, "A peeling algorithm for extraction of the HBT small-signal equivalent circuit," *IEEE Trans. Microwave Theory Tech.* 50, pp. 2804-2810, 2002.
- [97] T.H. Teo, Y.Z. Xiong, J.S. Fu, H. Liao, J. Shi, M. Yu, W. Li, "Systematic direct parameter extraction with substrate network of SiGe HBT," *Radio Frequency Integrated Circuit Symp.*, Fort Worth, USA, pp. 603-606, 2004.
- [98] L. Ji, *Fuzzy-Neural Tool for Topology Extraction of RF and Microwave Transistors*, M.A.Sc. Thesis, SITE, University of Ottawa, Ottawa, Canada, 2005.
- [99] Maple 8, *Maplesoft Inc.*, Waterloo, Canada, 2001.
- [100] Q.J. Zhang, *NeuroModeler 1.2*, Carleton University, Ottawa, ON, Canada, 2000.
- [101] S. Gaoua, L. Ji, Z. Cheng, F.A. Mohammadi, M.C.E. Yagoub, "Fuzzy-neural CAD tools for efficient modeling and design of RF/microwave communication systems," *WSEAS Trans. on Communications*, Vol. 4, pp. 1028-1039, 2005.
- [102] T. Shin, D. Jue, D. Chandramohan, D. Choi, C. Seng, J. Yang, A. Bae, A. Lee, J. Lee, P. Lim, S. Kazadi, J. Mendel, "Reduction of fuzzy systems through open product analysis of genetic algorithm-generated fuzzy rule sets," *IEEE Int.*

Conf. on Fuzzy Systems, Budapest, Hungary, pp. 1043-1048, 2004.

- [103] W. Wen-June, Y. Tzu-Gaun, S. Chung-Hsun, "A method of self-generating fuzzy rule base via genetic algorithm," *Asian Control Conf.*, Melbourne, Australia, pp. 1608-1615, 2004.
- [104] Y. Cheng, D. Miao, Q. Feng, "A Novel approach to generating fuzzy rules based on dynamic fuzzy rough sets," *IEEE Int. Conf. on Granular Computing*, San Jose, USA, 2007.
- [105] M. Ming, Z. Chun-Guang Z. Li-Biao, D. Quan-Sheng, "Automatic generating fuzzy rules with a particle swarm optimization," *Int. Conf. on Machine Learning and Cybernetics*, Guangzhou, China, pp. 5695-5698, 2005.
- [106] M. Benedetti, A. Casagrande, M. Donelli, A. Massa, "An adaptive multiscaling imaging technique based on a fuzzy-logic strategy for dealing with the uncertainty of noisy scattering data," *IEEE Trans. Antennas Prop.*, vol. 55, pp. 3265-3278, 2007.

Chapitre III

CARACTERISATION DE TRANSISTORS :

RESULTATS

Dans ce chapitre, nous allons valider notre méthode en utilisant des données disponibles dans la littérature technique ainsi que celles issues de mesures.

III.1 FET

III.1.1 Exemple 1

Le premier transistor à caractériser est un MESFET GaAs décrit dans la référence [1]. Dans cette référence, la topologie # 4 a été utilisée. Puisque cette topologie n'est pas complexe, les deux approches ont été testées avec succès et avec des résultats presque identiques. En effet, nous avons constaté moins de 0,1% de différence en termes d'erreurs test entre la méthode par réseaux de neurones et celle par réseaux neuro-flous.

La figure III-1 et le tableau III-1 montrent qu'en comparant nos résultats à ceux donnés dans la référence [1], la topologie # 4 est bien la plus appropriée pour modéliser ce transistor. Ce résultat a été obtenu en 2,3 secondes avec une erreur test maximale (*worst case error*) de 2,9% plus faible que celle de 8,4% de la référence [1] qui avait été définie pour N_f points de fréquence comme [1]

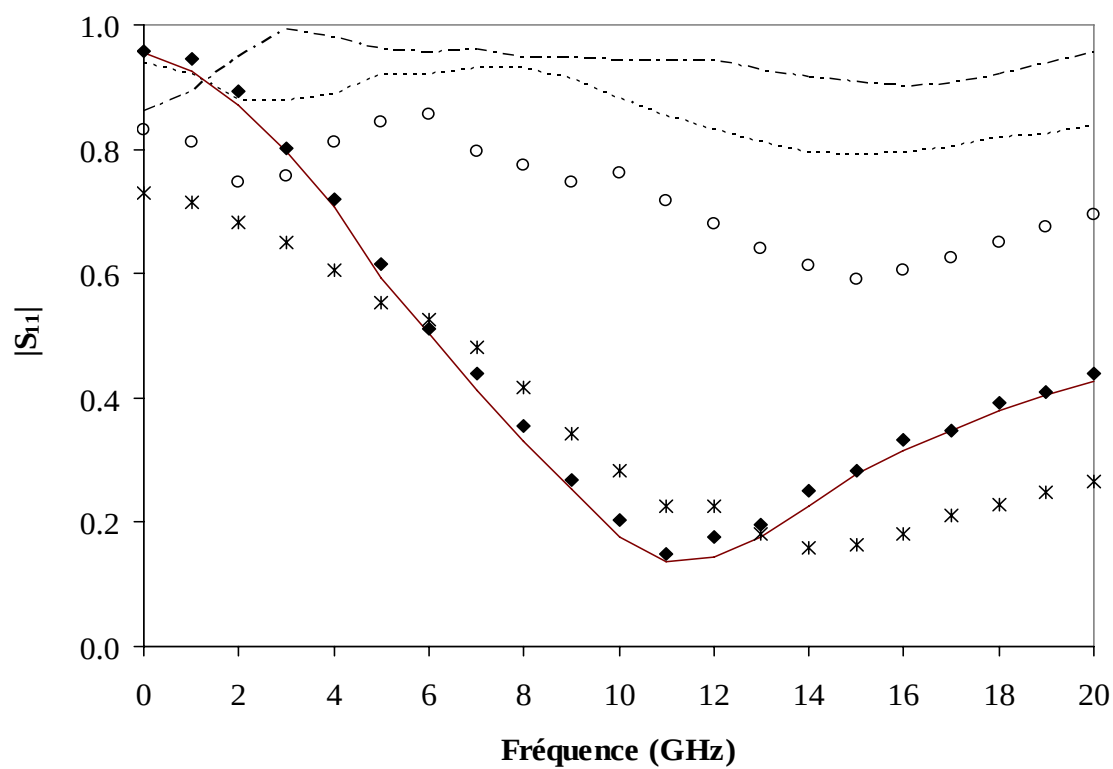
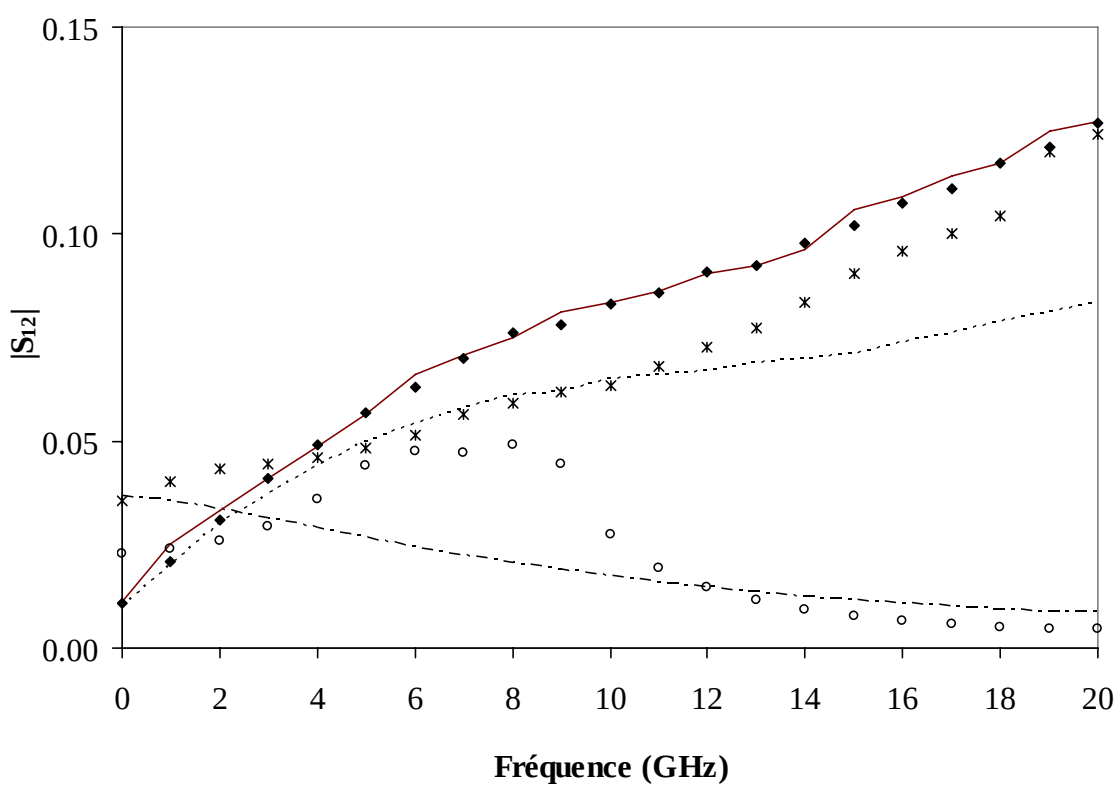
$$E^{\mathbf{k},\mathbf{m}} = \sum_{l=1}^{N_f} \sum_{i=1}^2 \sum_{j=1}^2 \left| 1 - \frac{S_{ij}^{\mathbf{k}}(f_l)}{S_{ij}^{\mathbf{m}}(f_l)} \right|^2 \quad (\text{III-1})$$

Dans cet exemple, 50 points de fréquences ont été considérés (0,4 GHz à 20 GHz par pas de 0,4 GHz). De plus, 35.000 paires de données ($N_d = 700$) ont été utilisées pour l'apprentissage et 4.000 pour le test final.

Tableau III-1 : MESFET : comparaison entre paramètres de la référence [1] et nos résultats.

	Circuit #4	Nos valeurs
C_{gs} (pf)	0.277	0.215
C_{gd} (pf)	0,0207	0,0211
C_{ds} (pf)	0,0993	0,101
g_m (mS)	26,9	27,3
τ (ps)	1,22	1,25
R_{gs} (Ω)	15,3	15,1
R_{gd} (Ω)	43,8	43,6
r_d (Ω)	215	218
R_g (Ω)	8,9	9,1
R_s (Ω)	7,5	7,3
R_d (Ω)	13,6	13,2
L_s (nH)	0,437	0,441
L_d (nH)	0,452	0,447
L_g (nH)	0,254	0,258
C_{gsp} (pf)	0,0409	0,0397
C_{gdp} (pf)	0,001	0,001
Erreur (%)	8,4	2,9 (*)

(*) Erreur test maximale (*worst case error*)



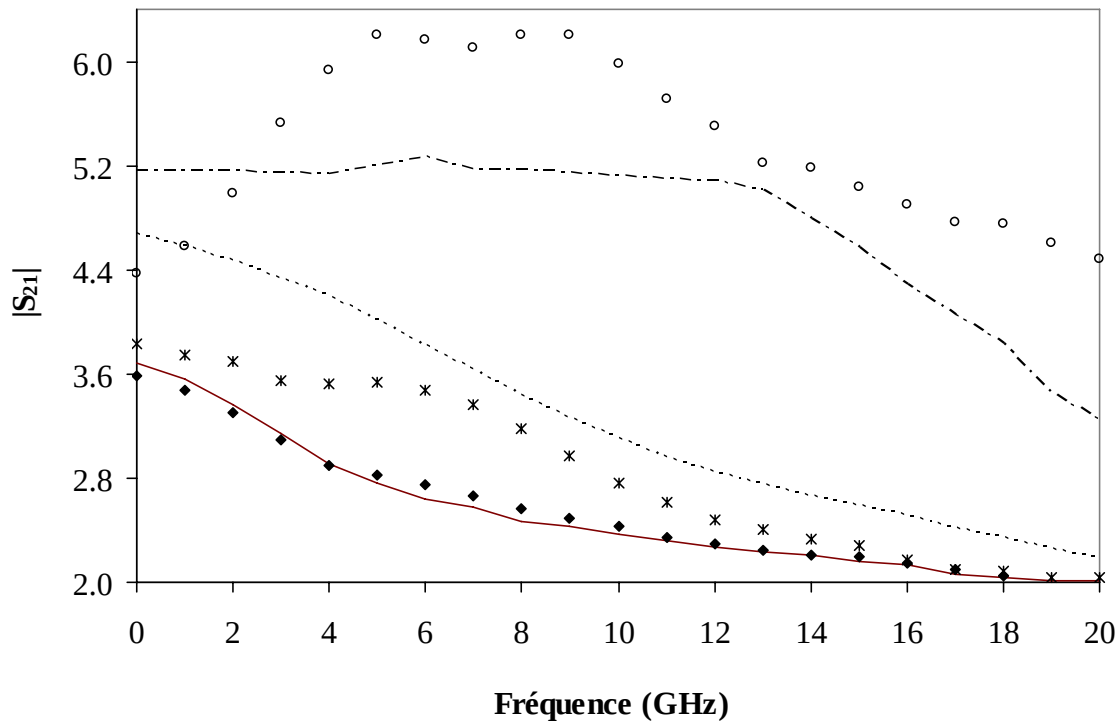
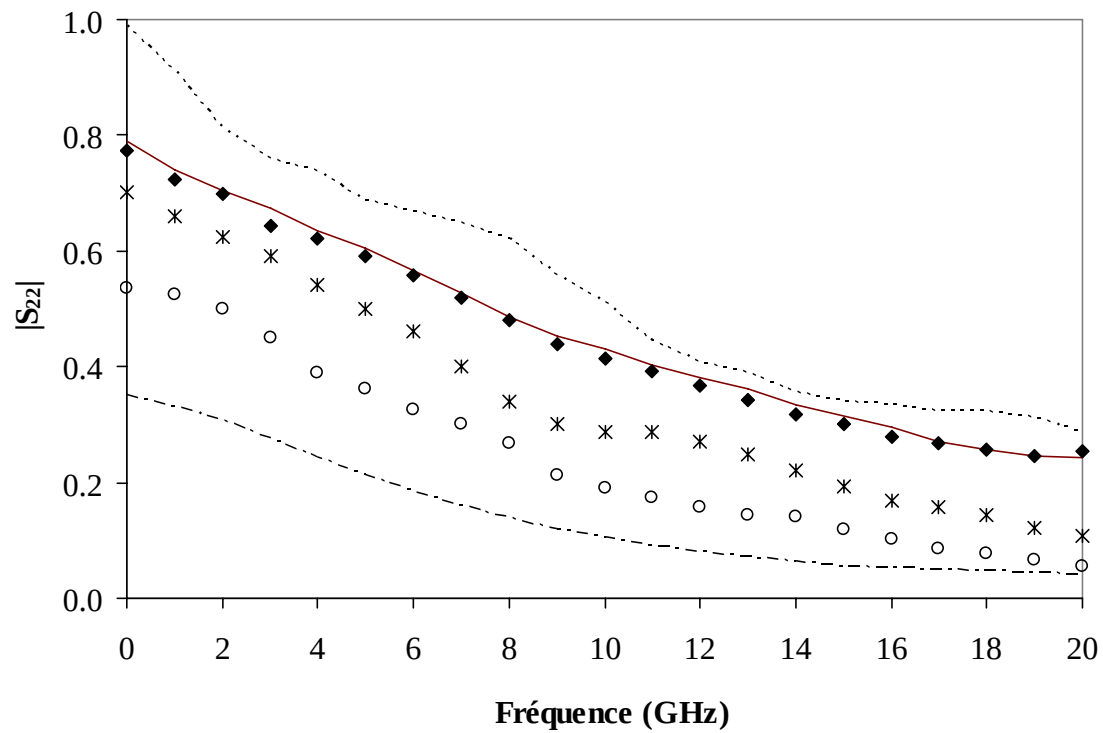


Fig. III-1. MESFET : paramètres S de la référence [1] (♦) comparés à ceux obtenus avec : --- : topologie #1, — : topologie #2, ○ : topologie #3, — : topologie #4, * : topologie #5.

III.1.2 Exemple 2

Dans ce deuxième exemple, nous avons mesuré les paramètres S d'un pHEMT AlGaAs/InGaAs-GaAs à $V_{DS} = 5V$ et $I_D = I_{DSS}/2 = 60mA$. 40 points de fréquences ont été considérés (0,25GHz à 10 GHz par pas de 0,25GHz) ainsi que 900 paires d'appartenance par fréquence ($N_d = 900$). 85% des données ont été utilisées pour l'apprentissage et le reste pour le test. Le réseau neuro-flou contient 102 règles. Un tel nombre pourrait être certainement réduit en utilisant des algorithmes appropriés décrits dans les références [2]-[6].

Ainsi, en spécifiant une erreur désirée de 2%, notre méthode a montré que la topologie # 3 du FET est la plus appropriée et ce, avec une erreur de test de 1,8% (Figure III-2).

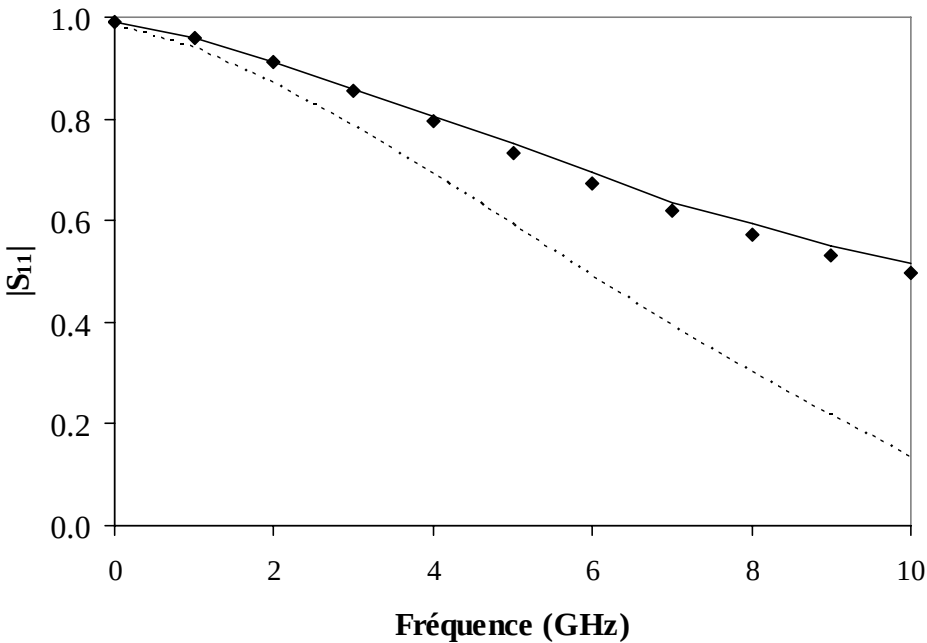
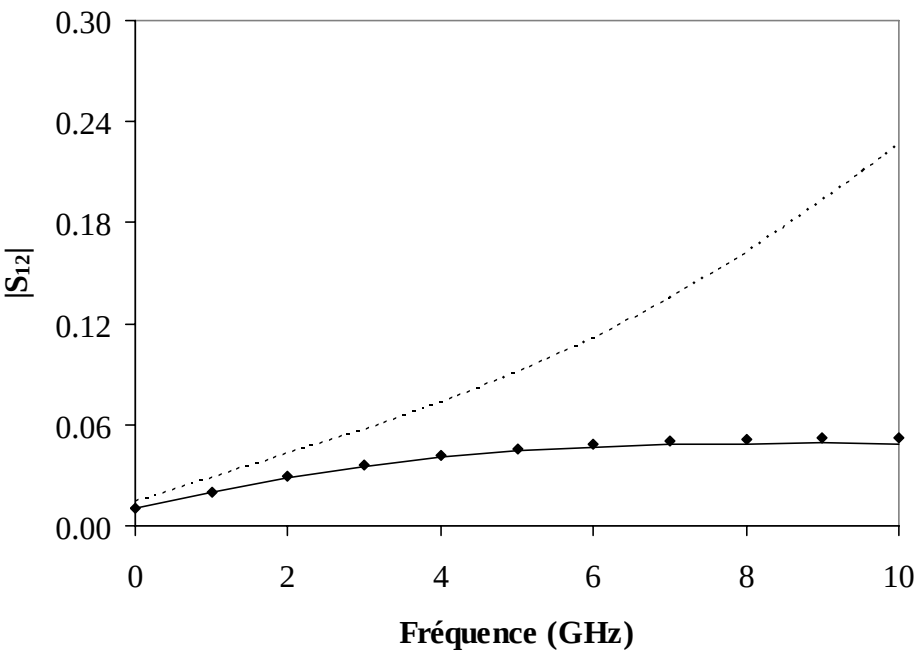
III.2 HBT

Quand la topologie est un peu différente de la topologie standard et que la gamme de fréquence de travail est plus large, l'approche par réseaux neuro-flous est nettement plus fiable.

Le troisième transistor à modéliser est un HBT 1x10 InP/GaInAs proposé dans la référence [7]. Il a été caractérisé en utilisant la topologie # 4 du HBT.

Un bon accord a été trouvé entre les valeurs données dans cette référence et celles que nous avons obtenues par réseaux neuro-flous (tableau III-2 et Figure III-3).

Nous avons utilisé 50 points de fréquence (1 GHz à 99 GHz par pas de 2 GHz) aussi bien que 1.200 données d'appartenance par point de fréquence ($N_d = 1.200$).



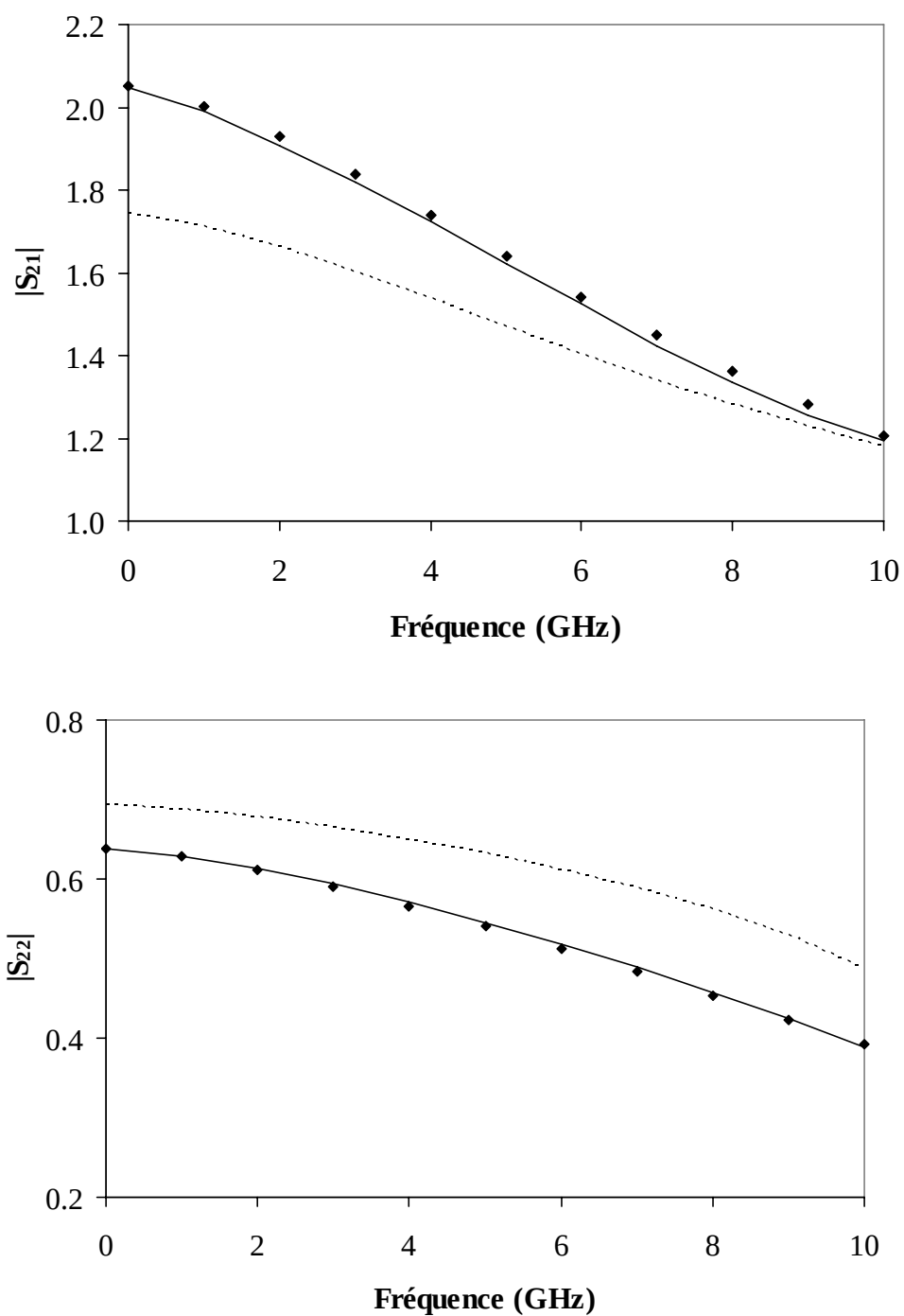
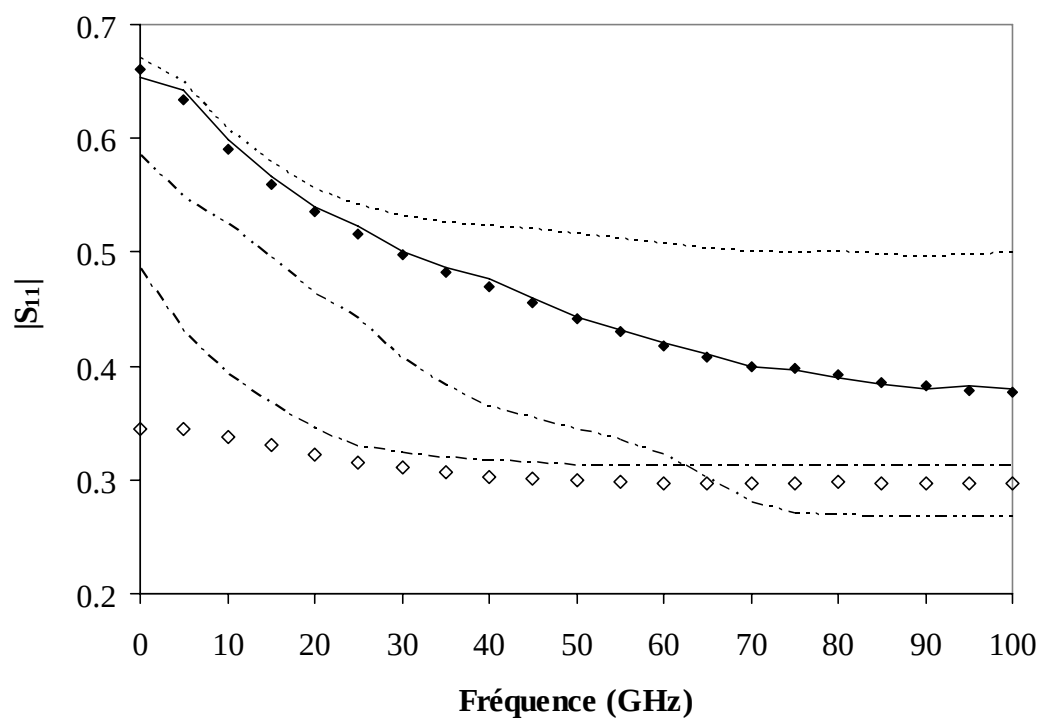
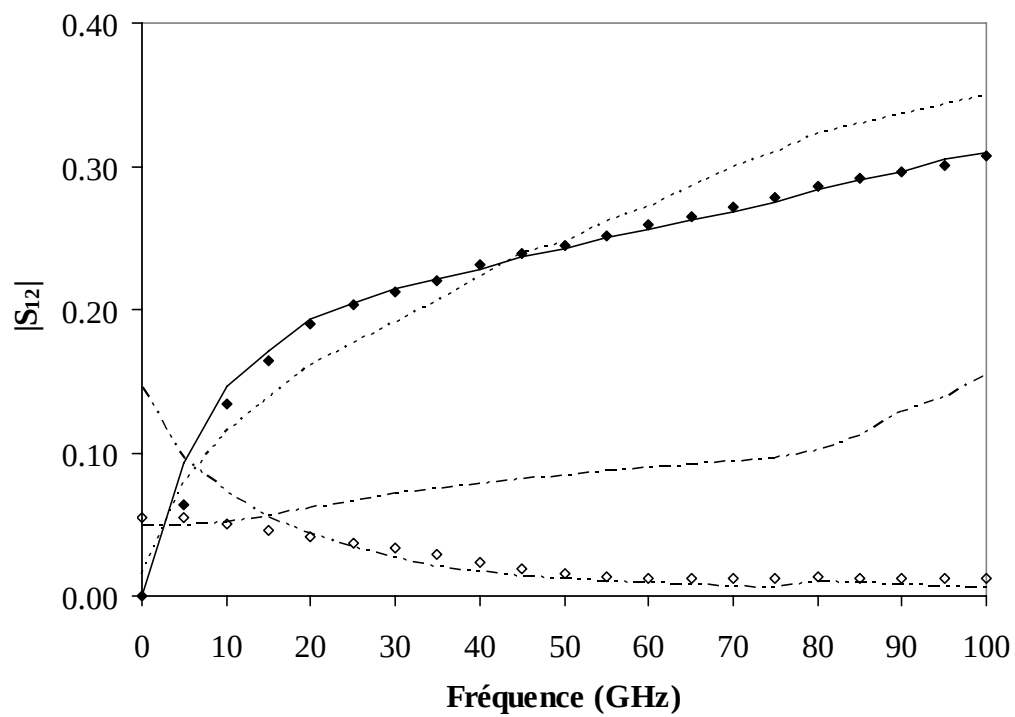


Fig. III-2. pHEMT : paramètres S mesurés (♦) comparés à ceux obtenus avec :
---- : topologie standard, — : topologie #3.



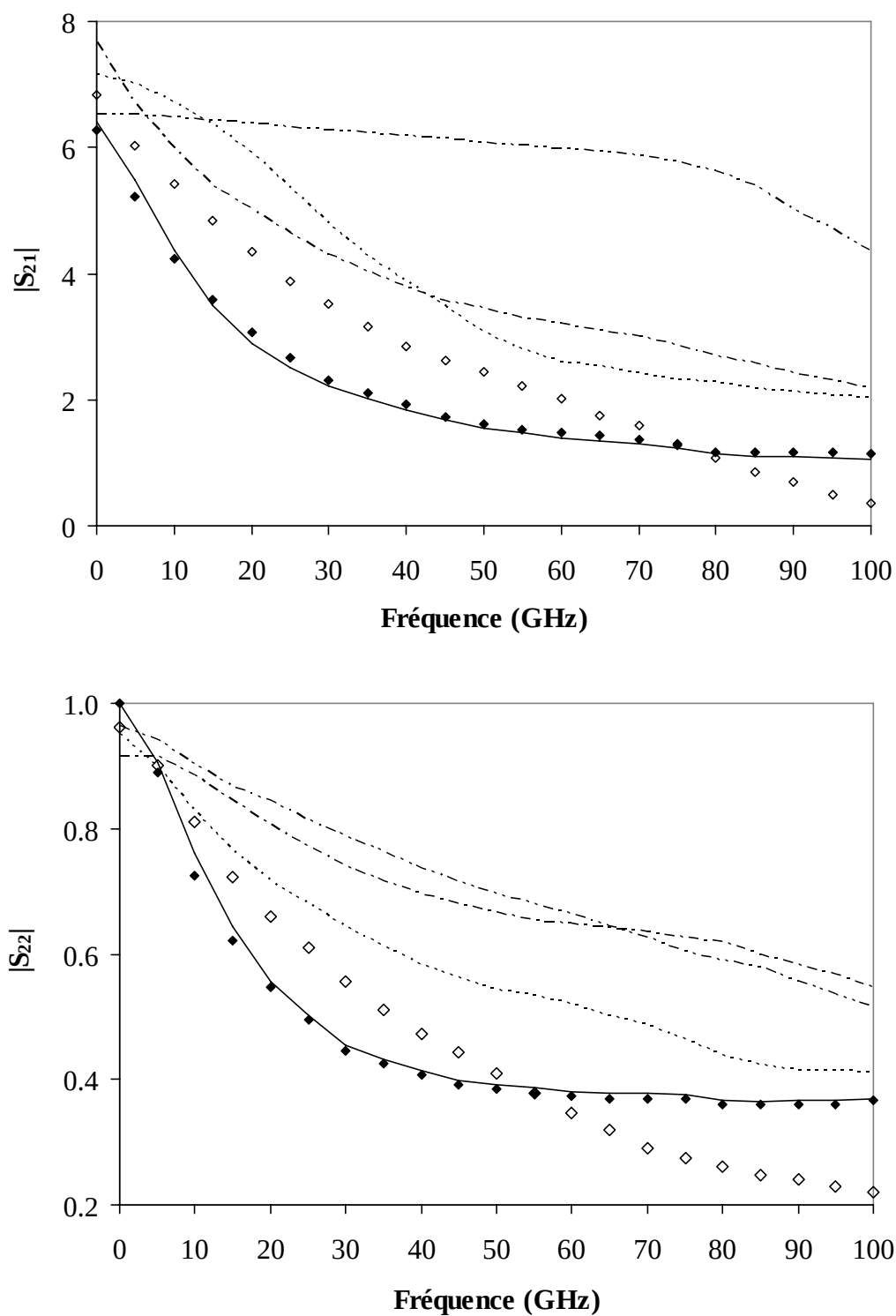


Fig. III-3. HBT : paramètres S de la référence [7] (♦) comparés à ceux obtenus avec :
 ---- : topologie standard, — · — : topologie #2,
 ◇ : topologie #3, — : topologie #4, — — : topologie #5.

Tableau III-2 : HBT : comparaison entre paramètres de la référence [7] et nos résultats.

	Circuit #4	Nos valeurs
$R_e (\Omega)$	8,73	8,71
$R_b (\Omega)$	2,6	2,5
$R_c (\Omega)$	0,85	0,86
$R_{be} (\Omega)$	3,4	3,3
$R_{bi} (\Omega)$	15,4	15,5
$R_{bc} (\Omega)$	30	30
$L_e (\text{pH})$	1,8	1,8
$L_b (\text{pH})$	60	61
$L_c (\text{pH})$	65	67
$C_{jbe} (\text{fF})$	10	9,7
$C_{bci} (\text{fF})$	5,1	5,2
$C_{pcei} (\text{fF})$	3	3
$C_{pbc} (\text{fF})$	2	1,8
$C_{pbe} (\text{fF})$	25	26
$C_{pce} (\text{fF})$	25	26
$C_{bcx} (\text{fF})$	31	33
α_o	0,947	0,939
$\tau_1 (\text{ps})$	0,37	0,36
$\tau_2 (\text{ps})$	0,64	0,66
<i>Erreur (%)</i>	-	1,7 (*)

(*) Erreur test maximale (*worst case error*)

III.3 Conclusion

Dans ce chapitre, nous avons validé notre méthode en comparant nos résultats avec ceux de la littérature technique ainsi qu'avec des données mesurées.

Dans le prochain chapitre, nous allons concevoir des circuits pour antennes intelligentes à base de transistors caractérisés par cette méthode.

RÉFÉRENCES DU CHAPITRE III

- [1] M.K. Ahmed, S.M.M. Ibrahim, "Small signal GaAs MESFET model parameters extracted from measured S-parameters," *National Radio Science Conf.*, Cairo, Egypt, pp. 507-515, 1996.
- [2] T. Shin, D. Jue, D. Chandramohan, D. Choi, C. Seng, J. Yang, A. Bae, A. Lee, J. Lee, P. Lim, S. Kazadi, J. Mendel, "Reduction of fuzzy systems through open product analysis of genetic algorithm-generated fuzzy rule sets," *IEEE Int. Conf. on Fuzzy Systems*, Budapest, Hungary, pp. 1043-1048, 2004.
- [3] W. Wen-June, Y. Tzu-Gaun, S. Chung-Hsun, "A method of self-generating fuzzy rule base via genetic algorithm," *Asian Control Conf.*, Melbourne, Australia, pp. 1608-1615, 2004.
- [4] Y. Cheng, D. Miao, Q. Feng, "A Novel approach to generating fuzzy rules based on dynamic fuzzy rough sets," *IEEE Int. Conf. on Granular Computing*, San Jose, USA, 2007.
- [5] M. Ming, Z. Chun-Guang Z. Li-Biao, D. Quan-Sheng, "Automatic generating fuzzy rules with a particle swarm optimization," *Int. Conf. on Machine Learning and Cybernetics*, Guangzhou, China, pp. 5695-5698, 2005.
- [6] M. Benedetti, A. Casagrande, M. Donelli, A. Massa, "An adaptive multiscaling imaging technique based on a fuzzy-logic strategy for dealing with the uncertainty of noisy scattering data," *IEEE Trans. Antennas Prop.*, vol. 55, pp. 3265-3278, 2007.
- [7] B. Sheinman, E. Wasige, M. Rudolph, R. Doerner, V. Sidorov, S. Cohen, D. Ritter, "A peeling algorithm for extraction of the HBT small-signal equivalent circuit," *IEEE Trans. Microwave Theory Tech.* 50, pp. 2804-2810, 2002.

Chapitre IV

CIRCUITS POUR ANTENNES INTELLIGENTES

Dans ce chapitre, nous allons utiliser des transistors caractérisés par notre méthode pour concevoir des circuits pour antennes intelligentes. Il est cependant opportun d'introduire d'abord ces dernières pour une meilleure compréhension des caractéristiques du récepteur.

IV.1 Aperçu sur les Antennes Intelligentes

IV.1.1 Introduction

De grandes innovations techniques ont marqué par leur importance l'évolution des télécommunications. Les défis actuels concernent notamment l'augmentation de la capacité des systèmes cellulaires pour répondre aux marchés sans cesse en croissance, la sécurité des biens et des personnes et le développement de systèmes sans fil large bande pouvant supporter des applications multimédia complexes. Si la numérisation des signaux et l'introduction des fibres optiques ont été des étapes clef de cette évolution, l'avènement opportun de la technologie des antennes intelligentes a également permis à l'industrie des télécommunications de réaliser des progrès significatifs dans cette voie.

Les antennes intelligentes sont des antennes qui utilisent deux technologies, à savoir le traitement du signal et la réalisation d'antennes. En effet, en ajoutant à un éventail d'antennes un mode perfectionné de traitement numérique des signaux, nous obtenons une antenne intelligente [1]-[4].

Les premières antennes intelligentes ont été conçues pour des applications exclusivement militaires. Elles nécessitaient de très grandes structures pour leur utilisation ainsi qu'un temps de calcul important pour traiter les informations reçues.

Actuellement, deux catégories d'antennes intelligentes existent : les antennes à commutation de faisceaux et les antennes adaptatives. Les systèmes d'antennes à commutation de faisceaux divisent l'espace en secteurs, chacun contenant un diagramme de rayonnement prédéterminé. Lorsque l'utilisateur entre dans la zone de couverture du système et qu'il est détecté, l'antenne détermine dans quel secteur il se situe et commute sur le faisceau correspondant. Dans les systèmes d'antennes adaptatives, l'antenne adapte son diagramme de rayonnement en fonction de la position des utilisateurs et des signaux parasites mais le système n'utilise pas de diagrammes de rayonnement préétablis. L'antenne oriente plus précisément sa puissance dans les directions utiles tout en modulant l'intensité de la puissance émise.

IV.1.2 Principe de fonctionnement

Une antenne intelligente se sert de l'effet de diversité. Cet effet implique la transmission et/ou la réception de signaux RF multiples afin d'accroître la vitesse de transfert de données et réduire le taux d'erreurs.

Dans les systèmes de communications conventionnels, une seule antenne est utilisée en émission et une seule autre en réception : c'est le système de communication SISO (*Single Input, Single Output*). De tels systèmes sont très vulnérables aux problèmes de réflexions multiples. En effet, le signal source peut être réfléchi par des obstacles (montagnes, immeubles, ...), se subdivisant ainsi en plusieurs signaux qui prennent des chemins différents avant d'arriver à destination. Ce problème (*fading*) de superposition de plusieurs "copies" du signal source arrivant sur une même antenne de réception engendre une réduction de la vitesse de transfert de données et une augmentation du taux d'erreurs.

Les antennes intelligentes permettent de solutionner ce problème. Elles se décomposent en trois catégories : SIMO (*Single Input, Multiple Output*), MISO (*Multiple Input, Single Output*) et MIMO (*Multiple Input, Multiple Output*). Dans la technologie SIMO, une seule antenne est utilisée à la source mais plusieurs en réception, et inversement pour les MISO. Dans la technologie MIMO, plusieurs antennes sont utilisées en émission et plusieurs en réception, ce qui donne le meilleur rendement pour un réseau d'antennes intelligentes tant du point de vue vitesse de transfert que taux d'erreurs [1], [4]-[7].

IV.1.3 Applications des antennes intelligentes

Ces antennes ont donc le potentiel de réduire les interférences inhérentes aux multi-trajets, de rehausser le rapport signal sur bruit et d'introduire la réutilisation de fréquences dans un environnement confiné. Contrairement aux systèmes traditionnels, les systèmes équipés d'une antenne intelligente permettent en effet de distinguer entre la position d'un utilisateur et celle de signaux parasites [7], [8]. Elles fonctionnent selon le principe de focalisation sur un signal en particulier plutôt que de capter les signaux provenant de toutes les directions. Comme il faut moins d'énergie pour focaliser un signal sur 20 degrés qu'il en faut pour l'orienter sur 360 degrés, cette économie d'énergie prolonge la durée de vie de la pile d'un récepteur sans fils (cellulaire). Ceci ouvre la voie à plusieurs applications possibles [2], [4]-[8] :

- Réseau local de proximité tel que le réseau de données sans fils *Bluetooth*,
- Réseau cellulaire plus vaste tel que le réseau GSM (*Global System for Mobile Communications*),

et donc :

- Augmentation du nombre d'utilisateurs que pourra desservir un système cellulaire donné,
- Accroissement de l'éventail des services offerts par le système cellulaire. Une énergie circulant directement entre la station et le téléphone cellulaire de l'utilisateur permet une réduction des bruits ambiants et une élimination des interférences provenant d'autres utilisateurs et obstacles.

IV.1.4 Technologie des antennes intelligentes

Les antennes intelligentes sont des systèmes complexes dans lesquels cohabitent des fonctions micro-ondes, de traitement du signal et d'élément rayonnant. Cependant, il est important de souligner que c'est l'antenne qui doit assurer au mieux la transmission, c'est aussi elle qui conditionne la coexistence des systèmes en rayonnant de façon sélective dans l'espace en vue de préserver les autres systèmes du brouillage.

Un élément clé pour la réalisation du système de réception est son développement sur un substrat diélectrique qui est facile à fabriquer et relativement peu coûteux. En effet, la technologie imprimée présente l'avantage de pouvoir intégrer directement des composants actifs sur le circuit même de l'antenne et d'avoir un faible prix de revient. Elle présente également, au plan mécanique, un encombrement et un poids faibles, une facilité à se conformer à des surfaces courbes et de réalisation aisée.

De ce fait, les spécifications en vue de la réalisation de systèmes récepteurs d'antennes sont particulièrement contraignantes, notamment pour des applications Indoor en bande millimétrique [9]-[11].

IV.2 Conception du Récepteur

IV.2.1 Spécifications du récepteur millimétrique

Toute conception doit reposer sur des spécifications précises. Pour notre récepteur *indoor*, nous devons respecter les contraintes suivantes [12]-[14] :

Paramètre	Spécifications
Fréquence d'entrée	32,24 GHz
Fréquence de sortie	12,44 GHz
Bande passante	50 MHz
Puissance d'entrée	- 90 dB
Puissance de sortie	> 10 dB

IV.2.2 Choix du transistor

Avant de concevoir le récepteur millimétrique, nous devons d'abord sélectionner le transistor devant être utilisé dans les différents circuits. Le but étant de tester notre méthode, nous avons opté pour un transistor à topologie complexe pouvant travailler à 32 GHz, en l'occurrence un FET hétérojonction (HJFET), le "EPA018A" d'Excelics en boîtier SOT 89 [15] dont les paramètres S sont donnés au tableau IV-1.

Tableau IV-1. Paramètres S du transistor EPA 018A ($V_{ds} = 6$ V, $I_{ds} = 0,5$ I_{dss} = 28 mA)

Freq (GHz)	S ₁₁		S ₂₁		S ₁₂		S ₂₂	
	Mag	Ang	Mag	Ang	Mag	Ang	Mag	Ang
1	0.980	-13.0	4.681	169.2	0.010	77.2	0.837	-3.5
2	0.969	-25.7	4.581	160.2	0.020	71.8	0.830	-7.2
3	0.953	-38.3	4.476	151.2	0.030	67.3	0.819	-10.8
4	0.933	-50.7	4.339	142.0	0.037	61.9	0.803	-14.8
5	0.908	-63.2	4.206	132.9	0.044	54.3	0.783	-18.9
6	0.888	-74.6	4.017	124.3	0.050	48.5	0.765	-22.7
7	0.868	-84.9	3.825	116.2	0.054	42.9	0.748	-26.8
8	0.850	-94.8	3.635	108.5	0.058	37.9	0.734	-30.6
9	0.833	-103.7	3.440	101.2	0.061	32.3	0.720	-34.4
10	0.815	-111.8	3.260	94.4	0.062	28.2	0.708	-37.7
11	0.807	-119.7	3.108	87.9	0.065	23.9	0.700	-41.1
12	0.793	-127.2	2.963	81.8	0.066	20.3	0.691	-43.8
13	0.785	-135.1	2.852	75.6	0.067	16.4	0.683	-46.4
14	0.775	-143.2	2.749	69.6	0.069	12.9	0.676	-48.4
15	0.768	-151.8	2.663	63.4	0.070	9.50	0.664	-50.6
16	0.763	-161.0	2.585	57.1	0.071	6.7	0.655	-52.6
17	0.762	-170.3	2.515	50.6	0.074	3.4	0.641	-54.7
18	0.757	180.0	2.423	44.1	0.076	0.2	0.626	-56.7
19	0.765	170.4	2.341	37.4	0.079	-2.4	0.604	-59.5
20	0.767	162.2	2.254	30.8	0.081	-6.3	0.587	-63.0
21	0.780	155.3	2.138	24.4	0.080	-8.7	0.563	-69.3
22	0.791	148.7	2.031	18.3	0.081	-12.2	0.547	-74.8
23	0.795	143.4	1.918	12.1	0.08	-14.7	0.541	-81.1
24	0.804	138.9	1.824	6.4	0.079	-15.9	0.543	-87.9
25	0.811	136.3	1.743	1.5	0.078	-16.3	0.553	-94.0
26	0.807	134.9	1.676	-3.1	0.077	-17.8	0.564	-100.7
27	0.817	133.7	1.603	-7.8	0.076	-17.2	0.580	-106.7
28	0.816	131.8	1.544	-12.8	0.078	-16.7	0.592	-113.0
29	0.806	130.5	1.520	-17.2	0.078	-16.7	0.611	-117.6
30	0.804	128.8	1.494	-22.0	0.079	-17.3	0.618	-123.0
31	0.797	125.3	1.461	-27.2	0.081	-20.4	0.622	-127.6
32	0.795	121.1	1.435	-32.1	0.081	-20.9	0.615	-133.0
33	0.785	115.8	1.388	-38.3	0.08	-25.9	0.609	-138.5
34	0.787	110.2	1.351	-44.9	0.077	-27.8	0.592	-145.1
35	0.813	103.3	1.322	-51.4	0.077	-29.9	0.585	-152.5
36	0.830	97.4	1.263	-58.0	0.078	-34.9	0.578	-160.7
37	0.865	88.9	1.218	-65.3	0.076	-38.4	0.587	-170.1
38	0.886	84.5	1.144	-72.1	0.079	-43.6	0.599	-178.7
39	0.897	78.4	1.064	-79.8	0.079	-51.9	0.625	172.4
40	0.905	74.8	0.975	-86.4	0.078	-60.4	0.651	165.4

IV.2.3 Validation du modèle du transistor

Le modèle du transistor fourni par le constructeur est donné à la Figure IV-1. La Figure IV-2 montre le transistor une fois mis en boîtier.

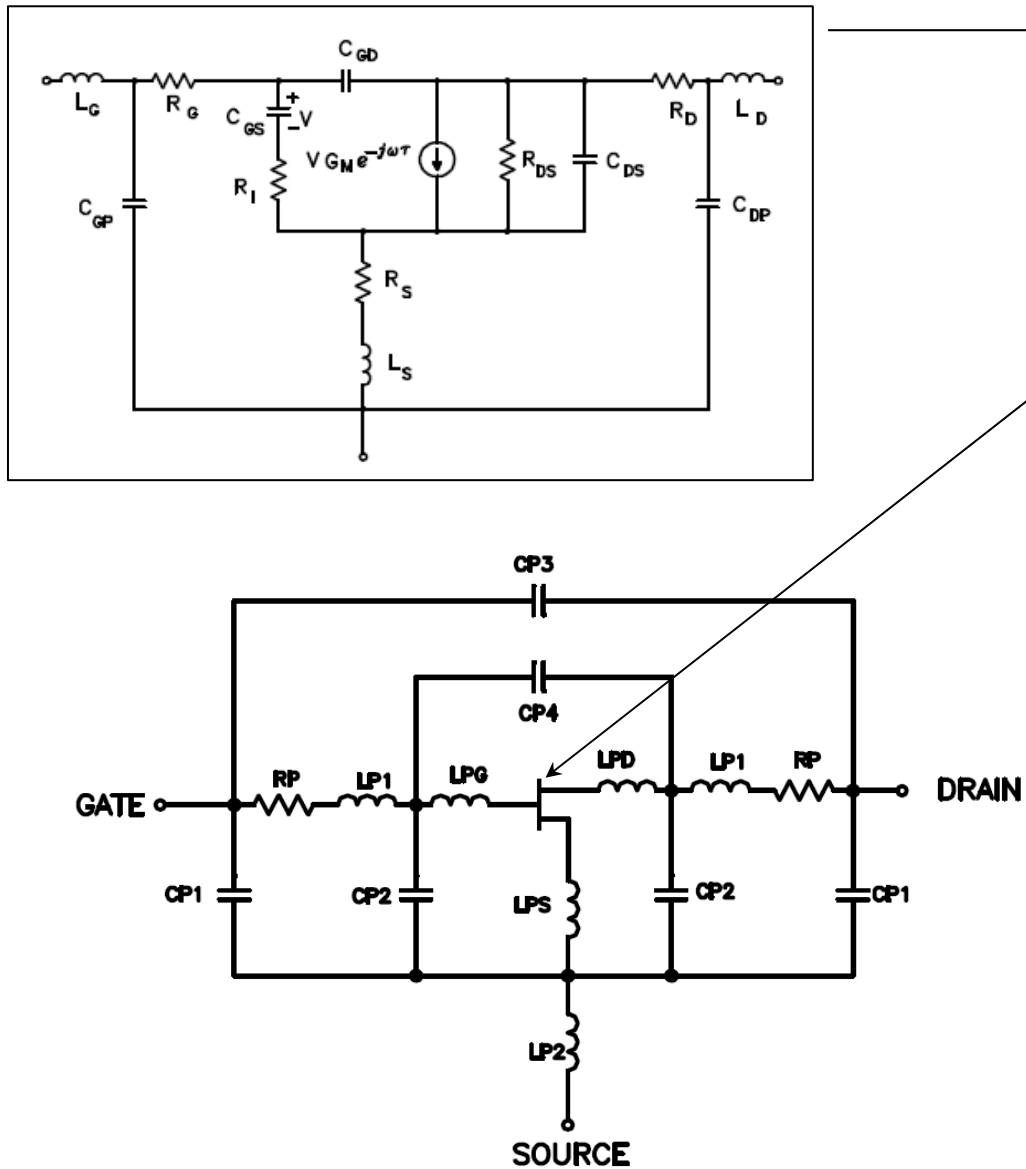


Fig. IV-1. HJFET : Topologie donnée par le constructeur [15].

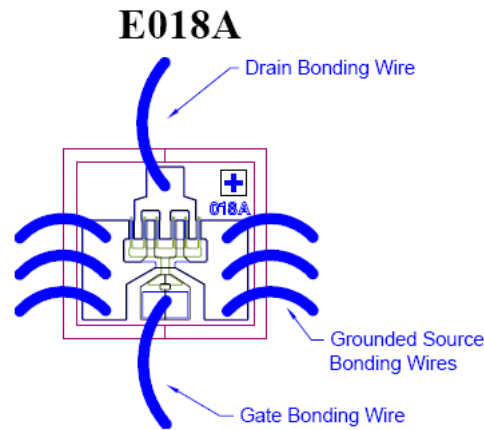


Fig. IV-2. HJFET : Mise en boîtier du transistor [15].

IV.2.4 Caractérisation du transistor

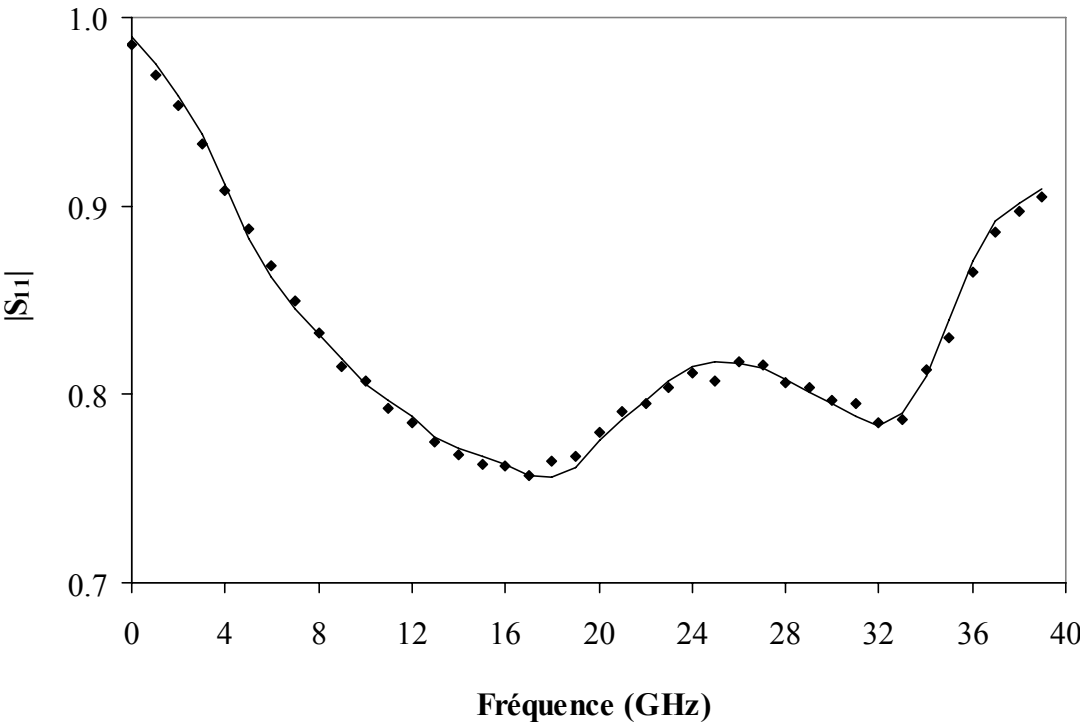
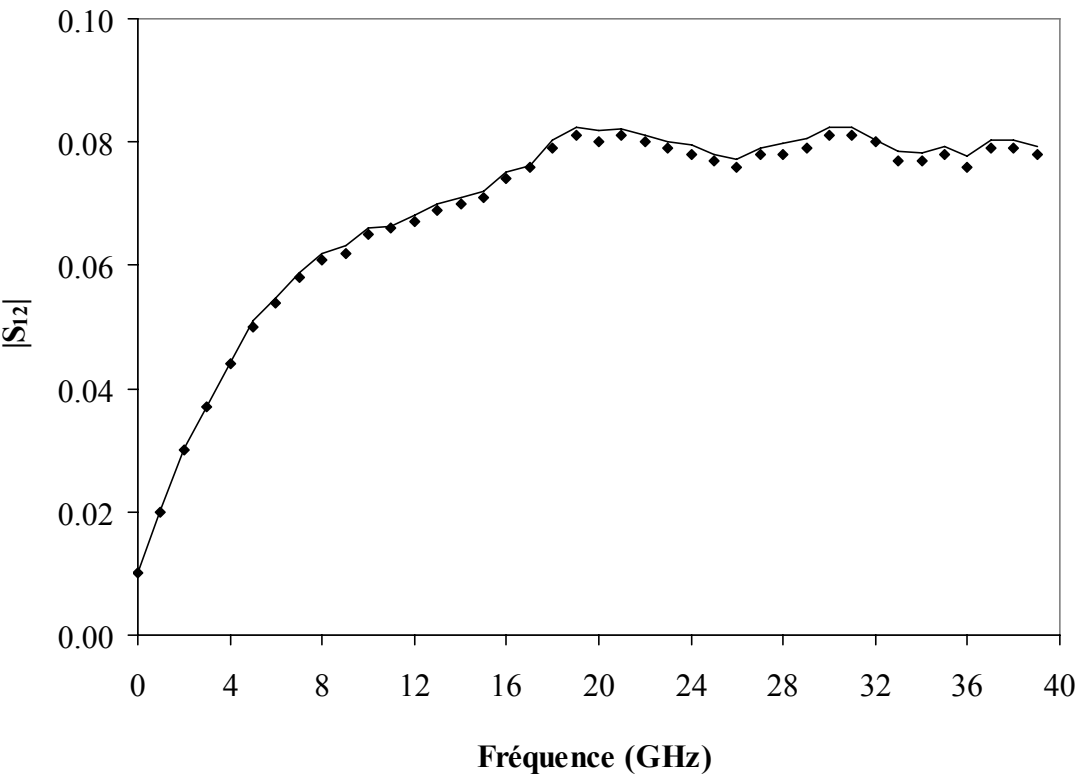
Comme le montrent les Figures IV-1 et IV-2, la topologie du transistor est similaire à la topologie #5 du FET. Nous avons alors exécuté notre méthode de caractérisation pour vérifier cette affirmation.

Comme le montre les Figures IV-3, la topologie FET # 5 est celle qui est la plus proche du modèle du constructeur. En effet, le tableau IV-2 montre bien que les valeurs de composants obtenues par notre méthode pour la topologie # 5 et celles fournies par le constructeur sont très compatibles.

Il est important de rappeler que dans les chapitres précédents, nous avons précisé que la topologie # 5 du FET, la plus complexe, donnait des erreurs plus élevées que le reste des topologies. Or, nous avons obtenu une erreur maximale très acceptable (2,4%) en extrayant les valeurs de composants [16]-[18]. Ce résultat peut s'expliquer par le fait que le constructeur a simplifié son modèle en donnant une certaine symétrie à la topologie, rendant plus facile son extraction. De plus, comme le montre le tableau IV-3, certains composants du tableau IV-2 n'existent pas du fait du boîtier retenu (SOT 89).

IV.2.5 Implantation du transistor dans le logiciel de simulation

Avant de concevoir le récepteur millimétrique, nous devons d'abord implanter le transistor dans le simulateur de circuits, i.e., ADS. La figure IV-4 montre le transistor dans l'environnement du logiciel.



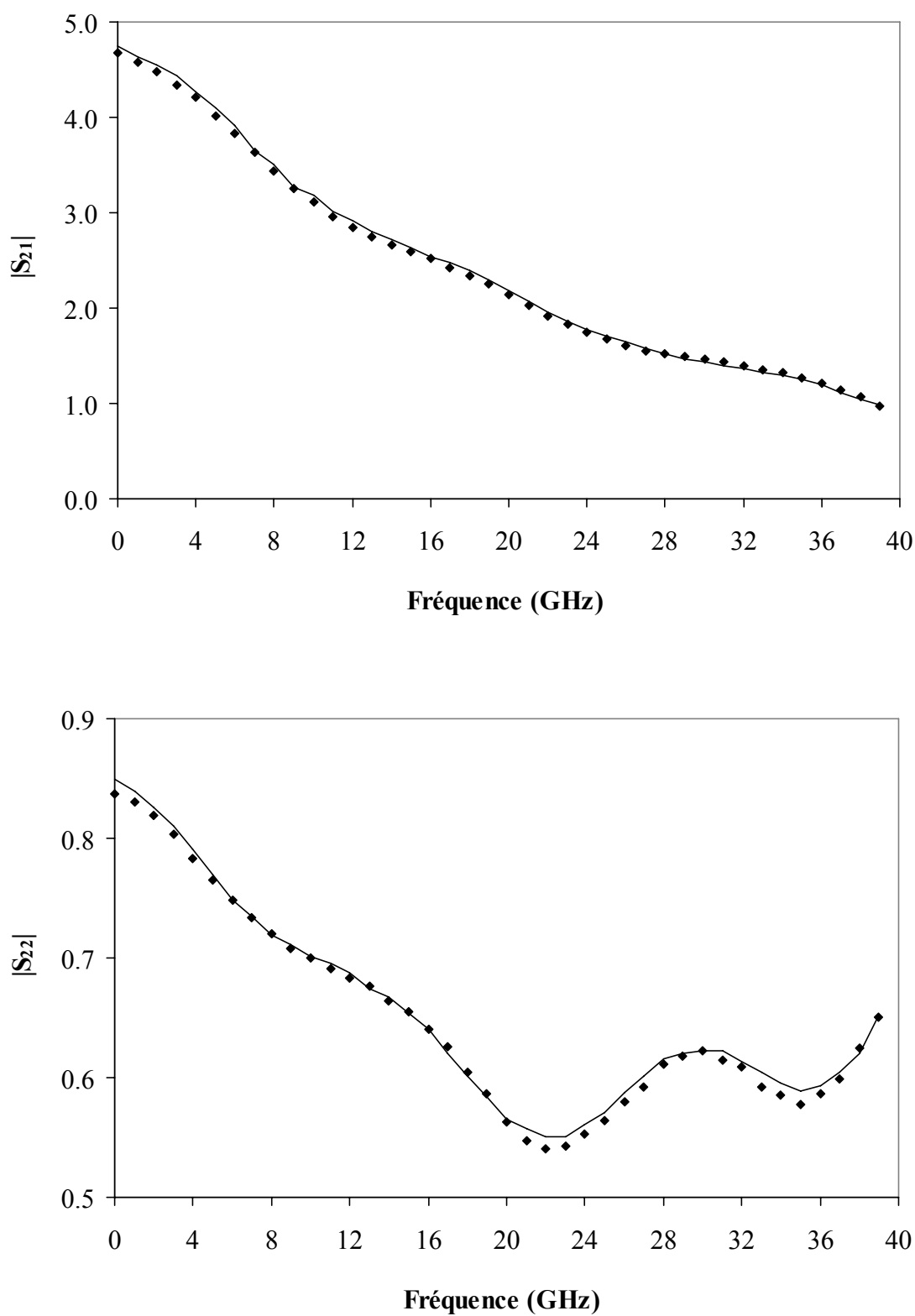


Fig. IV-3. HJFET : paramètres S obtenus par notre méthode pour la topologie FET # 5
(—) comparés à ceux fournis par le constructeur (♦).

Tableau IV-2 : HJFET : comparaison entre valeurs des composants fournies par le constructeur [15] et nos résultats.

Nomenclature de la topologie FET # 5	Nomenclature du constructeur	Valeurs des composants [15]	Nos valeurs pour le Circuit FET # 5
C_{pg1} (pf)	C_{P1} (pf)	0,28	0,2871
C_{pg2} (pf)	C_{P2} (pf)	0,39	0,3837
C_{pd1} (pf)	C_{P1} (pf)	0,28	0,2871
C_{pd2} (pf)	C_{P2} (pf)	0,39	0,3837
-----	C_{P3} (pf)	0	0
C_{ps1} (pf)	-----	-----	0
C_{ps2} (pf)	-----	-----	0
C_{gsp} (pf)	C_{GP} (pf)	0,06	0,0605
C_{gdp} (pf)	C_{P4} (pf)	0,3	0,2974
C_{dsp} (pf)	C_{DP} (pf)	0,06	0,0594
C_{gs} (pf)	C_{GS} (pf)	0,3	0,2974
C_{gd} (pf)	C_{GD} (pf)	0,021	0,0213
C_{ds} (pf)	C_{DS} (pf)	0,011	0,0097
g_m (mS)	G_M (mS)	55	54,6374
τ (ps)	τ (ps)	2,5	2,5251
-----	R_P (Ω)	0	0
R_g (Ω)	R_G (Ω)	0,5	0,5111
R_i (Ω)	R_I (Ω)	0,29	0,2847
R_s (Ω)	R_S (Ω)	0,13	0,1288
R_d (Ω)	R_D (Ω)	1,0	1,0029

Nomenclature de la topologie FET # 5	Nomenclature du constructeur	Valeurs des composants [15]	Nos valeurs pour le Circuit FET # 5
$R_{ds} (\Omega)$	$R_{DS} (\Omega)$	680	676,0181
$L_{g1} (\text{nH})$	-----	-----	0
$L_{g2} (\text{nH})$	$L_{P1} (\text{nH})$	1,2	1,2004
$L_{g3} (\text{nH})$	$L_G (\text{nH})$	0,18	0,1769
$L_{s1} (\text{nH})$	$L_{P2} (\text{nH})$	0	0
$L_{s2} (\text{nH})$	$L_{PS} (\text{nH})$	0,009	0,0011
$L_{s3} (\text{nH})$	$L_S (\text{nH})$	0,057	0,0559
$L_{d1} (\text{nH})$	-----	-----	0
$L_{d2} (\text{nH})$	$L_{P1} (\text{nH})$	1,2	1,1845
$L_{d3} (\text{nH})$	$L_D (\text{nH})$	0,22	0,2208
-----	$L_{P2} (\text{nH})$	0	0
-----	$L_{PG} (\text{nH})$	0	0
-----	$L_{PD} (\text{nH})$	0	0
Erreur (%)	Erreur (%)	-----	2,4 (*)

(*) Erreur test maximale (*worst case error*)

Tableau IV-3 : HJFET : Valeurs des paramètres fournies par le constructeur [13].

Parameter	Units	SOT-89	70 mil	100 mil flange	180 mil flange	CP083
CP1	pF	0.28	0.038	0.05	0.78	0.52
CP2	pF	0.39	0.13	0.2	0.57	0
LP1	nH	1.2	0.25	0.5	0.61	0.56
RP	ohm	0	0.7	0.8	0	0
CP3	pF	0	0.006	0	0	0
CP4	pF	0.3	0	0	0	0
LPG	nH	0	0.3	0.14	0.34	0.06
LPD	nH	0	0.2	0.1	0.2	0.2
LPS	nH	0.009	0.028	0	0.017	0.018
LP2	nH	0	0.065	0.03	0	0

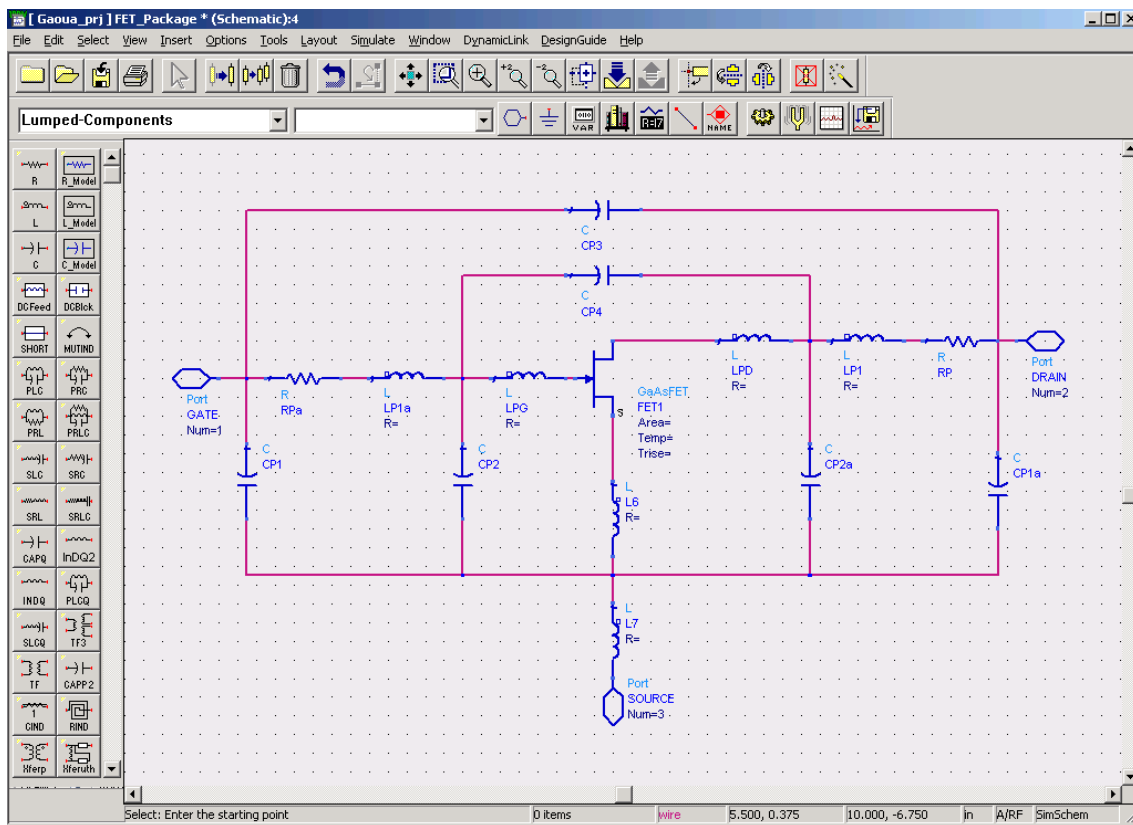


Fig. IV-4. HJFET : implantation dans le logiciel ADS.

IV.2.6 Conception du récepteur

La figure IV-5 montre le schéma bloc du récepteur. Il comprend un amplificateur faible bruit (LNA : *low-noise amplifier*), un mélangeur du type *down-converter* pour abaisser la fréquence d'entrée de 32,24 GHz à la fréquence FI de sortie, un oscillateur local opérant à 19,8 GHz pour obtenir la conversion en fréquence :

$$f_{RF} - f_{OL} = f_{FI}$$

un filtre passe bande pour filtrer la fréquence de sortie et éliminer les produits d'intermodulation (i.e., les fréquences indésirables) et enfin un amplificateur de puissance (PA : *power amplifier*) (Figures IV-6 à IV-9). Notons que puisque le filtre est un dispositif passif, sa conception ne sera pas abordée dans cette thèse. Il a été décidé de l'acquérir directement d'une compagnie spécialisée (*Minicircuits*, *Avantek*, *Ampltronix*, *TriQuint*, *Markimicrowave*, ...) pour être ultérieurement implanté dans le circuit.

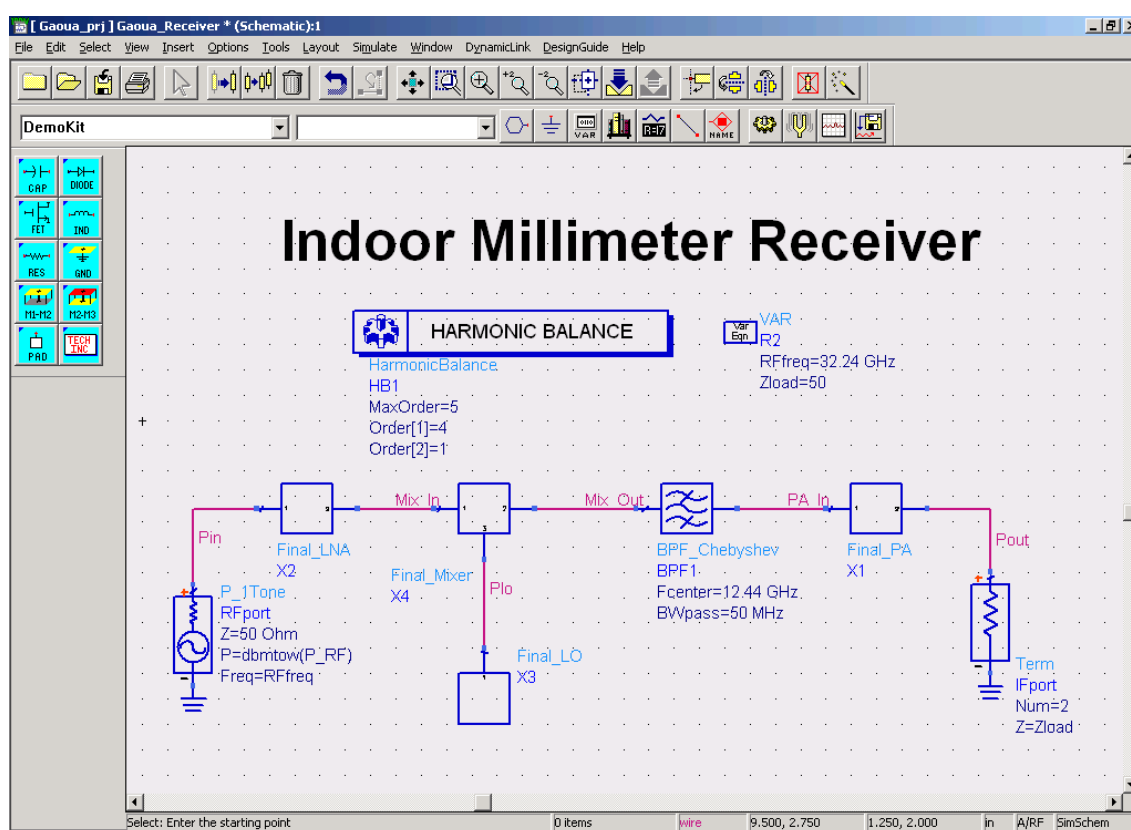


Fig. IV-5. Récepteur : schéma bloc.

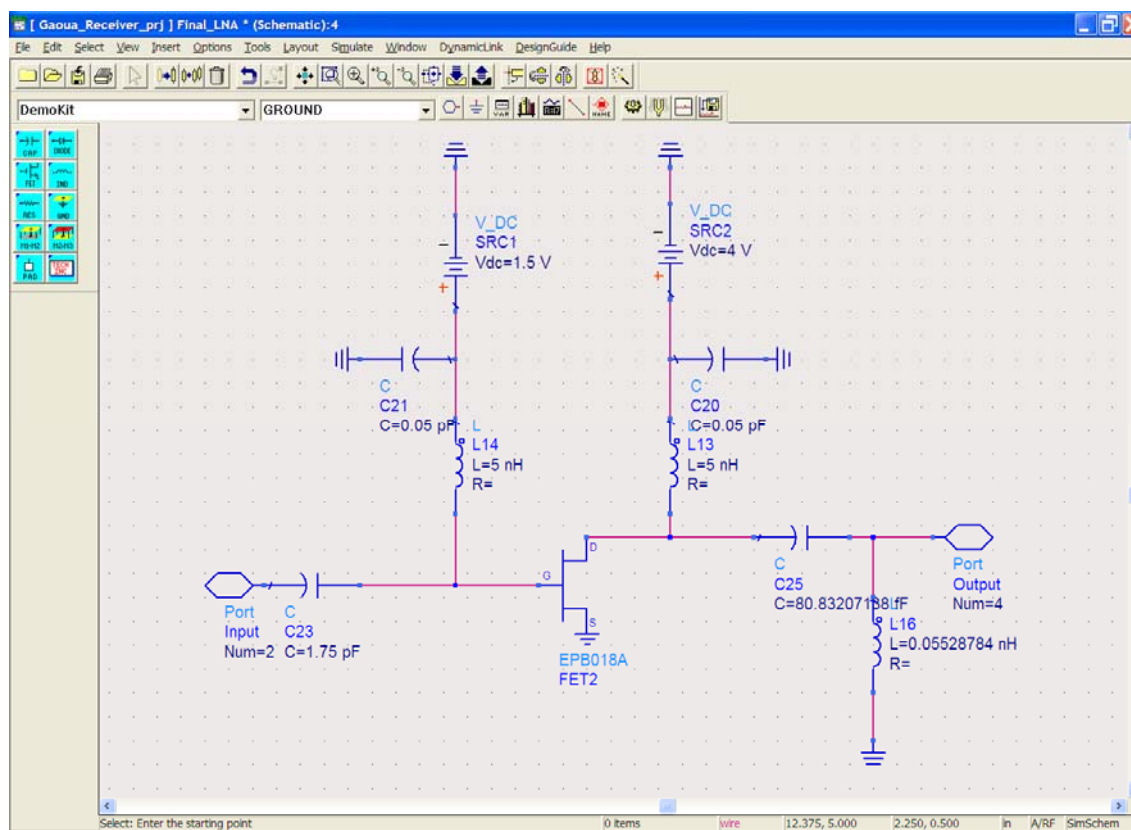


Fig. IV-6. Récepteur : Amplificateur faible bruit.

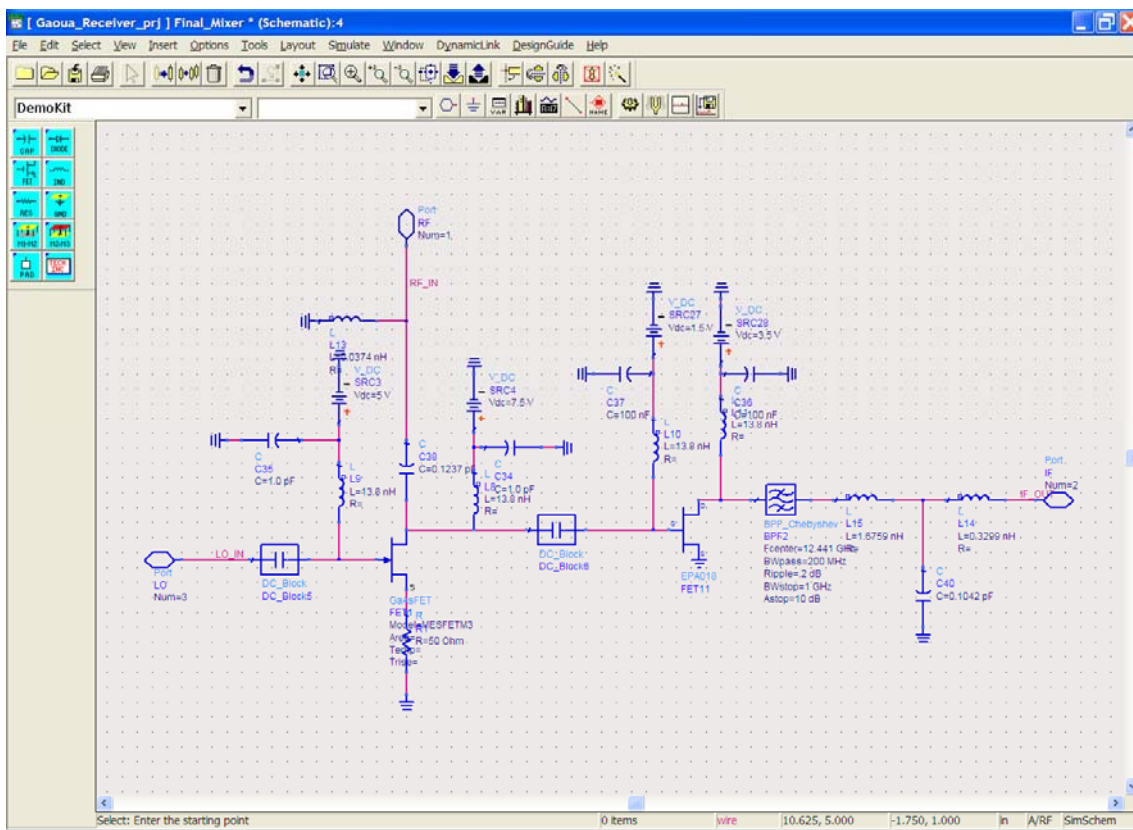


Fig. IV-7. Récepteur : Mélangeur down converter.

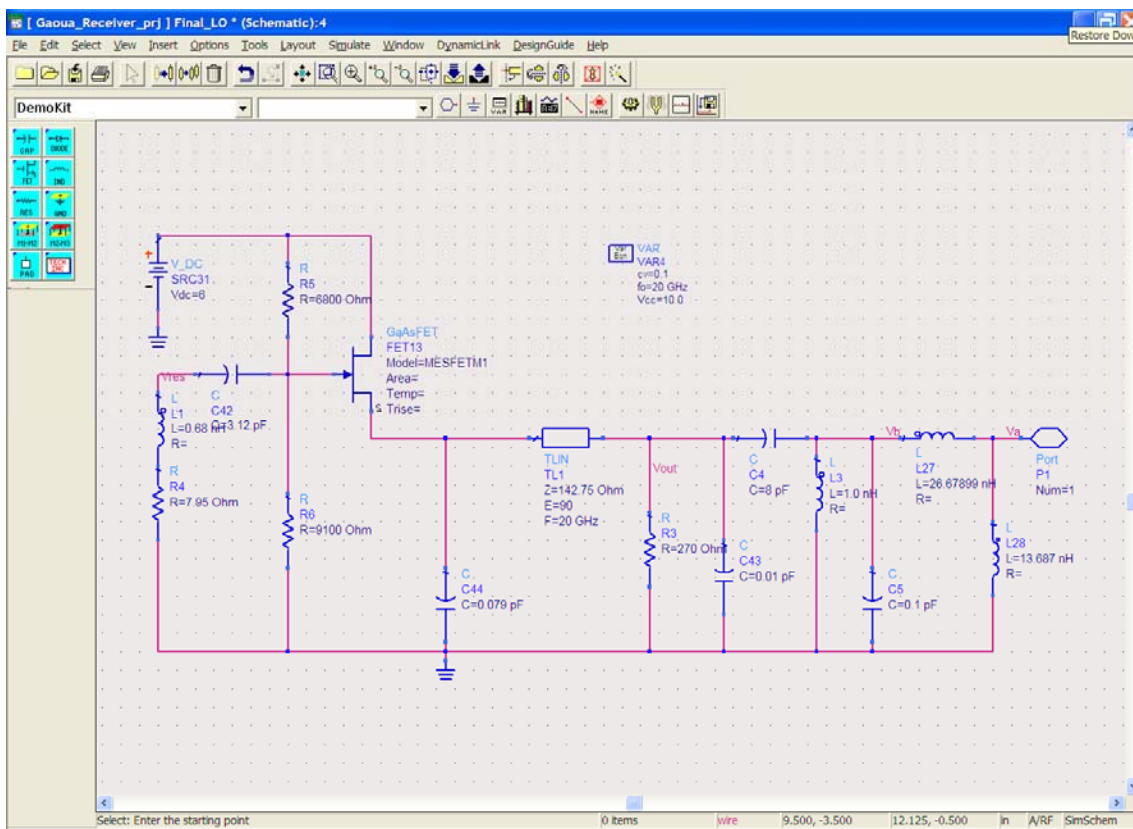


Fig. IV-8. Récepteur : Oscillateur local.

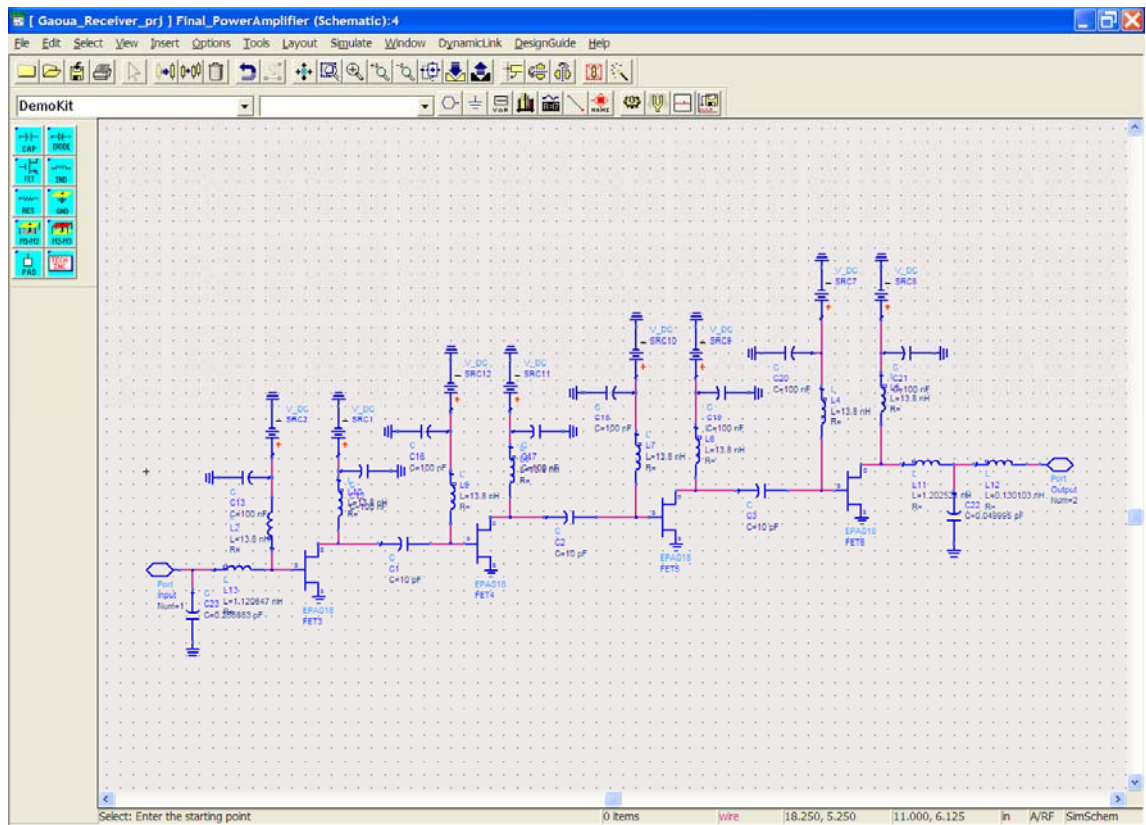


Fig. IV-9. Récepteur : Amplificateur de puissance.

IV.3 Simulation du Récepteur

Le récepteur a été simulé dans le simulateur de circuits radiofréquences et micro-ondes ADS. Comme le montre la Figure IV-10, le signal d'entrée a été choisi expressément comme signal distordu (sans filtrage) afin de simuler des conditions de réception réelles tandis que le signal de sortie et celui de l'oscillateur local (Figure IV-11) sont exempts de distorsions.

Néanmoins, il ne faut pas perdre de vue que le but ultime de ce travail de recherche est de démontrer l'efficacité de la méthode de caractérisation des transistors que nous avons développée.

Comme nous l'avons précisé dans les chapitres précédents, en absence de méthode précise de caractérisation, un concepteur n'ayant aucune information sur le transistor (excepté les paramètres S mesurés), n'a pas beaucoup de choix s'il veut utiliser ce transistor dans une simulation.

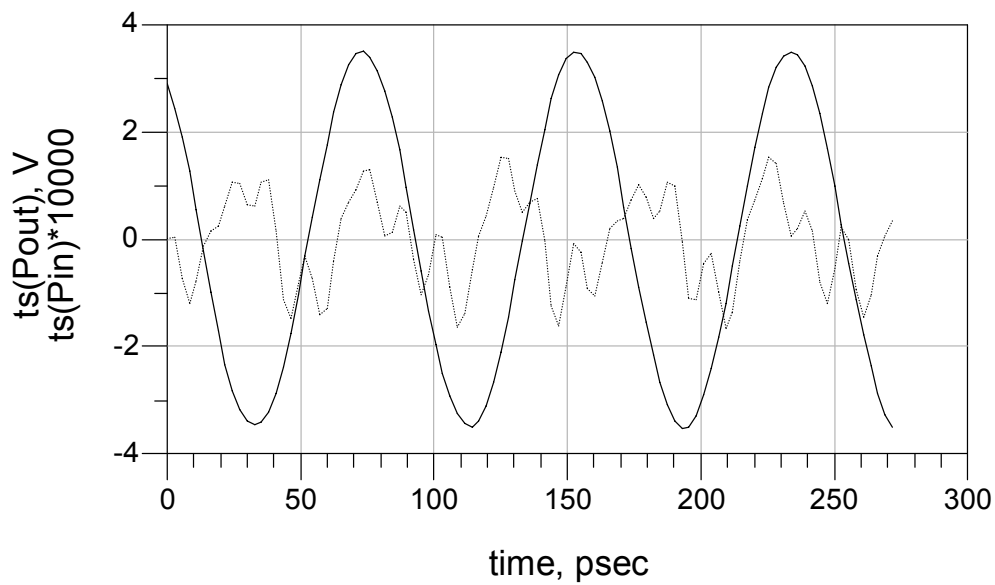


Fig. IV-10. Récepteur : Formes d'ondes des signaux d'entrée (P_{in}) et de sortie (P_{out}).

Notons que l'amplitude du signal d'entrée a été multipliée par un facteur de 10^4 pour pouvoir utiliser une seule échelle pour les deux signaux.

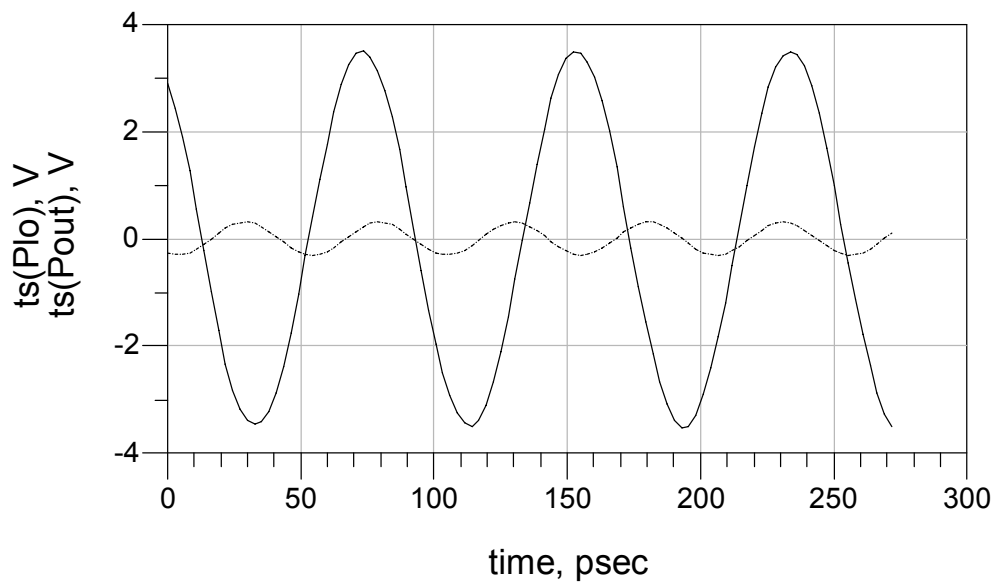


Fig. IV-11. Récepteur : Formes d'ondes des signaux de sortie (P_{out}) et d'oscillateur local (P_{lo}).

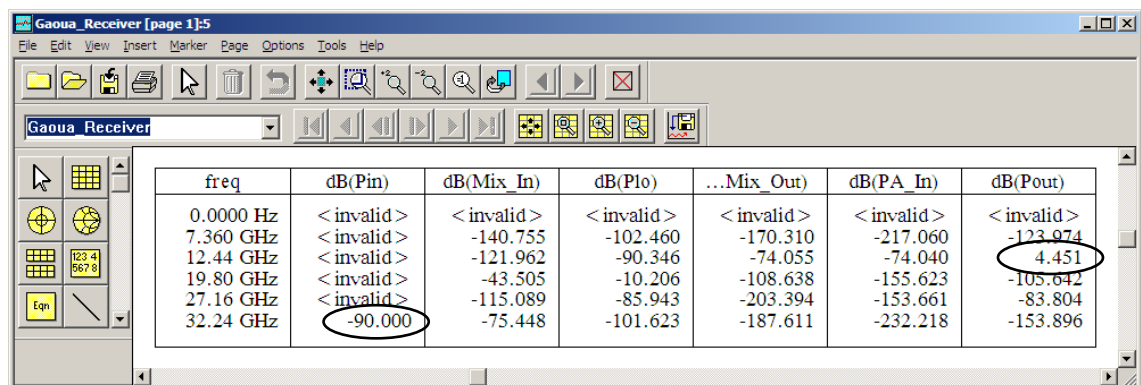
En fait, il n'a que l'une des deux options suivantes :

- Choisir un modèle à tabulation, c'est-à-dire mettre les paramètres S dans une table et les utiliser comme modèle discret,
- Choisir la topologie « universelle » et faire une extraction standard.

Afin de mettre davantage en relief les avantages de notre méthode, nous avons simulé le récepteur avec les trois modèles possibles de transistor :

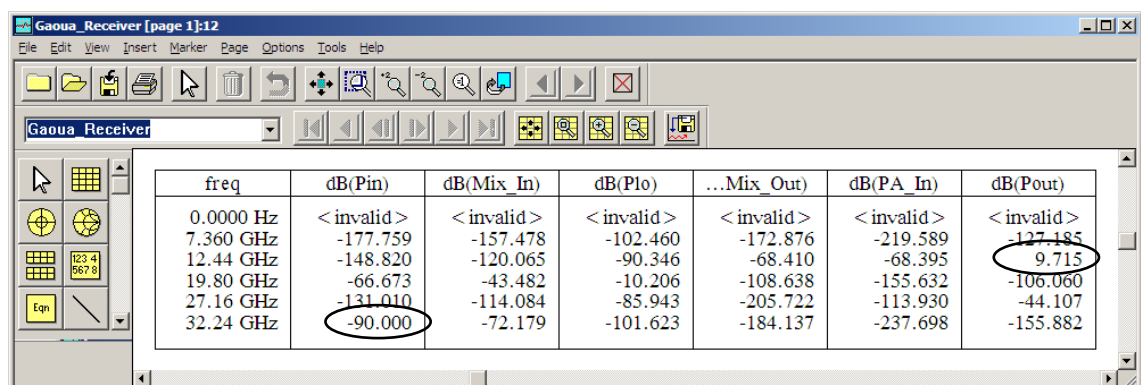
- le modèle à tabulation (Les résultats obtenus sont reportés au tableau IV-4),
- la topologie standard (Les résultats obtenus sont reportés au tableau IV-5),
- la topologie # 5 (Les résultats obtenus sont reportés au tableau IV-6).

Tableau IV-4 : Récepteur : résultats de simulation avec le modèle à tabulation.



freq	dB(Pin)	dB(Mix_In)	dB(Plo)	...Mix_Out	dB(PA_In)	dB(Pout)
0.0000 Hz	< invalid >	< invalid >	< invalid >	< invalid >	< invalid >	< invalid >
7.360 GHz	< invalid >	-140.755	-102.460	-170.310	-217.060	-123.974
12.44 GHz	< invalid >	-121.962	-90.346	-74.055	-74.040	4.451
19.80 GHz	< invalid >	-43.505	-10.206	-108.638	-155.623	-105.642
27.16 GHz	< invalid >	-115.089	-85.943	-203.394	-153.661	-83.804
32.24 GHz	-90.000	-75.448	-101.623	-187.611	-232.218	-153.896

Tableau IV-5 : Récepteur : résultats de simulation avec la topologie standard.



freq	dB(Pin)	dB(Mix_In)	dB(Plo)	...Mix_Out	dB(PA_In)	dB(Pout)
0.0000 Hz	< invalid >	< invalid >	< invalid >	< invalid >	< invalid >	< invalid >
7.360 GHz	-177.759	-157.478	-102.460	-172.876	-219.589	-127.185
12.44 GHz	-148.820	-120.065	-90.346	-68.410	-68.395	9.715
19.80 GHz	-66.673	-43.482	-10.206	-108.638	-155.632	-106.060
27.16 GHz	-131.010	-114.084	-85.943	-205.722	-113.930	-44.107
32.24 GHz	-90.000	-72.179	-101.623	-184.137	-237.698	-155.882

Tableau IV-6 : Récepteur : résultats de simulation avec la topologie FET # 5.

freq	dB(Pin)	dB(Mix_In)	dB(Plo)	...Mix_Out	dB(PA_In)	dB(Pout)
0.0000 Hz	< invalid >	< invalid >	< invalid >	< invalid >	< invalid >	< invalid >
7.360 GHz	-178.786	-161.950	-102.460	-171.081	-217.872	-131.044
12.44 GHz	-159.182	-123.448	-90.346	-66.743	-66.728	10.895
19.80 GHz	-80.025	-48.095	-10.206	-108.566	-155.571	-106.399
27.16 GHz	-146.255	-119.973	-85.943	-209.701	-109.773	-40.055
32.24 GHz	-90.000	-69.889	-101.623	-181.901	-224.324	-143.926

Ainsi, seuls les résultats obtenus par la topologie # 5 sont conformes aux spécifications du cahier de charges (Tableau IV-7). De plus, les résultats avec le modèle à tabulation, le signal d'entrée ne peut être fortement distordu (les paramètres S sont discrets, donc ne peuvent modéliser que la fréquence fondamentale).

Tableau IV-7 : Récepteur : sommaire des résultats de simulation.

Paramètre	Puissance d'entrée	Puissance de sortie
Spécifications	- 90 dB	> 10 dB
Résultats avec le modèle à tabulation	- 90 dB	04.451
Résultats avec la topologie standard	- 90 dB	09.715
Nos résultats avec la topologie FET# 5	- 90 dB	10.895

IV.4 Conclusion

Dans ce chapitre, nous avons démontré les avantages de notre méthode en simulant un récepteur millimétrique indoor pour antennes intelligentes. Nous avons pu montrer que le modèle de topologie standard ainsi que celui à tabulation ne peuvent garantir des simulations fiables.

RÉFÉRENCES DU CHAPITRE IV

- [1] M.K. Ibrahim, "Finally the multipath and co-channel interference signals can be truly separated! Yes it is true," *IEE Colloquium on Smart Antennas*, London, England, pp. 3/1-3/8, 1994.
- [2] C.R. Ward, J.E. Hudson, J.G. Searle, "Smart antenna solutions for mobile radio systems," *9th Int. Conf. on Antennas and Propagation*, Eindhoven, The Netherlands, pp. 130-136, 1995.
- [3] G. Collin, T. Ditchi, E. Geron, "Optimisation d'un réseau de communication DECT à l'aide d'une antenne adaptative", *Journée AREMIF sur les Antennes Intelligentes*, Paris, France, 2006.
- [4] C.A. Balanis, "Smart antennas and their impact on network and communication systems performance," *Int. Microwave and Optoelectronics Conf.*, Salvador, Brazil, pp. 1-8, 2007.
- [5] A. Assalem, "Increasing the capacity of mobile communication using smart antenna," *3rd Int. Conf. on Information and Communication Technologies*, Damascus, Syria, pp. 1-6, 2008.
- [6] M. Benedetti, R. Azaro, A. Massa, "Memory enhanced PSO-based optimization approach for smart antennas control in complex interference scenarios," *IEEE Trans. Antennas Propag.*, vol. 56, pp. 1939-1947, 2008.
- [7] A. Wang, V. Krishnamurthy, "Mobility enhanced smart antenna adaptive sectoring for uplink capacity maximization in CDMA cellular network," *IEEE Trans. Commun.*, vol. 56, pp. 743-753, 2008.
- [8] Q. Chen, X. Xie, "A technique for blind identification of uplink signals in multibeam smart antenna," *4th Advanced Int. Conf. on Telecommunications*, Athens, Greece, pp. 341-345, 2008.
- [9] S.S. Jeon, M. Sironen, S. Lin, Y. Wang, Y. Qian, T. Itoh, "Toward more functional millimeter wave front ends," *Asia-Pacific Microwave Conf.*, Taipei, Taiwan, pp. 388-393, 2001.
- [10] K. Hettak, G. Delisle, M. Boulmalf, "A novel integrated antenna for millimeter wave personal communications systems," *IEEE Trans. Antennas Propag.*, vol. 46, pp. 1757-1758, 1998.
- [11] A.J. Al-Joubory, F.M. Al-Naima, S.S. Raouf, "WCDMA receiver structure with

- smart antennas system,” *Int. Conf. on Computer and Communication Engineering*, Kuala Lumpur, Malaysia, pp. 911-914, 2008.
- [12] K. Hettak, G.Y. Delisle, “Smart antenna for capacity enhancement in indoor wireless communications at millimeter waves,” *IEEE Vehicular Technology Conf.*, Tokyo, Japan, pp. 2152-2156, 2000.
- [13] D. Beauvarlet, K.L. Virga, “Indoor propagation characteristics for wireless communications in the 30 GHz range,” *IEEE AP-Symp.*, San Antonio, USA, pp. 244-247, 2002.
- [14] US National Science Foundation under Wireless Initiative, *Internal Report Grant CCR-99793 10*, ECE, University of Arizona, USA, 2006.
- [15] <http://www.excelics.com/p018A-1.s2p>
- [16] V.K. Devabhaktuni, M.C.E. Yagoub, Y.H. Fang, J. Xu, Q.J. Zhang, “Neural networks for microwave modeling: model development issues and nonlinear modeling techniques,” *Wiley & Sons Int. J. RF and Microwave CAE*, vol. 11, pp. 4-21, 2001 .(Invited paper)
- [17] B. Karlik, H. Torpi, M. Alci, “A fuzzy-neural approach for the characterisation of the active microwave devices,” *Int. Conf. on Microwave Telecommunication Technology*, Sevastopol, Ukraine, 114-117, 2002.
- [18] C. Fager, L.J.P. Linner, J.C. Pedro, “Optimal parameter extraction and uncertainty estimation in intrinsic FET small-signal models,” *IEEE Trans. Microwave Theory Tech.*, vol. 50, pp. 2797-2803, 2002.

CONCLUSION GENERALE

Ce travail de recherche a été principalement motivé par le fait que les concepteurs de circuits radiofréquences et micro-ondes sont souvent confrontés à de nouveaux transistors dont ils n'ont pratiquement aucune information technique à part des données issues de mesures. Or, que ce soit les MESFETs, les HEMTs ou les HBTs, une connaissance précise de leur fonctionnement est une étape préliminaire incontournable à tout processus de conception de circuits.

Devant faire face aux lois du marché où l'offre doit souvent devancer la demande, les concepteurs se limitent donc généralement à une topologie dite standard pour modéliser le composant actif et déterminer son schéma équivalent afin de l'intégrer le plus rapidement possible dans un processus de conception de circuits pour systèmes de communications.

Pour y pallier, nous avons développé une méthode originale de caractérisation de composants actifs radiofréquences et micro-ondes. Elle est basée sur les réseaux de neurones et les réseaux flous qui permettent de déterminer dans une bibliothèque de topologies de circuits celle qui est la plus appropriée pour un transistor donné.

Si l'approche par réseaux de neurones a démontré ses avantages du point de vue rapidité de caractérisation du composant, le fait de fixer les valeurs des éléments de la topologie standard après une première extraction pourrait conduire à des minima locaux donnant des résultats non optimaux. Ces résultats pourraient même ne pas être corrigés lors du dernier cycle d'optimisation.

Nous avons alors résolu ce problème en utilisant l'approche par réseaux neuro-flous qui sont plus robustes et plus flexibles. Dans ce cas, les éléments de la topologie standard sont obtenus non pas après une extraction classique mais comme sorties du réseau neuro-flou, évitant ainsi le cycle d'optimisation final.

En outre, même si la topologie optimale n'est pas dans la bibliothèque de topologies que nous avons créée, notre approche sélectionnera celle qui est la plus apte à la remplacer et ce, à partir *uniquement* des paramètres S mesurés.

Cette méthode a été d'abord validée par comparaison avec des mesures et des résultats disponibles dans les revues spécialisées. Puis, elle a été utilisée pour concevoir un récepteur pour antennes intelligentes en bande millimétrique dans des applications indoor. Les résultats obtenus ont confirmé l'efficacité de notre démarche et la justesse de notre approche.

Une fois ce travail complété, il est apparu que d'autres défis restent à relever.

Le premier d'entre eux serait l'enrichissement de la bibliothèque de circuits par l'apport de nouvelles topologies. En effet, il est évident qu'en spécifiant une certaine gamme de fréquence et une technologie donnée, certaines topologies seront plus susceptibles d'être sélectionnées que d'autres, particulièrement lorsque le choix est limité comme c'est le cas dans cette thèse. Delà, si notre but premier a été de démontrer la faisabilité de notre démarche, il faudrait maintenant l'étendre à de nouvelles topologies et ce, pour tous les types de transistors utilisés en radiofréquences et micro-ondes.

De plus, pour être rigoureux, il faudra donc non seulement disposer de plus de topologies mais aussi inclure des topologies présentant de faibles différences entre elles afin de pouvoir évaluer plus avant la précision et l'efficacité de notre méthode. Par "faibles différences", nous sous-entendons variations minimales non seulement dans la topologie, mais également dans les paramètres S obtenus après extraction. En effet, après la première étape d'extraction de paramètres, deux topologies issues de la bibliothèque pourraient présenter des courbes de paramètres S très proches, si proches que la méthode que nous avons développée ne pourrait répondre adéquatement à la question de savoir laquelle retenir ? Il est clair que notre approche reste perfectible et devra être améliorée pour passer ce cap avec succès.

Cette perfectibilité pourrait aussi être améliorée en introduisant des techniques de réseaux neuro-flous plus sophistiquées ainsi que des structures neuronales plus élaborées telles que les KBNN (*Knowledge Based Neural Networks*) ou les PKI (*Prior Knowledge inputs*).

Ce travail a également ouvert une autre direction de recherche : celle d'étendre cette approche à d'autres types de transistors. En effet, si les MESFETs, HEMTs et HBTs sont parmi les plus utilisés dans ces gammes de fréquence, il reste que d'autres transistors ont ou sont en train d'émerger.

Un autre axe de recherche à explorer serait d'inclure dans les topologies de la bibliothèque les éléments du circuit électrique équivalent dont les valeurs peuvent varier en fonction des conditions de polarisation ou des signaux d'entrée. Ces effets, dits non linéaires, doivent être intégrés pour une bonne conception de circuits mélangeurs ou amplificateurs de puissance.

Une approche similaire pour les effets thermiques devra également être développée puisque la quantification du bruit thermique reste cruciale pour évaluer la performance de modules de récepteurs sans fils.

Ainsi, notre étude n'a pas la prétention de couvrir toutes les questions de modélisation de composants actifs. Cependant, elle a le mérite de présenter un point de départ pour des activités de recherches très prometteuses.

ANNEXE I

MESURE DES PARAMÈTRES S PAR LA MÉTHODE D'EPLUCHAGE

AI.1 Introduction

La caractérisation précise de la matrice S de dispersion de composants en micro-ondes est un problème fondamental dans les systèmes de mesures micro-ondes. Les paramètres de dispersion (ou Paramètres S) d'un composant sous test (CST) peuvent être mesurés directement à partir d'un analyseur de réseau en utilisant des câbles coaxiaux et ce, après calibration par des méthodes standard. On entend par méthodes de calibration, des méthodes qui permettent d'obtenir directement les paramètres S du CST à partir du banc de mesures. Elles consistent à répertorier et à quantifier les corrections à apporter aux mesures obtenues afin d'en déduire les paramètres S du CST *uniquement*.

Afin d'illustrer ce problème, considérons le cas d'un CST à deux portes. Les paramètres S_{ij}^C ($i, j = 1, 2$) de ce composant sont reliés aux ondes incidentes a_i et réfléchies b_i ($i = 1, 2$) par les égalités suivantes (Fig. AI-1) :

$$b_1 = S_{11}^C a_1 + S_{12}^C a_2 \quad (\text{AI-1-a})$$

$$b_2 = S_{21}^C a_1 + S_{22}^C a_2 \quad (\text{AI-1-b})$$

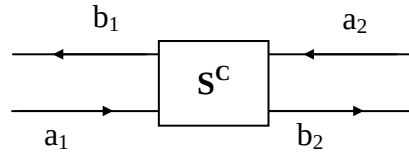


Fig. AI-1 : Paramètres S^C d'un composant sous test.

Si l'élément à caractériser ne possède pas de connecteurs coaxiaux au niveau de ces terminaisons, il est nécessaire de lui adjoindre des adaptateurs (exemple : BNC - coaxial) et/ou des transitions (exemple : guide - coaxial) afin de le connecter à l'analyseur de réseau. Ces dispositifs vont introduire des longueurs de lignes supplémentaires entre le composant à tester et les câbles coaxiaux de l'analyseur.

La figure AI-2 montre un exemple de circuit test où le composant CST est relié aux câbles de mesures via deux transitions A et B qui peuvent être symbolisées par deux réseaux en amont et en aval du CST. Nous obtenons alors la figure AI-3 qui donne une illustration des ondes incidentes et réfléchies présentes dans ce circuit où $[S^A]$ et $[S^B]$ sont les matrices de dispersion des deux transitions.

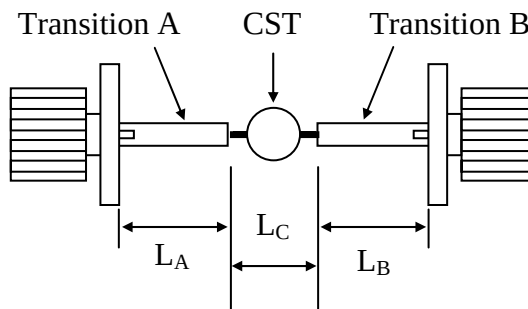


Fig. AI-2 : Un exemple de circuit de test avec deux transitions A et B.

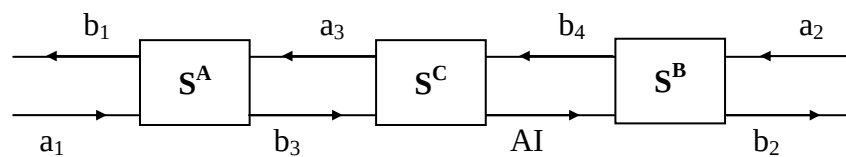


Fig. AI-3 : Diagramme des ondes incidentes et réfléchies du circuit de la figure AI-2.

Le problème de base devant un tel type de mesures est la création de standards de calibration pour ce circuit. Durant les quelques trois dernières décennies, plusieurs techniques de calibration ont été énoncées telles que la méthode du faible retard [1], [2] et de la ligne réfléchie [3], [4].

La procédure de calibration par faible retard donne une solution explicite et non itérative aux équations de calibration. La seconde méthode est une généralisation de la première. Selon le degré de difficulté et l'efficacité désirée, nombre de variantes ont été publiées [5]-[7], mais elles butent sur leur degré de précision principalement aux fréquences les plus élevées.

C'est ainsi que vers le début des années quatre vingt dix, des méthodes dites de « désencapsulation » ou « épluchage » par séparation des éléments ont été présentées.

AI.2 Principe de la Méthode de Calibration par Epluchage

La méthode de séparation par épluchage se subdivise en deux étapes. La première étape est de mesurer le dispositif sous test (DST) sans le composant. Le coefficient de transmission direct S_{21}^o et inverse S_{12}^o sont alors mesurés et stockés dans la mémoire interne de l'analyseur ou dans un contrôleur externe (Fig. AI-4).

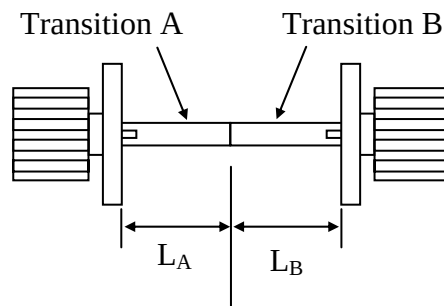


Fig. AI-4 : Ensemble de test sans le composant.

La seconde étape consiste à insérer le composant à tester puis à mesurer une nouvelle fois les coefficients de transmission direct et inverse notés respectivement S_{21} et S_{12} (Fig. 2). Une étape de reconditionnement des données utilise une division complexe pour obtenir le rapport S_{21}/S_{21}^o qui n'est autre que le coefficient de transmission direct du composant dont nous voulons mesurer les caractéristiques.

AI.3 Analyse de l'Erreur de Mesure

Afin de schématiser les deux étapes, considérons l'exemple précédent d'un quadripôle de matrice $[S^C]$, fermé par deux transitions notées A et B dont les matrices de dispersion sont $[S^A]$ et $[S^B]$ respectivement.

Dans un premier temps, à partir de la représentation des ondes présentes au niveau du circuit de la figure AI-4, nous pouvons en déduire (Fig. AI-5) :

$$b_1^o = S_{11}^A a_1^o + S_{12}^A a \quad (\text{AI-2-a})$$

$$b = S_{21}^A a_1^o + S_{22}^A a \quad (\text{AI-2-b})$$

$$a = S_{11}^B b + S_{12}^B a_2^o \quad (\text{AI-2-c})$$

$$b_2^o = S_{21}^B b + S_{22}^B a_2^o \quad (\text{AI-2-d})$$

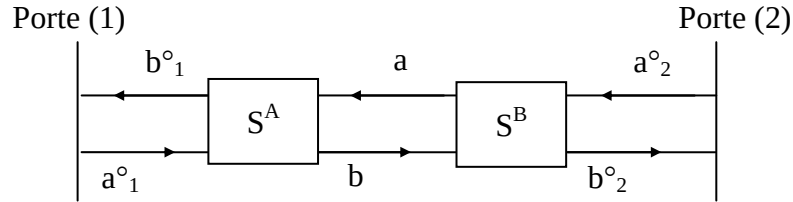


Fig. AI-5 : Diagramme des ondes incidentes et réfléchies pour le circuit de la figure AI-4.

De plus, de la dernière série d'équations, nous pouvons déduire :

$$b = \frac{b_2^o - S_{22}^B a_2^o}{S_{21}^B} \quad (\text{AI-3-a})$$

$$\Rightarrow a = \frac{S_{11}^B b_2^o + S_{12}^B a_2^o}{S_{21}^B} \quad (\text{AI-3-b})$$

avec :

$$\Delta_B = S_{12}^B S_{21}^B - S_{11}^B S_{22}^B$$

De même :

$$b_2^o = \frac{S_{21}^A S_{21}^B a_1^o + (\Delta_B S_{22}^A + S_{22}^B) a_2^o}{1 - S_{11}^B S_{22}^A} \quad (\text{AI-4-a})$$

$$\Rightarrow b_1^o = \frac{(S_{11}^A + S_{11}^B \Delta_A) a_1^o + S_{12}^A S_{12}^B a_2^o}{1 - S_{11}^B S_{22}^A} \quad (\text{AI-4-b})$$

avec :

$$\Delta_A = S_{12}^A S_{21}^A - S_{11}^A S_{22}^A$$

De plus, à partir de la figure AI-5, en notant par $[S^o]$ la matrice de dispersion totale mesurée par l'analyseur et représentant la matrice totale des deux quadripôles A et B en cascade, nous avons :

$$b_1^o = S_{11}^o a_1^o + S_{12}^o a_2^o \quad (\text{AI-5-a})$$

$$b_2^o = S_{21}^o a_1^o + S_{22}^o a_2^o \quad (\text{AI-5-b})$$

En combinant les équations (AI-4) et (AI-5), nous en déduisons :

$$S_{11}^o = \frac{S_{11}^A + S_{11}^B \Delta_A}{1 - S_{11}^B S_{22}^A} \quad (\text{AI-6-a})$$

$$S_{12}^o = \frac{S_{12}^A S_{12}^B}{1 - S_{11}^B S_{22}^A} \quad (\text{AI-6-b})$$

$$S_{21}^o = \frac{S_{21}^A S_{21}^B}{1 - S_{11}^B S_{22}^A} \quad (\text{AI-6-c})$$

$$S_{22}^o = \frac{S_{22}^B + S_{22}^A A_B}{1 - S_{11}^B S_{22}^A} \quad (\text{AI-6-d})$$

Les deux coefficients de transmission S_{21}^o et S_{12}^o sont ainsi calculés et mémorisés. Dans une seconde étape, le CST est inséré entre les deux transitions. La figure AI-3 nous donne alors pour le premier quadripôle A :

$$b_1 = S_{11}^A a_1 + S_{12}^A a_3 \quad (\text{AI-7-a})$$

$$b_3 = S_{21}^A a_1 + S_{22}^A a_3 \quad (\text{AI-7-b})$$

pour le quadripôle formé par le CST :

$$a_3 = S_{11}^C b_3 + S_{12}^C b_4 \quad (\text{AI-8-a})$$

$$a_4 = S_{21}^C b_3 + S_{22}^C b_4 \quad (\text{AI-8-b})$$

et pour le quadripôle B :

$$b_2 = S_{21}^B a_4 + S_{22}^B a_2 \quad (\text{AI-9-a})$$

$$b_4 = S_{11}^B a_4 + S_{12}^B a_2 \quad (\text{AI-9-b})$$

De plus, en considérant la matrice de dispersion $[S]$ du réseau formé par la cascade du composant CST et des deux transitions A et B, nous avons :

$$b_2 = S_{21} a_1 + S_{22} a_2 \quad (\text{AI-10-a})$$

$$b_1 = S_{11} a_1 + S_{12} a_2 \quad (\text{AI-10-b})$$

A partir des équations (AI-7), nous écrivons :

$$a_3 = \frac{b_1 - S_{11}^A a_1}{S_{12}^A} \quad (\text{AI-11-a})$$

$$b_3 = \frac{S_{22}^A b_1 + \Delta_A a_1}{S_{12}^A} \quad (\text{AI-11-b})$$

De même, à partir des équations (AI-9), nous avons :

$$a_4 = \frac{b_2 - S_{22}^B a_2}{S_{21}^B} \quad (\text{AI-12-a})$$

$$b_4 = \frac{S_{11}^B b_2 + \Delta_B a_2}{S_{21}^B} \quad (\text{AI-12-b})$$

En substituant les équations (AI-11) et (AI-12) dans les équations (AI-8), nous obtenons :

$$b_1 = \frac{\left(S_{11}^A \left(1 - S_{11}^B S_{22}^C \right) + \Delta_A \left(S_{11}^C + S_{11}^B \Delta_C \right) \right) a_1 + S_{12}^A S_{12}^C S_{12}^B a_2}{M_o} \quad (\text{AI-13-a})$$

$$b_2 = \frac{S_{21}^A S_{21}^C S_{21}^B a_1 + \left(S_{22}^B \left(1 - S_{11}^C S_{22}^A \right) + \Delta_B \left(S_{22}^C + S_{22}^A \Delta_C \right) \right) a_2}{M_o} \quad (\text{AI-13-b})$$

avec :

$$M_o = 1 - S_{11}^C S_{22}^A - S_{22}^C S_{11}^B - S_{11}^B S_{22}^A \Delta_C$$

et où :

$$\Delta_C = S_{12}^C S_{21}^C - S_{11}^C S_{22}^C$$

Une comparaison entre les équations (AI-10) et (AI-13) donne :

$$S_{11} = \frac{S_{11}^A \left(1 - S_{11}^B S_{22}^C\right) + \Delta_A \left(S_{11}^C + S_{11}^B \Delta_C\right)}{M_o} \quad (\text{AI-14-a})$$

$$S_{12} = \frac{S_{12}^A S_{12}^C S_{12}^B}{M_o} \quad (\text{AI-14-b})$$

$$S_{22} = \frac{S_{22}^B \left(1 - S_{11}^C S_{22}^A\right) + \Delta_B \left(S_{22}^C + S_{22}^A \Delta_C\right)}{M_o} \quad (\text{AI-14-c})$$

$$S_{21} = \frac{S_{21}^A S_{21}^C S_{21}^B}{M_o} \quad (\text{AI-14-d})$$

Les deux coefficients de transmission S_{21} et S_{12} sont ainsi calculés. Il suffit alors de calculer les rapports S_{21}/S_{21}^o et S_{12}/S_{12}^o entre les coefficients de transmission après et avant insertion du composant à caractériser. Nous avons alors en partant des équations (AI-6) et (AI-14) :

$$\frac{S_{21}}{S_{21}^o} = S_{21}^C \left(\frac{1 - S_{11}^B S_{22}^A}{M_o} \right) \quad (\text{AI-15-a})$$

$$\frac{S_{12}}{S_{12}^o} = S_{12}^C \left(\frac{1 - S_{11}^B S_{22}^A}{M_o} \right) \quad (\text{AI-15-b})$$

Si les deux coefficients S_{11}^B et S_{22}^A des deux transitions sont petits (transitions avec une faible désadaptation), on peut approximer les deux équations précédentes par :

$$\frac{S_{12}}{S_{12}^o} \approx S_{12}^C \quad (\text{AI-16-a})$$

$$\frac{S_{21}}{S_{21}^o} \approx S_{21}^C \quad (\text{AI-16-b})$$

Cette méthode est donc relativement simple pour calibrer un analyseur de réseau afin de mesurer des composants dont les fermetures ne sont pas des connecteurs coaxiaux. Cependant, les équations (AI-16) introduisent des erreurs d'approximation que nous pouvons évaluer par :

$$\delta_{S_{12}} = \frac{\frac{S_{12}}{S_{12}^o} - S_{12}^C}{S_{12}^C} = \frac{1 - S_{11}^B S_{22}^A - M_o}{M_o} \quad (\text{AI-17-a})$$

$$\delta_{S_{21}} = \frac{\frac{S_{21}}{S_{21}^o} - S_{21}^C}{S_{21}^C} = \frac{1 - S_{11}^B S_{22}^A - M_o}{M_o} \quad (\text{AI-17-b})$$

ou en comparant les équations (AI-14) et (AI-17) :

$$\delta_{S_{12}} = \delta_{S_{21}} = \frac{S_{11}^C S_{22}^A + S_{22}^C S_{11}^B + S_{11}^B S_{22}^A \mathcal{A}_C - S_{11}^B S_{22}^A}{1 - S_{11}^C S_{22}^A - S_{22}^C S_{11}^B - S_{11}^B S_{22}^A \mathcal{A}_C} \quad (\text{AI-18})$$

Cette équation nous donne un bon critère d'évaluation des erreurs de mesures. Ainsi, ces dernières ne dépendent en fait que des deux coefficients S_{11}^B et S_{22}^A des deux transitions et de la matrice $[S^C]$ du composant. Il suffit alors de bien choisir les valeurs des deux coefficients S_{11}^B et S_{22}^A pour minimiser les erreurs. De plus, l'erreur maximale que l'on peut faire sur les coefficients de transmission du composant sont :

$$|\delta_{S_{12}}|_{\max} = |\delta_{S_{21}}|_{\max} = \frac{|S_{11}^C S_{22}^A| + |S_{22}^C S_{11}^B| + |S_{11}^B S_{22}^A \mathcal{A}_C| + |S_{11}^B S_{22}^A|}{1 - |S_{11}^C S_{22}^A| - |S_{22}^C S_{11}^B| - |S_{11}^B S_{22}^A \mathcal{A}_C|} \quad (\text{AI-19})$$

qui donne le cas le plus défavorable. Pour quantifier cet écart, posons :

$$a e^{j\delta_\theta} = \frac{1}{S_{21}^C} \left(\frac{S_{21}}{S_{21}^o} \right)$$

Delà, l'équation (AI-17) devient :

$$\delta_{S_{21}} = a e^{j\delta_\theta} - 1 = (a \cdot \cos \delta_\theta - 1) + j \cdot a \cdot \sin \delta_\theta$$

$$\Rightarrow \left| \delta_{S_{21}} \right|^2 = (a - 1)^2 + 4a \cdot \sin^2 \left(\frac{\delta_\theta}{2} \right) \quad (\text{AI-20})$$

ou :

$$|a - 1| \leq \left| \delta_{S_{21}} \right| \quad (\text{AI-21-a})$$

$$\left| \sin \frac{\delta_\theta}{2} \right| \leq \left| \frac{\delta_{S_{21}}}{2\sqrt{a}} \right| \quad (\text{AI-21-b})$$

donnant ainsi le module de l'erreur sur S_{21}^C et S_{12}^C :

$$1 - \left| \delta_{S_{21}} \right|_{\max} \leq a \leq 1 + \left| \delta_{S_{21}} \right|_{\max} \quad (\text{AI-22-a})$$

et la phase de l'erreur sur S_{21}^C et S_{12}^C :

$$\left| \delta_\theta \right| \leq 2 \arcsin \left| \frac{\delta_{S_{21}}}{2\sqrt{a}} \right|_{\max} = \left| \delta_\theta \right|_{\max} \quad (\text{AI-22-b})$$

C'est donc une méthode relativement efficace et plus facile d'emploi que les méthodes classiques de calibration ; elle produit une faible erreur que l'on peut d'autant plus optimiser que les coefficients S_{11}^C et S_{22}^C sont relativement faibles.

REFERENCES

- [1] N.R. Franzen, R.A. Speciale, "A new procedure for system calibration and error removal in automated S-parameter measurements," in Proc. 5th *European Microwave Conference*, 1975, 69-73.
- [2] N.R. Franzen, R.A. Speciale, "Accurate scattering parameter measurements on nonconnectable microwave networks," in Proc. 6th *European Microwave Conference*, 1976, 210-214.
- [3] G.F. Engen, C.A. Hoer, "Thru-reflect-line: an improved technique for calibrating the dual six-port automatic network analyzer," *IEEE Trans. Microwave Theory Tech.*, vol. 27, 987-993, Dec. 1979.
- [4] Hewlett-Packard Product Note 8510-5, "Specifying calibration standards for use with the 8510 network analyzer," March 1986.
- [5] M.A. Maury Jr., S.L. March, G.R. Simpson, "TRL calibration of vector automatic network analyzers," *Microwave J.*, vol. 30, 387-392, May 1987.
- [6] Hewlett-Packard Product Note 8510-8, "Applying the HP 8510B TRL calibration for noncoaxial measurements," Oct. 1987.
- [7] D. Rubin, "De-embedding mm-wave MICs with TRL," *Microwave J.*, vol. 33, 141-150, June 1990.
- [8] G.P. Locatelli, "De-embedding techniques for device characterization," *Alta Freq.*, vol. 57, 267-272, June 1988.
- [9] M.Y. Li, K.A. Kenneth, A. Hummer, K. Chang, "A simple divide-by-de-embedding measurement method," *Microwave J.*, vol. 36, 118-127, Sept. 1993.